

低消費電力センサ測定: 3.3V、1ksps、12ビット、シングルエンド、 単一電源回路

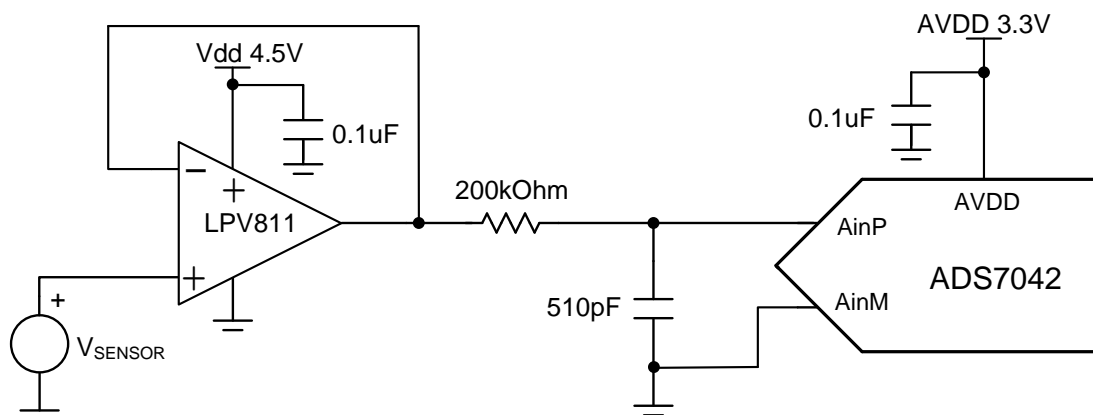
Reed Kaczmarek

入力	ADC入力	デジタル出力ADS7042
VinMin = 0V	AIN_P = 0V、AIN_M = 0V	000 _H または0 ₁₀
VinMax = 3.3V	AIN_P = 3.3V、AIN_M = 0V	FFF _H または4096 ₁₀

電源		
AVDD	Vee	Vdd
3.3V	0V	4.5V

設計の説明

この設計は、動作時消費電力がわずかnW単位のSAR ADCの駆動に用いる超低消費電力アンプを示しています。この設計は、システム・レベルの消費電力をわずか数μWに抑えることができ、センサ・データの収集に適しています。このSAR ADC設計の用途としては、[PIRセンサ](#)、[ガス・センサ](#)、[血糖モニタ](#)などがあります。「部品選定」の値を調整して、さまざまなデータ・スループット・レート、さまざまな帯域幅のアンプを実現できます。『[低消費電力センサ測定: 3.3V、1ksps、12ビット、シングルエンド、デュアル電源](#)』では、負電源を小さい負電圧(−0.3V)に接続する、この回路の高性能版を示しています。単一電源版では、アンプの出力が0Vに近くなると性能が低下します。ただし、ほとんどの場合、シンプルであるため単一電源構成の方が好まれます。



Copyright © 2018, Texas Instruments Incorporated

仕様

仕様	計算結果	シミュレーション結果	測定結果
ADC過渡入力電圧セトリング (1ksps)	$< 0.5 \cdot \text{LSB} = 402\mu\text{V}$	41.6 μV	N/A
AVDD消費電流(1ksps)	230nA	N/A	214.8nA
AVDD消費電力(1ksps)	759nW	N/A	709nW
VDD OPAMP消費電流	450nA	N/A	431.6nA
VDD OPAMP消費電力	2.025 μW	N/A	1.942 μW
AVDD + VDDシステム消費電力 (1ksps)	2.784 μW	N/A	2.651 μW

デザイン・ノート

1. 同相、出力振幅、線形開ループ・ゲインの仕様に基づいて、オペアンプの線形範囲を特定します。これについては「[部品選定](#)」で述べます。
2. 歪みを最小限に抑えるために、COGコンデンサを選定します。
3. 歪みを最小限に抑えるために、0.1% 20ppm/°C以下の薄膜抵抗を使用します。
4. 『[TI Precision Labs – ADCs](#)』トレーニング・ビデオ・シリーズで、電荷バケツ回路RfiltとCfiltの選定方法を説明しています。これらの部品の値はアンプの帯域幅、データ・コンバータのサンプリング・レート、データ・コンバータの設計に依存します。ここに示す値は、この例のアンプとデータ・コンバータで適切なセトリングとAC性能を実現します。この設計を変更する場合は、別のRCフィルタを選定する必要があります。最高水準のセトリングとAC性能を実現するRCフィルタの選定方法については、『[Introduction to SAR ADC Front-End Component Selection](#)』トレーニング・ビデオを参照してください。

部品選定

1. 低消費電力オペアンプを選定します。

- 消費電流: 0.5μA未満
- ゲイン帯域幅積: 5kHz超(サンプリング・レートの5倍)
- ユニティ・ゲイン安定
- このクックブックでは、LPV811を選定しました。LPV811は消費電流450nA、ゲイン帯域幅積8kHz、ユニティ・ゲイン安定を特長としています。

2. 線形動作に対応するオペアンプの最大/最小出力を求めます。

$$V_{ee} + 0V < V_{out} < V_{dd} - 0.9V \quad \text{from LPV811 } V_{cm} \text{ specification}$$

$$V_{ee} + 10mV < V_{out} < V_{dd} - 10mV \quad \text{from LPV811 } V_{out} \text{ swing specification}$$

$$V_{ee} + 0.3V < V_{out} < V_{dd} - 0.3V \quad \text{from LPV811 } A_{ol} \text{ linear region specification}$$

$$0.3V < V_{in} < 3.4V \quad \text{Combined worst case}$$

注: LPV811の線形範囲はGNDから300mVです。つまり、0V~3.3V (ADS7042のFSR)の線形範囲を保証するようにシステムを設計するには、負電源が必要です。この設計は、負電源電圧を使用せずに全測定結果でADS7042のSNRとTHDの仕様を満たすことを示しています。このテストは室温のみで、より堅牢なシステムにおいて実施しました。『[低消費電力センサ測定: 3.3V、1ksps、12ビット、シングルエンド、デュアル電源](#)』には、GNDの代わりに負電源を使用するこの設計を示しています。

3. 推定値による標準消費電力計算(1ksps時)。

$$P_{AVDD} = I_{AVDD_Avg} \cdot AVDD = 230nA \cdot 3.3V = 759nW$$

$$P_{LPV811} = I_{LPV811} \cdot (V_{dd} - V_{ee}) = 450nA \cdot (4.5V - 0V) = 2.025\mu W$$

$$P_{total} = P_{AVDD} + P_{LPV811} = 759nW + 2.025\mu W = 2.794\mu W$$

4. 測定値による標準消費電力計算(1ksps時)。

$$P_{AVDD} = I_{AVDD_Avg} \cdot AVDD = 214nA \cdot 3.3V = 709nW$$

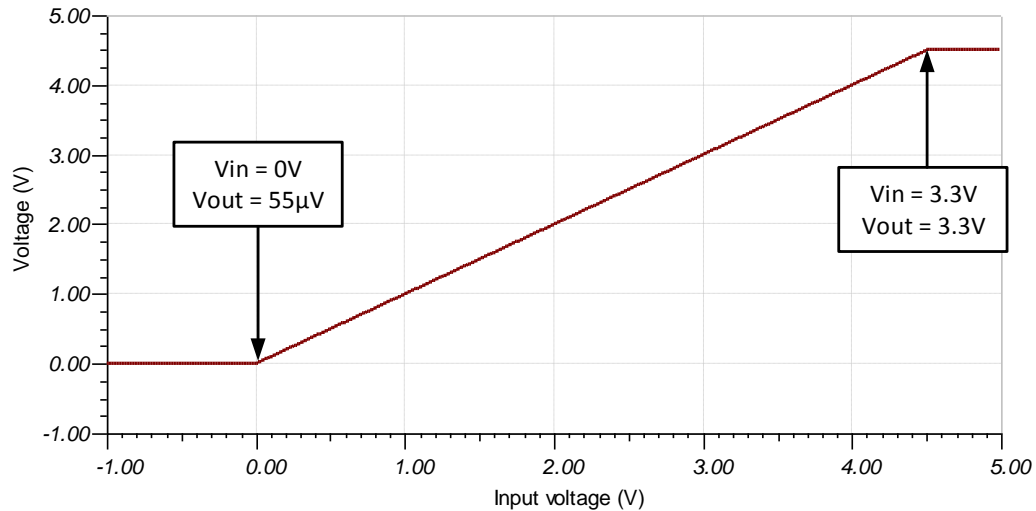
$$P_{LPV811} = I_{LPV811} \cdot (V_{dd} - V_{ee}) = 431.6nA \cdot (4.5V - 0V) = 1.942\mu W$$

$$P_{total} = P_{AVDD} + P_{LPV811} = 709nW + 1.942\mu W = 2.651\mu W$$

5. 1kspsでセトリングを実現するRfiltとCfiltを求めます。『[Refine the Rfilt and Cfilt Values](#)』(Precision Labsのビデオ)では、RfiltとCfiltを選定するアルゴリズムを示しています。最終的に200kΩと510pFという値で、最下位ビット(LSB)の1/2を優に下回るまでセトリングできることが分かりました。

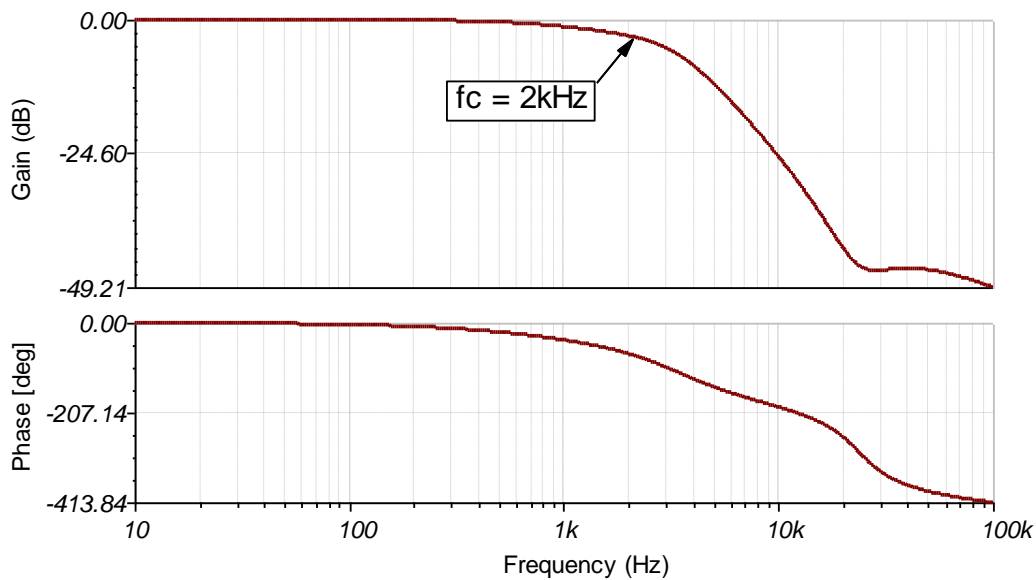
DC伝達特性

以下のグラフは、0～3.3Vの入力に対する線形出力応答を示しています。ADCの入力電圧範囲(FSR)はオペアンプの線形範囲内に収まっています。



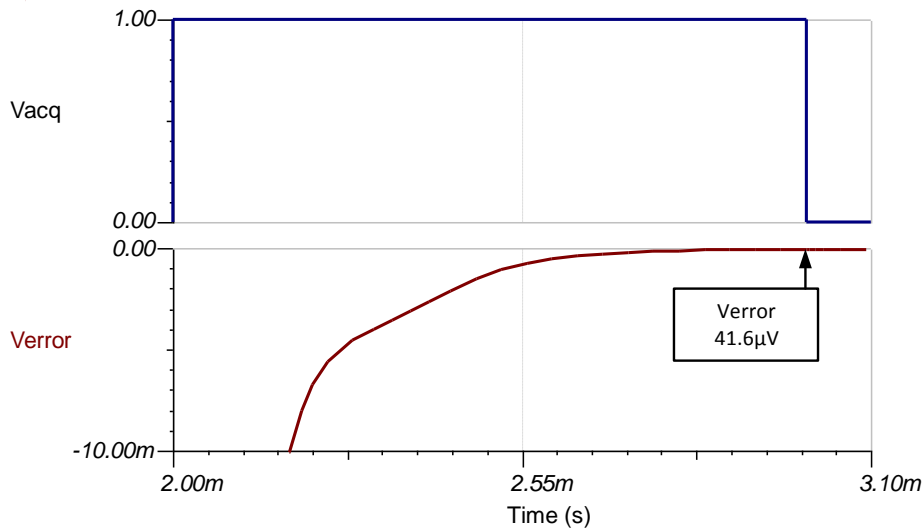
AC伝達特性

帯域幅のシミュレーション結果は、ゲイン0dBで7.02kHzであることから、線形ゲインは1となります。この帯域幅により1kspsでセトリングを実現できます。



ADC過渡入力電圧セトリング・シミュレーション

以下のシミュレーションは、3V DC入力信号へのセトリングを示しています。このようなシミュレーションは、LSBの1/2 (402μV)以内になるようにサンプル/ホールド・キックバック回路が適正に選定されていることを示します。この件の詳しい理論については、『[Introduction to SAR ADC Front-End Component Selection](#)』を参照してください。



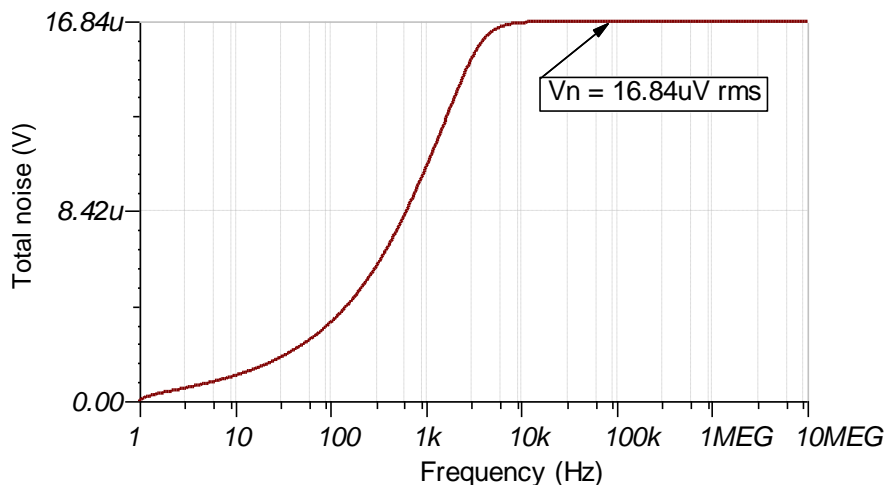
ノイズ・シミュレーション

ここには概算用の簡易なノイズ計算を記載します。抵抗のノイズは10kHzを超える周波数で減衰するため、この計算では無視します。

$$f_c = \frac{1}{2 \cdot \pi \cdot R_{fit} \cdot C_{fit}} = \frac{1}{2 \cdot \pi \cdot (200k\Omega) \cdot (510pF)} = 1560.3\text{Hz}$$

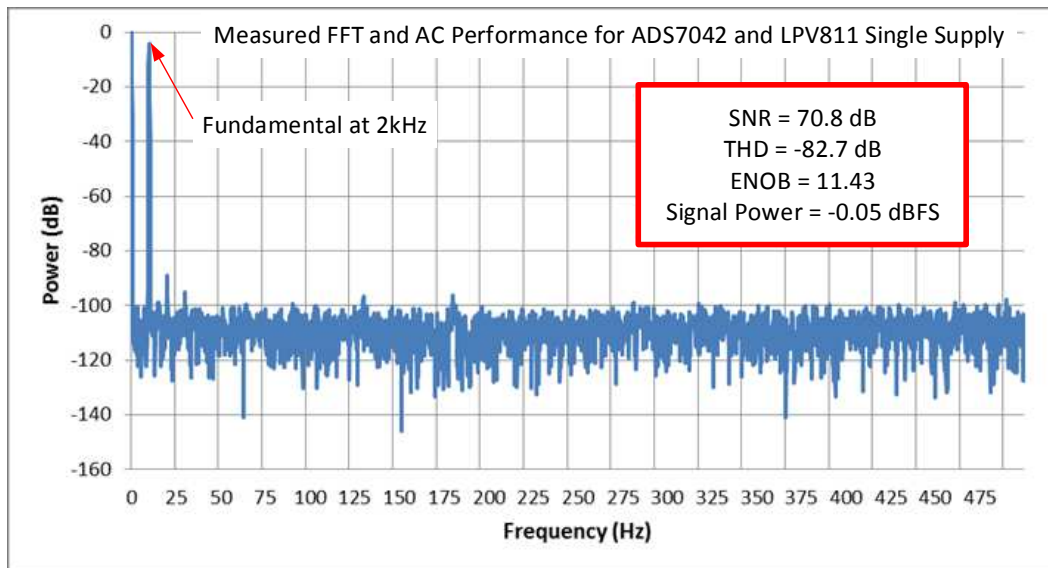
$$E_n = e_{n811} \cdot \sqrt{2 \cdot K_n \cdot f_c} = (340nV / \sqrt{\text{Hz}}) \cdot \sqrt{1.57 \cdot (1560\text{Hz})} = 16.8\mu\text{V}$$

計算結果とシミュレーション結果はよく一致しています。この件の詳しい理論については、『[Calculating the Total Noise for ADC Systems](#)』を参照してください。



FFT測定

この性能は、ADS7042EVM-PDKに変更を加えて実施しました。AC性能はSNR=70.8dB、THD=-82.7dB、ENOB (有効ビット数)=11.43であることを示しており、ADCの性能仕様: SNR=70dBとよく一致しています。



使用デバイス

デバイス	主な特長	リンク	類似デバイス
ADS7042⁽¹⁾	分解能: 12ビット、SPI、サンプル・レート: 1Msps、シングルエンド入力、AVDD、Vref入力電圧範囲: 1.6V~3.6V	www.ti.com/product/ADS7042	www.ti.com/adcs
LPV811⁽²⁾	帯域幅: 8kHz、レール・ツー・レール出力、消費電流: 450nA、ユニティ・ゲイン安定	www.ti.com/product/LPV811	www.ti.com/opamp

(1) ADS7042はAVDDを入力基準電圧として使用します。TPS7A47などの高PSRR LDOを電源として使用する必要があります。

(2) LPV811は低速センサ用途にもよく使用されます。さらに、レール・ツー・レール出力により、ADCの全入力電圧範囲にわたって線形振幅を実現します。

設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

主要なファイルへのリンク

低消費電力センサ測定用TINAファイル - <http://www.ti.com/lit/zip/sbam341>

改訂履歴

改訂内容	日付	変更
A	2019年3月	タイトルを大文字から普通の表記にし、タイトルのロールを「データ・コンバータ」に変更。回路クックブックのランディング・ページへのリンクを追加。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated