

バッファ付き計装アンプを使用した高電圧 SAR ADC 駆動回路

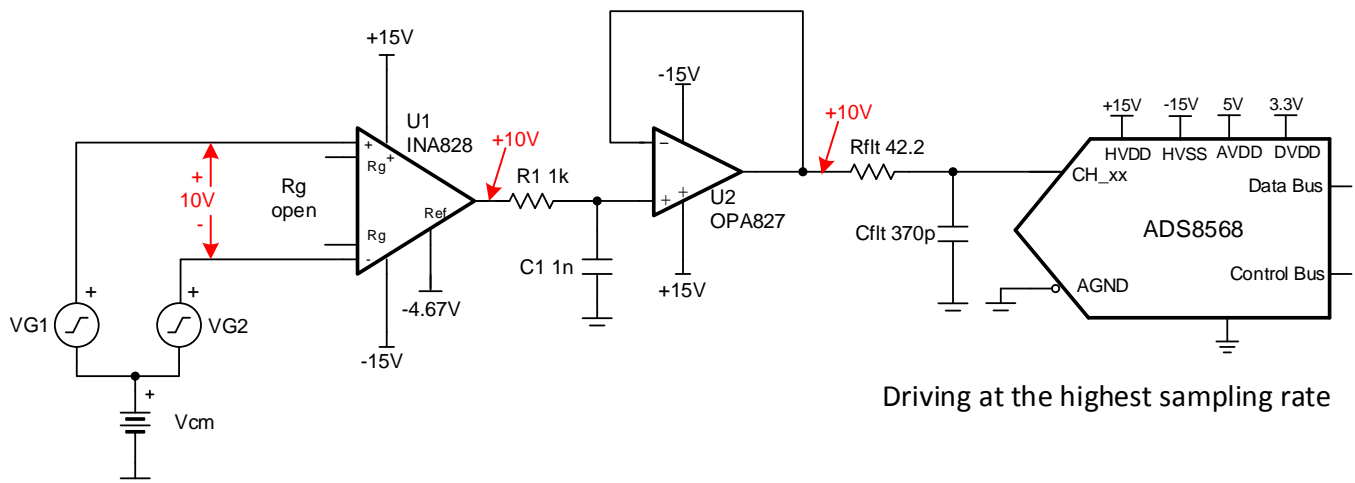
Dale Li

入力	ADC入力	デジタル出力ADS7042
VinDiffMin = -10V	CH_x = -10V	8000H
VinDiffMax = +10V	CH_x = +10V	7FFFH

電源			
AVDD	DVDD	HVDD (V _{CC})	HVSS (V _{EE})
5.0V	3.3V	+15V	-15V

設計の説明

計装アンプは低ノイズ、低オフセット、低ドリフト、高 CMRR、高精度のために最適化されています。しかし、これらのアンプで高精度 ADC を駆動した場合、高精度 ADC のアクイジション時間内に信号を適切に整定させることができない場合があります。このリファレンス・デザインでは、広帯域幅バッファ (OPA827) と計装アンプを組み合わせることで、より高いサンプリング・レートで良好なセトリングを達成する方法を説明します。このバッファ付き INA828 計装アンプは、ADS8568 SAR ADC を駆動して、同相電圧範囲の広い高電圧完全差動信号または最大 $\pm 10V$ のバイポーラ・シングルエンド信号のデータ・キャプチャを実行します。関連クックブックの回路で、広帯域幅バッファを使用しない簡単な方法を示していますが (『計装アンプを使用した高電圧 SAR 駆動回路』)、本書のバッファ付きの設計に比べるとサンプリング・レートが制限されます。この回路は、高精度の信号処理とデータ変換を必要とする産業用輸送およびアナログ入力モジュールに適用できます。



仕様

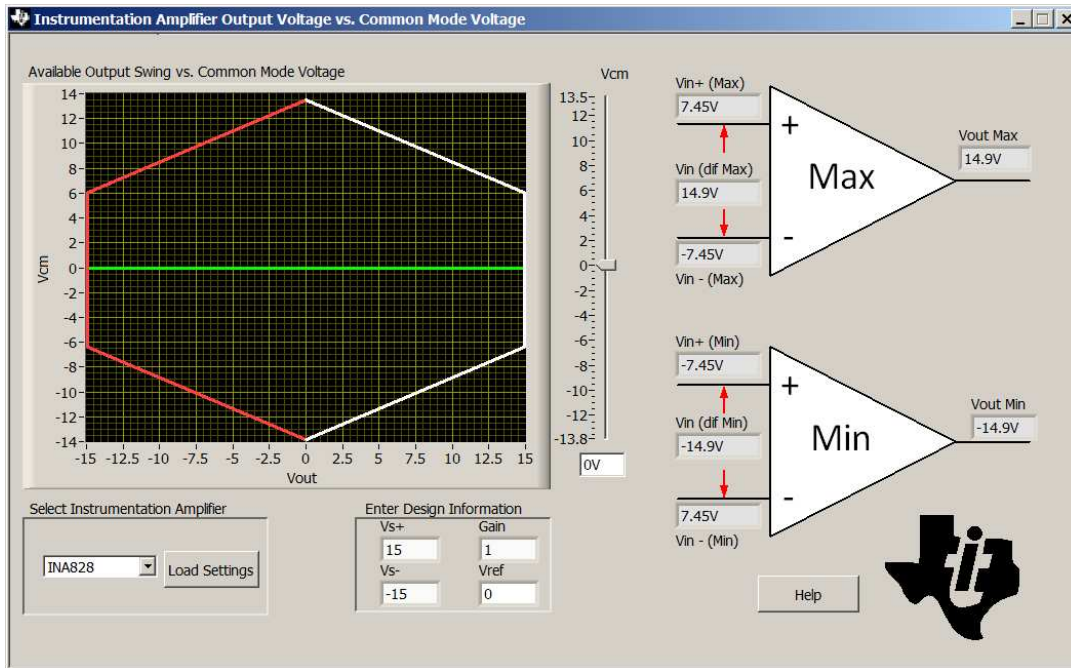
仕様	目標	計算結果	シミュレーション結果
過渡セトリング誤差	< 1/2LSB (< 152 μ V)	該当なし	-346nV
ADC 入力でのノイズ	<20 μ V _{RMS}	47.2 μ V _{RMS}	46 μ V _{RMS}

デザイン・ノート

- 計装アンプの帯域幅は通常、高いデータレートで SAR データ・コンバータを駆動するには不十分であるため、広帯域ドライバが必要です。なぜなら、スイッチト・キャパシタ入力構造の SAR ADC では、各アキュジション時間中に入力コンデンサをフル充電する必要があるためです。OPA827 バッファを追加することにより、ADC がフル・サンプリング・レートで動作できます (ADS8568: パラレル・インターフェイスで 510kSPS)。
- ADS8568 は $\pm 10V$ のシングルエンド入力信号に対応しています。INA828 を使用して $\pm 10V$ の差動信号を $\pm 10V$ のシングルエンド信号に変換します。したがって、この例では INA282 はユニティ・ゲインであり、外部ゲイン設定抵抗 R_g は不要です。入力信号範囲が小さく、ゲインが必要な場合は、『高ゲインの計装アンプを使用した ADC 駆動回路』を参照してください。
- 『計測アンプの入力同相範囲を計算』ソフトウェア・ツールを使用して、アンプの同相入力電圧範囲を確認します。
- 歪みを最小限に抑えるために、 C_1 と C_{fit} には COG コンデンサを選択します。
- 「プレジジョン・ラボ」ビデオ・シリーズで、ドライバ・アンプの電荷バケツ回路の R_{fit} と C_{fit} の選択方法を説明しています。詳細については、ビデオ『Selecting and Verifying the Driver Amplifier』(英語) および『Introduction of SAR ADC Front-End Component Selection』(英語) を参照してください。
- アンチエイリアシングとノイズ低減のために、オペアンプと計装アンプの間のフィルタのカットオフ周波数を設定します。エイリアシングとアンチエイリアシング・フィルタの詳細については、『Aliasing and Anti-aliasing Filters』(英語) を参照してください。

部品選定

1. 差動入力信号とADCの全入力電圧範囲に基づいて利得を特定します。この設計における入力信号は $\pm 10V$ の高電圧信号であるため、INA828 のゲインは 1 に設定する必要があり、ゲイン抵抗 (R_g) は不要です。
2. 「計装アンプの入力同相範囲を計算」を使用して、INA828 が同相入力電圧範囲を逸脱しているかどうかを判定します。下図の同相電圧カリキュレータは、同相入力電圧 0V に対して出力振幅が $\pm 14.9V$ であることを示しています。

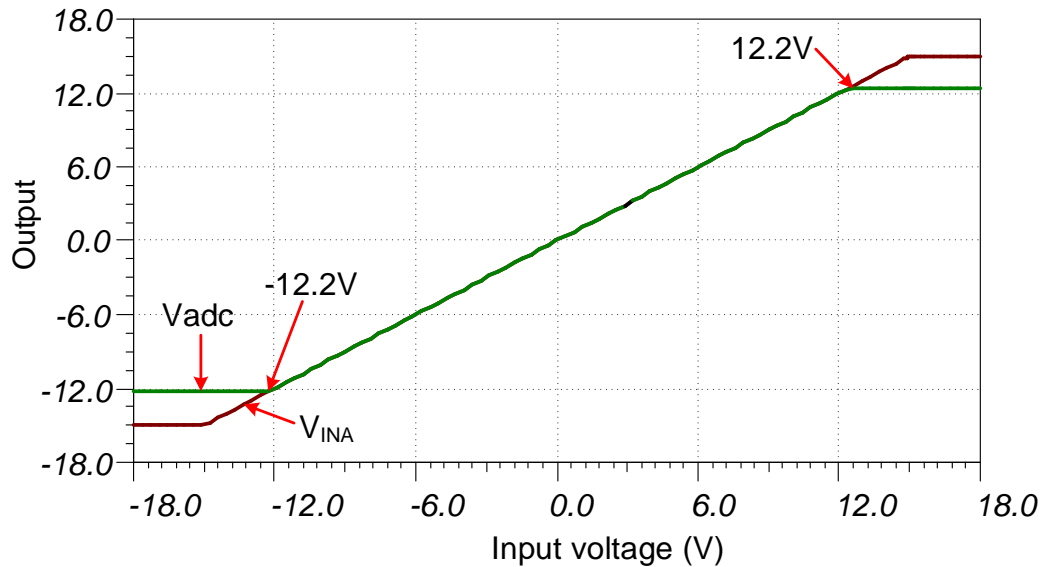


3. TINA SPICE と『SAR ADC Front-End Component Selection』(英語) で説明する手法を用いて、 C_{filt} と R_{filt} の値を求めます。本書に示す R_{filt} と C_{filt} の値は当該回路において有効ですが、別のアンプを使用する場合、TINA SPICE を用いて改めて値を求める必要があります。
4. 個々のシステム要件に基づいて、INA828 と OPA827 の間の RC フィルタの値を選択します (この例では $f_{cRC} = 15.9kHz$)。アンチエイリアシングとノイズ低減のために、このフィルタのカットオフ周波数を設定します。

$$f_{cRC} = \frac{1}{2\pi \cdot R_1 \cdot C_1} = \frac{1}{2\pi \cdot (1k\Omega) \cdot (1pF)} = 159kHz$$

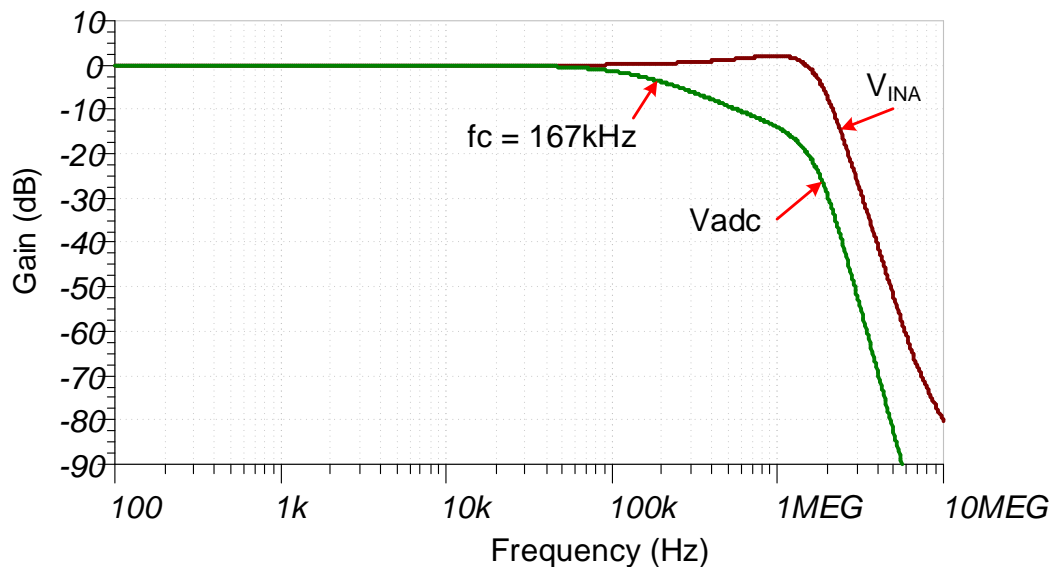
DC 伝達特性

以下のグラフに、 $-12.2\text{V} \sim +12.2\text{V}$ の差動入力に対する出力の線形応答を示します。ADC の入力電圧範囲は $\pm 10\text{V}$ であるため、アンプは必要な範囲を優に超えて直線性を維持しています。この件の詳しい理論については、『[Determining a SAR ADC's Linear Range when using Instrumentation Amplifiers](#)』を参照してください。ADC の入力電圧範囲 (FSR) は計装アンプの線形範囲内に収まっています。



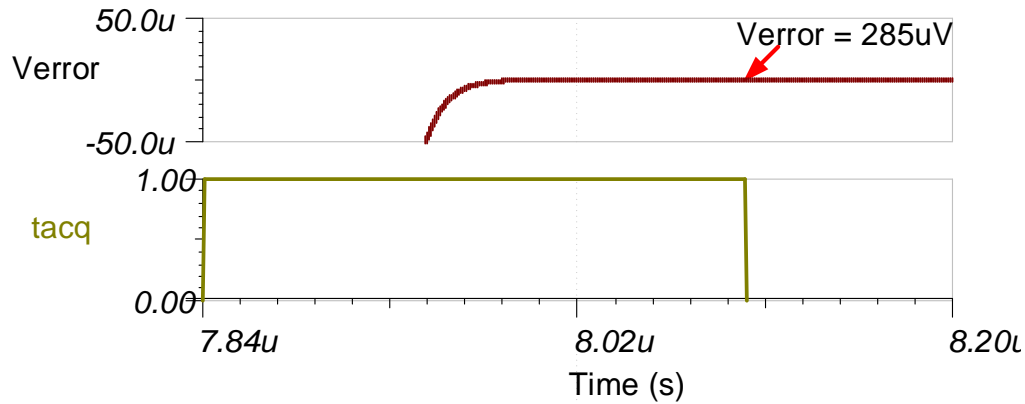
AC 伝達特性

このシステムの帯域幅のシミュレーション結果は 167kHz であり、ゲインは 0dB です。OPA827 と INA828 の間に挿入したフィルタによって、帯域幅は約 167kHz に制限されます。



ADC 過渡入力電圧セリングのシミュレーション (510kSPS)

OPA827 バッファ (22MHz GBW) を使用する理由は、ADS8568 の電荷のキックバックによる急激な過渡事象に
 応答できるためです。オペアンプ・バッファにより、システムは ADS8568 の最高サンプリング・レート 510kSPS を
 達成できます。以下のシミュレーションは、INA828 および OPA827 バッファと ADS8568 によるフルスケール DC
 入力信号のセリングを示しています。このようなシミュレーションは、目標の 1/2 LSB (152 μ V) を満たすようにサンプ
 ル/ホールド・キックバック回路が適正に選定されていることを示します。この件の詳しい理論については、
 『Introduction to SAR ADC Front-End Component Selection』(英語) トレーニング・ビデオ・シリーズを参照してく
 ださい。



ノイズ・シミュレーション

このセクションでは、概算のための簡易なノイズ計算を示します。INA828 と OPA827 の両方のノイズを含めています。計装アンプとオペアンプの間の RC フィルタにより総ノイズが大幅に低減されることに注意します。OPA827 の帯域幅限界 (22MHz) と電荷バケツ・フィルタのカットオフ周波数 (10.2MHz) が近いため、出力フィルタの極は 2 次フィルタとして推定しています。

$$E_{n-INA} = G \sqrt{e_{n-in}^2 + \left(\frac{e_{n-out}}{G}\right)^2} \cdot \sqrt{K_n \cdot f_{cRC}}$$

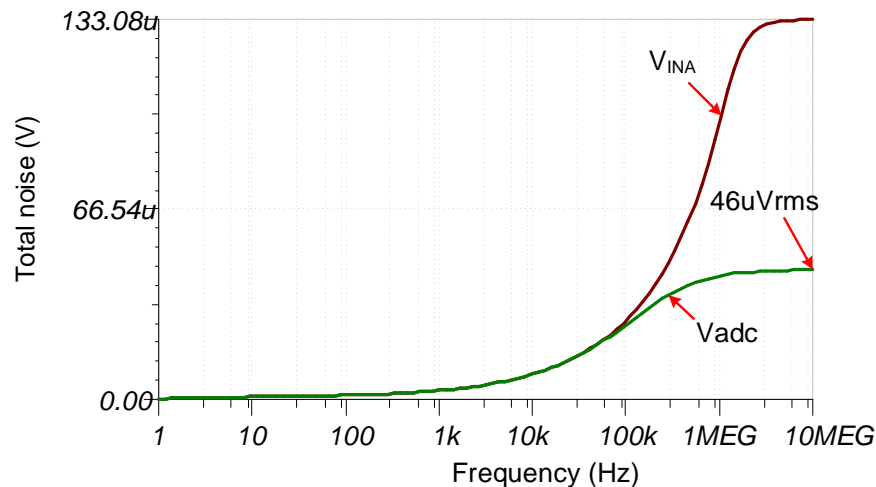
$$E_{n-INA} = 1 \sqrt{\left(4 \text{ nV}/\sqrt{\text{Hz}}\right)^2 + \left(\frac{90 \text{ nV}/\sqrt{\text{Hz}}}{1}\right)^2} \cdot \sqrt{(1.57) \cdot (159 \text{ kHz})} = 45.1 \mu\text{Vrms}$$

$$f_{c-adcFilter} = \frac{1}{2\pi \cdot R_{filt} \cdot C_{filt}} = \frac{1}{2\pi \cdot (42.2\Omega) \cdot (370 \text{ pF})} = 10.2 \text{ MHz}$$

$$E_{opa} = e_{n-opa} \sqrt{K_n \cdot f_c} = (4 \text{ nV}/\sqrt{\text{Hz}}) \sqrt{(1.22) \cdot (10.2 \text{ MHz})} = 14.1 \mu\text{Vrms}$$

$$E_{n-total} = \sqrt{E_{n-INA}^2 + E_{opa}^2} = \sqrt{(45.1 \mu\text{V})^2 + (14.1 \mu\text{V})^2} = 47.2 \mu\text{Vrms}$$

計算結果とシミュレーション結果はよく一致していることに注意します (計算結果 = 47.2μV、シミュレーション結果 = 46μV)。アンプのノイズ計算の詳しい理論については『[TI Precision Labs - Noise 4](#)』(英語) を、データ・コンバータのノイズについては『[Calculating Total Noise for ADC Systems](#)』(英語) を参照してください。



使用デバイス

デバイス	主な特長	リンク	類似デバイス
ADS8568	16 ビット、8 チャンネル同時サンプリング、バイポーラ入力 SAR ADC	http://www.ti.com/product/ADS8568	www.ti.com/adcs
INA828	帯域幅 1MHz (G=1)、低ノイズ 18nV/rtHz、低オフセット $\pm 40\mu\text{V}$ 、低オフセット・ドリフト $\pm 0.4\mu\text{V}/^\circ\text{C}$ 、低ゲイン・ドリフト 0.1ppm/ $^\circ\text{C}$ (標準値)	http://www.ti.com/product/INA828	www.ti.com/inas
OPA827	ゲイン帯域幅 22MHz、低ノイズ 4nV/rtHz、低オフセット $\pm 75\mu\text{V}$ 、低オフセット・ドリフト $\pm 0.1\mu\text{V}/^\circ\text{C}$ (標準値)	http://www.ti.com/product/opa827	www.ti.com/opamp

設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

主要なファイルへのリンク

この回路のソース・ファイル - <http://www.ti.com/lit/zip/SBAC216>

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated