

Analog Engineer's Circuit

ADS9218 電力最適化されたシグナル チェーン回路



Data Converters

Art Kay

設計目標

入力		出力		電源	
V_{inDif}	V_{cmi}	V_{outDif}	V_{cmo}	V_{cc}	V_{ee}
$\pm 3.64\text{ V}$	$-2.05\text{V} \sim 5.35\text{V}$	$\pm 3.64\text{ V}$	$+2.048\text{ V}$	5V	0V

設計の説明

ほとんどの逐次比較型 (SAR) A/D コンバータ (ADC) では、入力アンプと RC フィルタの最適化が、設計プロセスで最も困難な部分です。この問題が難しいのは、ADC 入力に大きな高周波電流過渡が発生するためです。この種の回路では、ADC からの過渡的な電荷のキックバックにตอบสนองするために、アンプの十分な帯域幅が必要です。RC フィルタは、電荷のキックバックの問題を最小限に抑えるように調整され、一般にアンチエイリアスフィルタとしては効果的に機能しません。ADS9218 は新しいスタイルの SAR ADC で、高インピーダンスのバッファが内蔵されているため、外部駆動回路が電流過渡にตอบสนองする必要はありません。この回路のもう 1 つの利点は、フィルタとアンプの帯域幅要件を調整し、アンチエイリアスフィルタとして機能できることです。このドキュメントに示す回路構成は、100kHz の入力信号範囲に合わせて最適化されています。このドキュメントでは、要件に合わせて回路の動作を調整できるようにする、設計上のトレードオフと方法について説明します。この SAR ADC 設計を活用できる、消費電力の制限が厳しいシステムの例として、半導体のテスト、バッテリーのテスト、データアキュイジション (DAQ) が挙げられます。

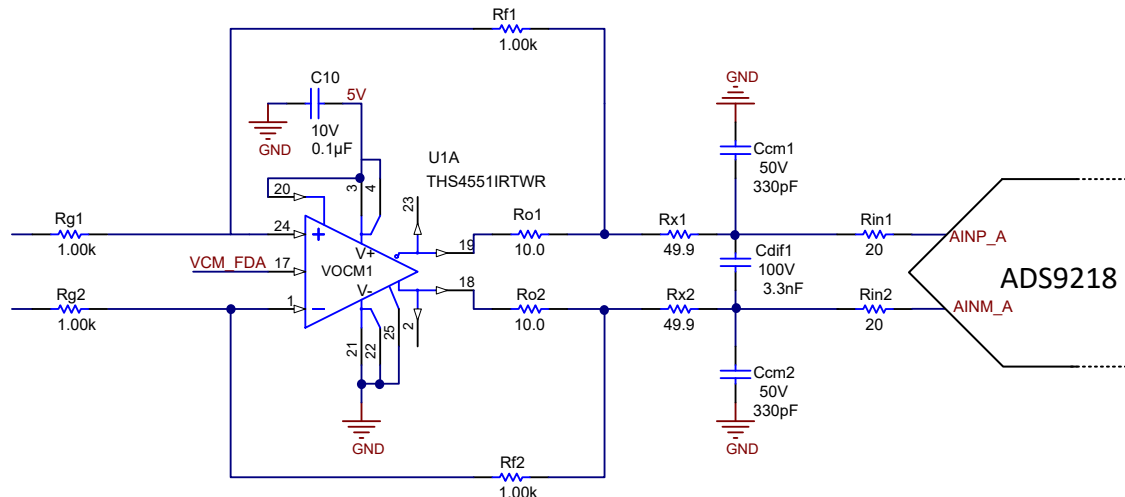


図 1-1. ADS9218 用の差動フロントエンド

デザイン ノート

1. ゲイン設定抵抗 R_{f1} 、 R_{f2} 、 R_{g1} 、 R_{g2} には、0.1% 20ppm/°C以上の薄膜抵抗を使用します。これにより、歪みを最小限に抑え、ゲイン精度を向上させ、ドリフトを最小化できます。
2. 歪みを最小限に抑えるため、フィルタコンポーネントの C_{f1} 、 C_{f2} 、 C_{dif} 、 C_{cm1} 、 C_{cm2} のすべてに COG コンデンサを選択します。他の種類のコンデンサは電圧係数と温度係数が大きいので、歪みが発生します。
3. 100kHz までの周波数で低い歪みを実現するため、ドライバ アンプとして THS4551 と関連部品を選択しました。THS4541 を使用すると、1MHz などのより高い周波数で低い歪みを実現できますが、消費電力が大きくなります。THS4561 は低消費電力の選択肢で、20kHz などの低帯域幅のアプリケーションで使用できます。
4. THS4552 は、THS4551 アンプのデュアル チャネル バージョンです。ADS9218 もデュアルチャネル デバイスなので、ADS9218 にはこのデバイスが適しています。このドキュメントでは、シングル チャネルのみで利用できる他の製品ファミリと比較するため、シングル チャネルの THS4551 を例にしています。
5. R_{o1} と R_{o2} は 10Ω に設定して、THS4552 の開ループ出力インピーダンスを平坦にします。これにより、容量性負荷を駆動するアンプの安定性が向上します。
6. R_{in1} と R_{in2} は入力 ADC の絶縁抵抗です。これらの抵抗は、ADC を外部容量性負荷から分離するもので、ADS9218 で最高の性能を得るため、経験的に 20Ω に調整されています。最良の THD を実現するため、類似の設計ではすべて、これらの抵抗を使用してください。
7. 出力フィルタ R_{x1} 、 R_{x2} 、 C_{dif1} 、 C_{cm1} 、 C_{cm2} はアンチエイリアス フィルタです。従来の SAR ドライブでは、電荷のキックバック過渡に対応するため、このフィルタを選択する必要があります。従来型の設計では、カットオフが一般に ADC のサンプリング レートよりも広く設定されるため、フィルタは通常、アンチエイリアス フィルタとして効果的に機能できません。ADS9218 ファミリは入力インピーダンスが高く、電荷のキックバックがないため、アンチ エイリアスの要件に応じてフィルタのカットオフを設定できます。

設計手順

1. ゲインと帰還回路を選択します。THS4551 でピーク性能を得るには、 R_g の値を $1k\Omega$ に設定します。他のアンプでは、SNR と安定性を最大限に高めるため、他の抵抗を使用できます。

$$G = \frac{V_{outDif}}{V_{inDif}} = \frac{\pm 3.2V}{\pm 3.2V} = 1$$

$$\text{Let } R_g = 1k\Omega$$

$$R_f = R_g G = 1k\Omega$$

2. 出力 High と出力 Low のスイングに基づいて、最大出力差動信号を特定します。 V_{cmo} は ADS9218 によって生成され、ピーク性能を得るために THS4551 によって使用されます。ADS9218 の入力範囲は $\pm 3.2V$ なので、THS4551 の線形出力範囲で十分です。

$$V_{outHigh} = (V_{s+} - 0.23V) = 4.77V$$

$$V_{outLow} = (V_{s-} + 0.23V) = 0.23V$$

$$V_{cmo} = 2.048V$$

$$V_{outDif(high)} = 2(V_{outHigh} - V_{cmo}) = 2(4.77V - 2.048V) = 4.44V$$

$$V_{outDif(low)} = 2(V_{cmo} - V_{outLow}) = 2(2.048V - 0.23V) = 3.64V$$

$$V_{outDif} = \min(V_{outDif(high)}, V_{outDif(low)}) = 3.64V$$

3. 入力信号 (V_{cmi}) の同相制限値は、FDA の同相制限値 (V_{cmFDA})、出力信号の同相モード (V_{cmo})、差動入力信号、およびゲイン (G) に基づいて求められます。この例では、入力信号の同相範囲は $-2.048V \sim 5.352V$ です。

$$V_{cmFDA(max)} = (V_{s+} - 1.3V) = 3.7V$$

$$V_{cmFDA(min)} = V_{s-} = 0.0V$$

$$V_{cmo} = 2.048V$$

$$V_{cmi(max)} = \left(1 + \frac{1}{G}\right)V_{cmFDA(max)} - \frac{1}{G}V_{cmo} = 5.352V$$

$$V_{cmi(min)} = \left(1 + \frac{1}{G}\right)V_{cmFDA(min)} - \frac{1}{G}V_{cmo} = -2.048V$$

4. アンプと出力フィルタの帯域幅制限を選択します。このフィルタ周波数は、適切なアンチエイリアスフィルタとして動作するように調整できます。この例では、ナイキスト周波数で多少の減衰が求められますが、最高 100kHz まで最低減の減衰も要求されます。サンプリングレートが 10MHz なので、ナイキスト周波数は $f_s/2 = 5\text{MHz}$ になります。ナイキスト周波数で 0.1V/V の減衰を選択します。次の式から、カットオフを 502kHz にする必要があります。100kHz でのゲインは 0.981V/V または -0.17dB と計算され、この設計例では妥当な誤差です。アプリケーションで、ナイキスト周波数での減衰をさらに大きくする必要がある場合は、カットオフを低い周波数に移動するか、フィルタの次数を大きくします。

$$f_c = \frac{f_{Nyq}}{\sqrt{\left(\frac{1}{G}\right)^2 - 1}} = \frac{5\text{ MHz}}{\sqrt{\left(\frac{1}{0.1\text{V/V}}\right)^2 - 1}} = 502\text{ kHz}$$

$$G_{100\text{ kHz}} = \frac{1}{\sqrt{\left(\frac{f}{f_c}\right)^2 + 1}} = \frac{1}{\sqrt{\left(\frac{100\text{ kHz}}{502\text{ kHz}}\right)^2 + 1}} = 0.981$$

5. パッシブ出力フィルタの部品を選定します。バイアス電流誤差を最小限に抑えるため、抵抗 R_{x1} および R_{x2} は 49.9Ω に設定されています。手順 4 に従って、アンプフィルタのカットオフ周波数を 502kHz に設定します。パッシブフィルタの差動カットオフ周波数を 5MHz に設定します。同相フィルタコンデンサは、同相から差動への変換を最小限に抑えるため、通常は差動周波数の 10 倍未満に設定されます。

$$C_{dif1} = \frac{1}{2\pi f_c R_{f1}} = \frac{1}{2\pi(502\text{ kHz})2(49.9\Omega)} = 3.18\text{ nF} = 3.3\text{ nF} \text{ (standard value)}$$

$$C_{cm1} = C_{cm2} = \frac{C_{dif1}}{10} = 330\text{ pF}$$

6. 場合によっては、前述の方法で出力フィルタカットオフを設定するのが現実的ではない、または不必要なこともあります。この場合、カットオフを、最大印加周波数の最低 5 倍に設定します。たとえば、印加される最大周波数が 1MHz の場合、ゲイン誤差と歪みを最小限に抑えるため、カットオフは最低で 5MHz にします。

シグナル チェーンの電力と性能のトレードオフ

このドキュメントでは、THS4551 アンプを使用し、電力に最適化されたシグナル チェーンを主な対象としています。このオプションにより、1.37mA の I_Q で 100kHz の信号周波数に対して非常に優れた性能を実現できます。THS4541 を使用すると、消費電力が増加 ($I_Q = 10.1\text{mA}$) する代わりに、1MHz まで優れた性能を実現できます。THS4541 オプションで使用する回路部品を、次の回路図に示します。これらの部品の値を選択する際は、設計ノートや設計手順に記載されているのと同じ検討事項を使用します。

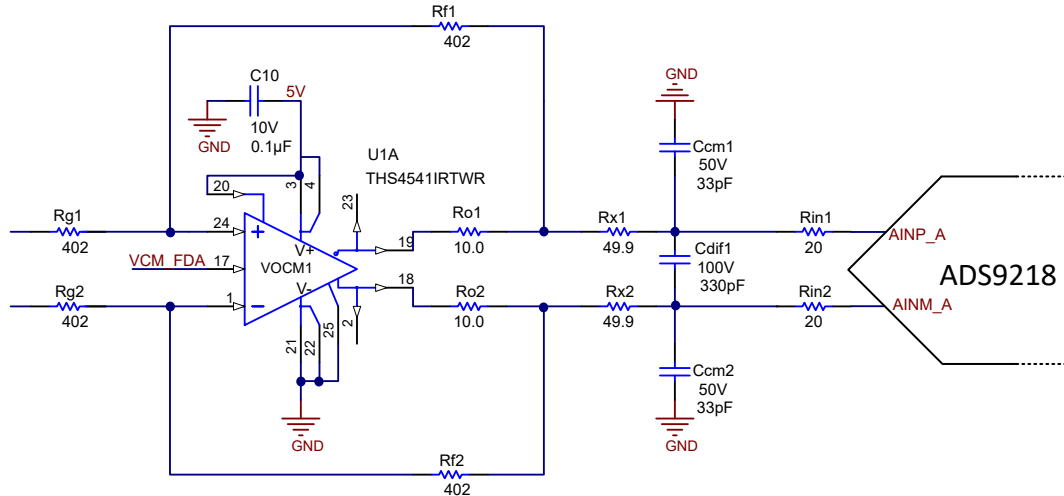


図 1-2. THS4541 を使用して 1MHz に最適化されたシグナル チェーン

Spice モデル

このシミュレーションでは、THS4552 および ADS9218 用の TINA SPICE モデルを使用します。すべてのシミュレーションについて、アンプの出力と ADC の出力が示されています。

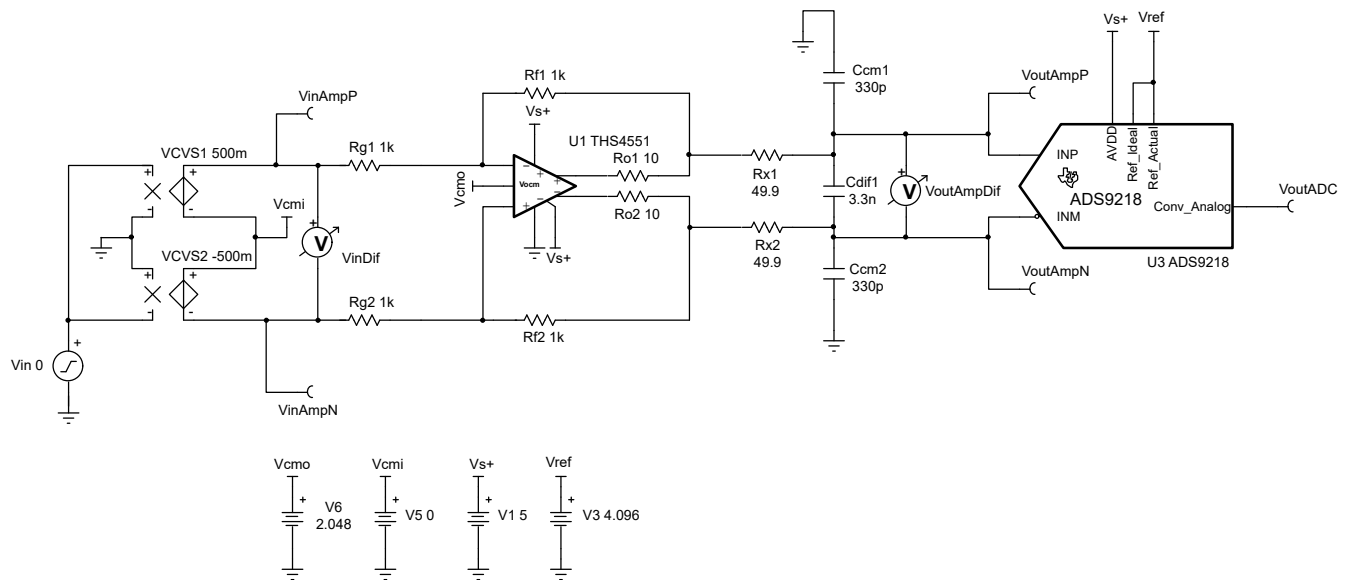


図 1-3. TINA Spice モデル

AC 伝達特性

アンプの帯域幅 (432kHz) は、同相および差動出力フィルタ (Rx1、RX2、Cdif、Ccm1、Ccm2) によって設定されます。
 このフィルタは、「[TINA Spice モデル](#)」セクションに示すように、THS4551 の回路に属しています。

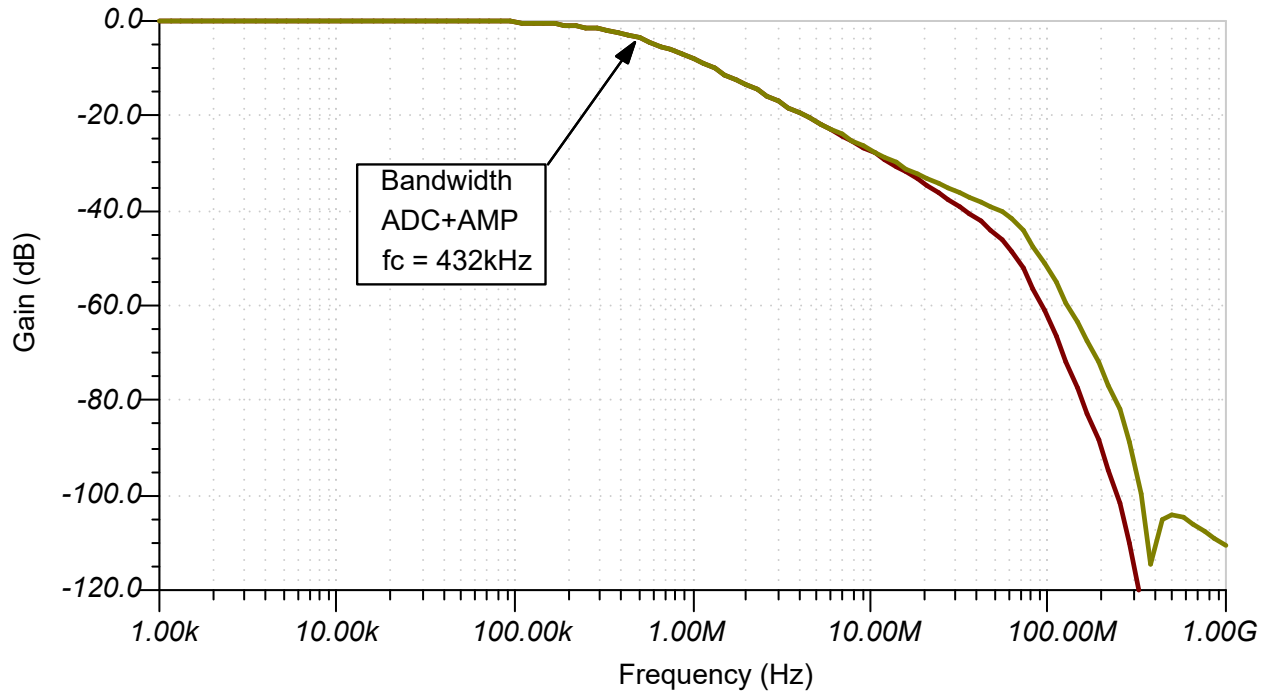


図 1-4. AC 伝達特性 ($f_c = 432\text{kHz}$)

DC 伝達特性

次のグラフは、アンプと ADC の DC 伝達特性を示したものです。THS4552 の出力スイング制限により、アンプの出力スイングは約 $\pm 4.4\text{V}$ であることに注意してください。これは、[設計ステップ 2](#) で期待されるスイングと一致します。シミュレーションされる ADC 範囲は $\pm 3.2\text{V}$ に制限されており、このデバイスのデータシートの仕様と一致しています。絶対最大定格の範囲は $\text{AGND}-0.3\text{V} \sim \text{AVDD}+0.3\text{V}$ 、またはこの例では $-0.3\text{V} \sim 5.3\text{V}$ です。VinM と VinP は絶対最大定格の仕様に違反しないことに注意してください。

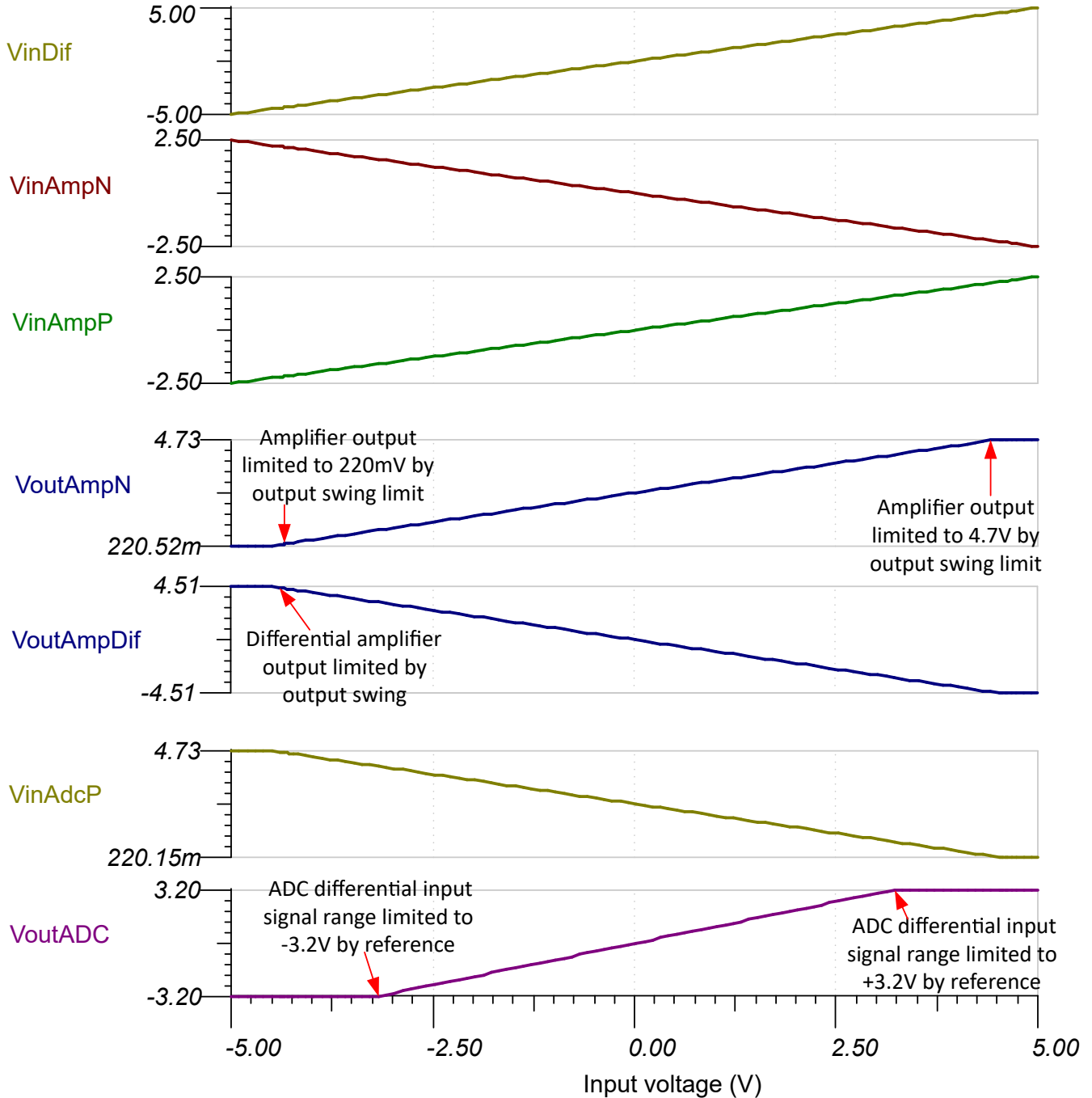


図 1-5. DC 伝達特性 ($V_{\text{cmi}} = 0.0\text{V}$ 、 $V_{\text{cmo}} = 2.048\text{V}$ 、 $V_+ = 5\text{V}$)

ノイズ

アンプのノイズは、アンプのノイズ密度、帰還抵抗、および帯域幅の制限によって決定されます。出力フィルタは、アンプからのノイズを $3.7\mu\text{V}_{\text{RMS}}$ に制限します。また、ADS9218 はノイズと帯域幅の制限にも寄与します。ノイズ シミュレーションは、アンプと ADC の両方からの合計ノイズが $39.7\mu\text{V}_{\text{RMS}}$ であることを示しています。

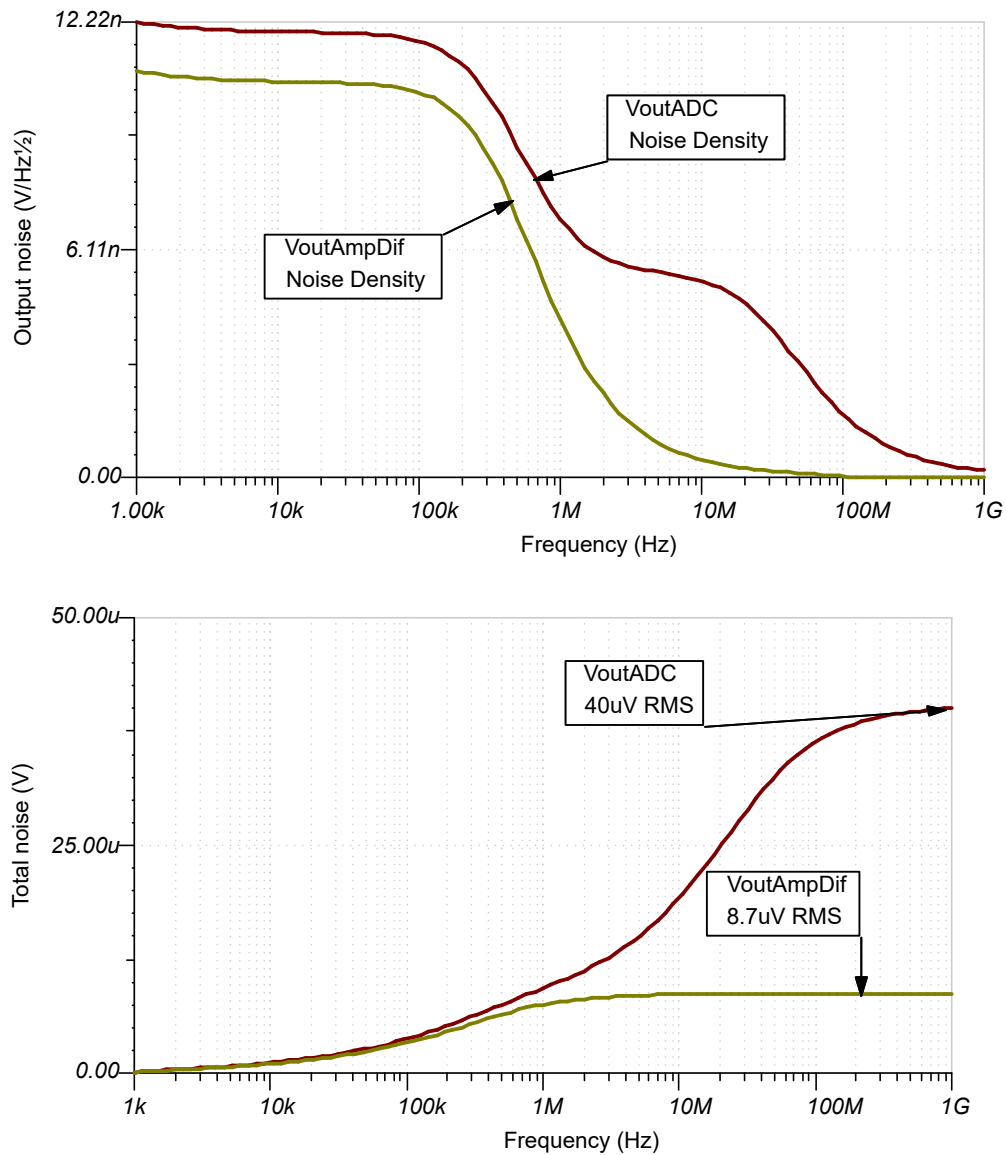


図 1-6. アンプ出力と ADC 出力の RMS ノイズ

使用デバイス

デバイス	主な特長	リンク	類似デバイス
ADS9218	完全差動 ADC 入力ドライバ付きのデュアル、同時サンプリング、18 ビット、10MSPS SAR ADC	www.ti.com/product/ADS9218	www.ti.com/adcs
THS4552	デュアル チャネル、低ノイズ、高精度、150MHz の完全差動アンプ	www.ti.com/product/THS4552	www.tij.co.jp/opamp
THS4541	THS4541 負レール入力、レール ツー レール出力、高精度、850MHz の完全差動アンプ	www.ti.com/product/THS4541	www.tij.co.jp/opamp

設計の参照資料

1. テキサス・インスツルメンツ、『[アナログ エンジニア向け回路クックブック](#)』

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated