

Technical White Paper

アクティブ EMI 電源フィルタ IC を使用して同相放射を低減する方法



Timothy Hegarty

概要

小型かつ効率的な EMI (電磁干渉) 入力フィルタの製作は、電力密度の高いスイッチング・レギュレータにとって重要な課題の 1 つです。また、自動車の電動化、エンタープライズ、航空宇宙、他の制約の厳しいシステム環境で、最大の利点を実現する際にも、このようなフィルタが不可欠です。例として、自動車のオンボード・チャージャとサーバー・ラック向けの電源は大電力アプリケーションであり、高難度のフォーム・ファクタに収まるソリューションを製作するうえで、EMI フィルタ部品の体積小型化が役に立つのは重要な事実です。特に、ワイド・バンドギャップ・デバイス (GaN: 窒化ガリウムと SiC: シリコン・カーバイド) が登場した現状で、高速スイッチングを特長とする電力半導体デバイスは、同相 (コモンモード: CM) 電磁波の増加をもたらす可能性があります。

商用環境 (Class A) と住宅環境 (Class B) の両方に対応できる CM フィルタは通常、漏れ電流 (タッチ・カレント) 安全性要件が原因で Y 静電容量 (Y コンデンサ) に制限が課されています。その結果、必須の減衰を達成するために、大型サイズの CM チョークが必要になります。最終的にフィルタの設計で、重く、かさばり、高額な受動部品を採用することになります。それに対し、アクティブ EMI フィルタ (AEF) 回路を採用すると、次世代の電力変換システムに適した、より小型のフィルタ設計を実現できます。すでに説明した分野のように、スペース制約が厳しい各種アプリケーションは、アクティブ電源フィルタ IC を活用する方法で最適化をいっそう推進できる成熟度に達しており、その場合、磁気部品とフィルタ全体のサイズを大幅に縮小できます。

この技術ホワイト・ペーパーでは、センシング、注入、制御の各手法に関する AEF 回路の理論的な背景と一般的な原理について説明し、単相および三相 AC 電源システムでの CM ノイズ・キャンセルに対して、テキサス・インスツルメンツのスタンドアロン AEF IC ファミリーを使用した実用的な回路の実現方法を示します。3.3kW の力率改善 (PFC) AC/DC レギュレータを使用して測定した結果は、EMI 低減と基板面積の節減という利点を示しています。

目次

1 概要.....	3
2 EMI 周波数範囲.....	3
3 大電力グリッド接続アプリケーション向けパッシブ EMI フィルタ.....	4
4 アクティブ EMI フィルタ.....	5
5 汎用 AEF 回路.....	6
6 CM アクティブ・フィルタ回路の選択.....	8
7 静電容量式増幅の概念.....	9
8 実際の AEF の実装.....	10
9 実際の結果.....	11
9.1 低電圧テスト.....	11
9.2 高電圧テスト.....	13
10 まとめ.....	15
11 関連資料.....	15

図の一覧

図 2-1. IEC および CISPR に分類される高調波電流および伝導 EMI 周波数範囲.....	3
図 2-2. 9kHz~30MHz の周波数範囲での CISPR 準ピークおよび平均制限値.....	3
図 3-1. 単相システム (a) および三相システム (b) の標準的な 2 段パッシブ EMI フィルタ.....	4
図 3-2. トーテムポール PFC リファレンス・デザインでの従来型単相パッシブ EMI フィルタ.....	5
図 4-1. センシング、ゲイン、注入の各段を使用した AEF の基本的な概念。制御構造は FB (a) または FF (b) です.....	5
図 5-1. 単相の等価回路にある基本的なアクティブ・フィルタ構造 - 4 つの FB 回路と 2 つの FF 回路 - それぞれの制御、センシング、注入の各手法に基づいて分類:FB-CSVI (a)、FB-CSCI (b)、FB-VSVI (c)、FB-VSCI (d)、FF-VSVI (e)、および FF-CSCI (f).....	6
図 6-1. CM フィルタリングと注入コンデンサの乗算の基本原理を示す概略回路図.....	8
図 7-1. AEF がイネーブルになっている注入分岐インピーダンス Z_{INJ} と従来の Y コンデンサとの比較例で、アクティブ・フィードバック・アクションにより、高周波数での昇圧等価静電容量を表示.....	9
図 8-1. CM 減衰の模範的な単相 (a) および三相 (b) AEF の実装.....	10
図 8-2. TPSF12C3-Q1 三相スタンドアロン AEF IC の内部ブロック図.....	11
図 9-1. 低電圧テスト設定の回路図.....	12
図 9-2. AEF を使用した単相フィルタの実装.....	12
図 9-3. AEF をディセーブルおよびイネーブルした場合の EN 55032 Class B EMI の結果.....	13
図 9-4. TIDM-1007 による EMI 性能:同じフィルタを使用した AEF のディセーブルとイネーブルの関係.....	13
図 9-5. TIDM-1007 による EMI 性能:大型チョークのパッシブ・フィルタと比較した小型チョークの AEF 設計.....	13
図 9-6. AEF でイネーブルされるサイズ縮小:パッシブ・フィルタ (a)、アクティブ・フィルタ (b).....	14
図 9-7. AEF (a) でイネーブルされる面積、体積、コスト、重量の低減、チョーク・サイズの比較 (b).....	14
図 9-8. パッシブ設計 (2 × 12mH) およびアクティブ設計 (4mH および 1mH) で選択した CM チョークのインピーダンス特性.....	15

表の一覧

表 5-1. トポロジ (制御、センシング、注入の各手法) で分類される 図 5-1 の AEF 回路.....	7
表 9-1. パッシブ・フィルタおよびアクティブ・フィルタ実装の CM チョーク部品の詳細.....	14

商標

すべての商標は、それぞれの所有者に帰属します。

1 概要

高密度アプリケーション向けの同相 (CM) EMI フィルタは多くの場合、タッチ電流の安全性要件に関連する Y 静電容量の合計値に制限があるため、ターゲットのコーナー周波数またはフィルタ減衰特性を達成するために、大型の CM チョークが必要になります。その結果、フィルタ全体のサイズを支配する大型で重く高価な CM チョークを使用した、欠陥のあるパッシブ・フィルタ設計が実現されます。

ただし、アクティブ EMI フィルタ (AEF) 回路を採用すると、次世代の電力管理システムに適した、より小型のフィルタ設計を実現できます。そのため、スペースに制約のあるアプリケーションでは、**アクティブ電源フィルタ集積回路 (IC)** を使用して、磁気部品とフィルタ全体のサイズを縮小できます。付随的な利点として、電力損失の低減とそれに伴う放熱管理の簡素化と高信頼性、機械的なパッケージング・デザインの難易度低下、制約されたスペース内にある周囲の部品との電磁結合の低減、コスト削減を挙げることができます。

2 EMI 周波数範囲

高周波スイッチング・ネットワークは、スイッチ・モード AC/DC レギュレータでのエネルギー変換に不可欠な部品です。ただし、これらのスイッチング・ネットワークは、入力電流高調波と伝導 EMI の固有の原因でもあり、同じグリッド接続の入力ソースを共有する隣接機器の通常の動作に影響を及ぼす可能性があります。

図 2-1 に、国際電気標準会議 (IEC) や国際無線障害特別委員会 (CISPR) など、電磁適合性 (EMC) 規格団体によって分類される高調波および伝導 EMI 周波数範囲を示します。

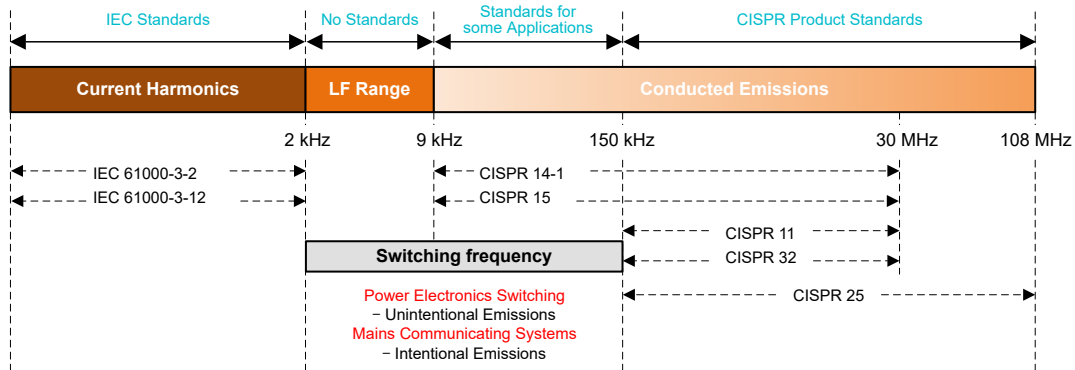


図 2-1. IEC および CISPR に分類される高調波電流および伝導 EMI 周波数範囲

PFC 手法を適用すると、入力電流の高調波は、最高 2kHz の周波数で IEC 61000-3-2/-12 で設定された制限を満たすことができます。ただし、1 に示すように、高周波ノイズ電流を減衰させ、150kHz [1] で始まる分類された周波数範囲内 (産業用の場合は CISPR 11、車載アプリケーションの場合は CISPR 25 など) の伝導性放射仕様を満たすために、EMI フィルタは引き続き必須です。

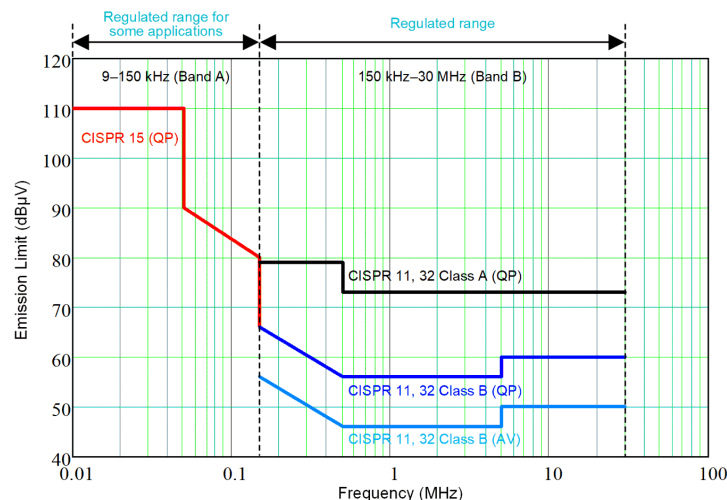


図 2-2. 9kHz~30MHz の周波数範囲での CISPR 準ピークおよび平均制限値

図 2-2 に示すように、それぞれ家電製品や照明アプリケーション向けの CISPR 14-1 および CISPR 15 製品規格のみが、現在、放射制限値を 9kHz に規定しています。ただし、標準化活動が継続的に進行している現状で、今後 9~150kHz の帯域と該当する放射制限を既存の IEC 61000-6-3 汎用 EMI 規格 [1-2] に含めると、150kHz 未満の減衰に対応する EMI フィルタの将来の設計に確実に影響を及ぼすことになります。広い周波数範囲にわたって EMI を低減するには、それに応じてより大きい受動部品が必要です。

3 大電力グリッド接続アプリケーション向けパッシブ EMI フィルタ

伝導性放射のレベル制限を意図した EMC 規制に準拠するには、スイッチング・レギュレータと主電源入力源の間にローパス EMI フィルタを挿入する必要があります。図 3-1 は、キロワット・スケールのグリッド接続アプリケーションにおける単相 (3 線式) システムおよび三相 (4 線式) システムの標準的なフィルタ配置を示します。L、N、および PE はそれぞれ、ライブ、ニュートラル、および保護用のアース端子を表します。図に示す多段フィルタは、高ロールオフであり、大電力の AC ライン・アプリケーションで一般的に使用されています。この場合、差動モード (DM) ノイズよりも CM ノイズを緩和する方が困難な場合が多いです。図 3-1 では、サージ・パルス保護と抵抗性放電の部品は省略していますが、この回路図には入力電源と直列にライン・インピーダンス安定化ネットワーク (LISN) が組み込まれており、DM と CM の伝搬部品を含めた合計 EMI を測定できます。

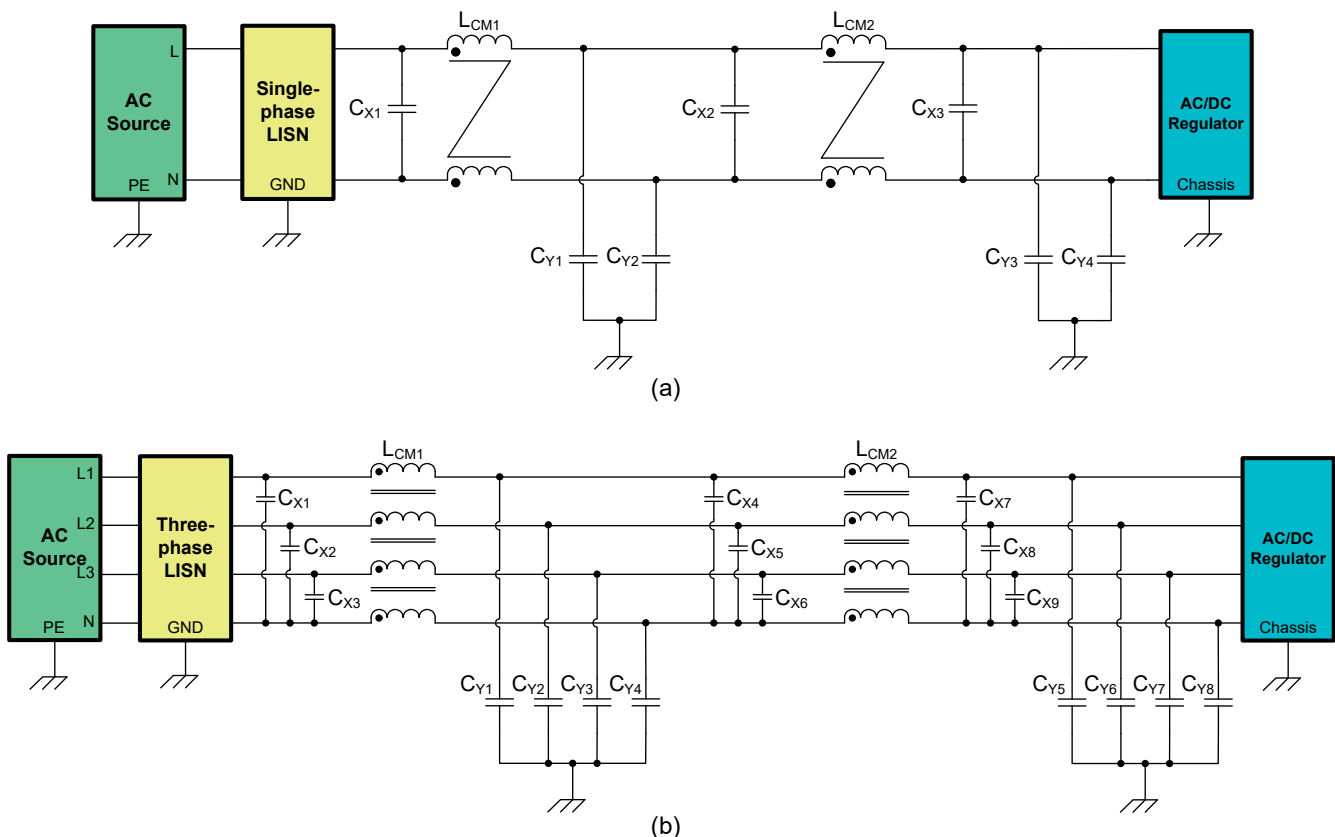


図 3-1. 単相システム (a) および三相システム (b) の標準的な 2 段階パッシブ EMI フィルタ

より高いレベルで、パッシブ EMI フィルタは直感的でわかりやすい従来型のアプローチを採用しており、一部のアプリケーションではパッシブ部品のサイズ、重量、コストに大きな制約が生じていても、パワー・エレクトロニクス回路の伝導型電磁波を低減できます。このようなパッシブ・フィルタの設計では、高インピーダンスの直列素子 (DM インダクタ、CM チョーク) と低インピーダンスのシャント素子 (X コンデンサと Y コンデンサ) を挿入することで、EMI 電流の伝搬経路でインピーダンスの不整合を生み出します。通常、低次のスイッチング高調波は、必要なコーナー周波数 (または多段設計では複数のコーナー周波数) に基づいて、リアクティブなフィルタ部品のサイズを決定します。

図 3-1 の単相回路図を例として考えてみると、CM は L_{CM1} と L_{CM2} 、また Y 定格のコンデンサ $C_{Y1} \sim C_{Y4}$ (AC 電源ラインとアース・グラウンドの間に接続) をチョークし、CM 減衰を実現します。スイッチング・レギュレータから供給される CM 電流は、まずレギュレータ側の Y コンデンサを経由し、次に CM チョークの間に配置された Y コンデンサを経由して戻ります。残りの CM 電流の代替リターン・パスは、LISN 設定の測定インピーダンスを経由します。明らかに EMI 性能に悪影響を与えます。

概要で説明したように、安全規制では Y 静電容量の合計値が比較的小さい値 (多くの場合 10nF 未満) に制限されており、目的のコーナー周波数に必要なチョークの CM インダクタンスは数ミリヘンリーの範囲で比較的高いため、チョークが大型で重くなり、高価になります。DM 減衰とは対照的に、X コンデンサ $C_{X1} \sim C_{X3}$ は値が大きく (通常は 2.2 μ F)、CM チョークの漏れインダクタンスを使用して、値の低い DM インダクタンスを実現できます。

実際には、図 3-2 に示す実際の実装 [3] に示したように CM チョークは EMI フィルタのサイズを支配し、EMI フィルタ設計時にいくつかの課題をもたらします。これには、体積の大型化、熱管理の問題、音響ノイズ、フィルタ共振、部品間の電磁気結合などが含まれます。さらに、フィルタ部品 (特に CM チョーク) の寄生素子は、高周波性能と達成可能な減衰に影響を及ぼします。フィルタで使用される個別の部品は、さまざまなメーカーのさまざまなフォーム・ファクタで提供されており、互いに適合するよう最適化されていないため、フィルタ実装の空間設計とアセンブリが損なわれます。

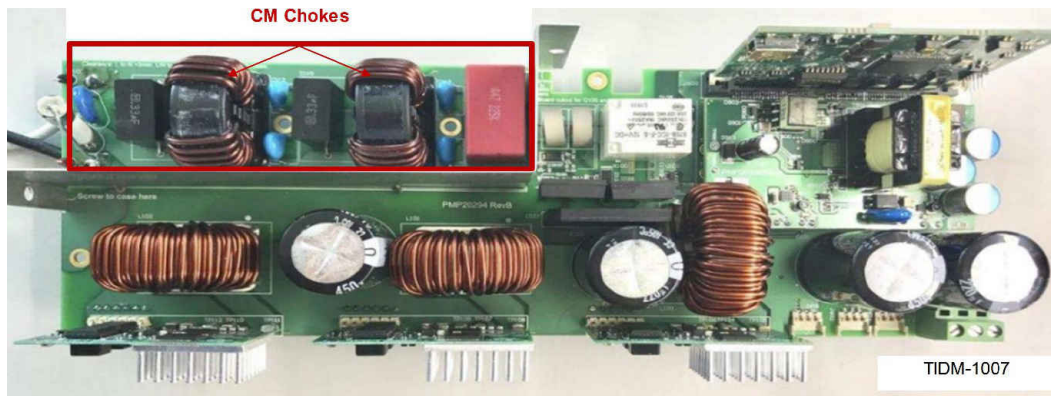


図 3-2. トーテムポール PFC リファレンス・デザインでの従来型単相パッシブ EMI フィルタ

4 アクティブ EMI フィルタ

AEF の適用方法を詳細に説明した多数の出版物 [4-7] が存在しており、その結果、従来のパッシブ専用設計に比べてフィルタのサイズと体積が大幅に縮小しています。パッシブ EMI フィルタと同様に、図 4-1 に示すように、AEF 回路は EMI ソースと EMI の影響を受ける側との間の回線に接続します。ただし、パッシブ・フィルタとは異なり、AEF 回路はアクティブなデバイスと制御を使用して残留 (DM または CM) 電圧または電流の外乱を検出し、そのノイズの外乱を直接打ち消す反対の信号を注入します。振幅が等しく位相が反対の信号の重ね合わせ原理に基づいて、注入された電圧または電流は、EMI ソースからのインシデント・ノイズ電圧または電流の寄与を理論的にキャンセルまたは無効化し、実質的に干渉を破壊できます。この戦略は一般的に音響に、EMI に対して連続的に適用されます。



図 4-1. センシング、ゲイン、注入の各段を使用した AEF の基本的な概念。制御構造は FB (a) または FF (b) です

AEF は EMI を大幅に低減することが期待されており、従来のパッシブ専用設計と同等の減衰特性を実現した場合に比べて、フィルタのサイズを小型化できます。AEF に加えて、他の (より小型の) 受動部品は電力段とのインターフェイスを確立し、全体的な減衰を改善します。これらの回路はハイブリッド EMI フィルタ (HEF) と呼ばれています。AEF 回路および HEF 回路の設計と実装は、導通経路 (DM または CM) と、必要なセンシング、ゲイン、注入の各段によって異なります。図 4-1 に示すように、キャンセル信号は、フィードバック (FB) またはフィードフォワード (FF) アプローチによって測定された信号から直接生成されます。

5 汎用 AEF 回路

図 5-1 に、検出されたノイズ・パラメータ (電圧または電流) に基づいて一般化された 6 つのアクティブ・フィルタ構成、キャンセル信号を注入する方法 (電圧または電流)、およびアクティブ制御手法 (FB または FF) を示します。

- 電圧センス (VS) または電流センス (CS)
- 電圧注入 (VI) または電流注入 (CI)
- FB 制御または FF 制御構造

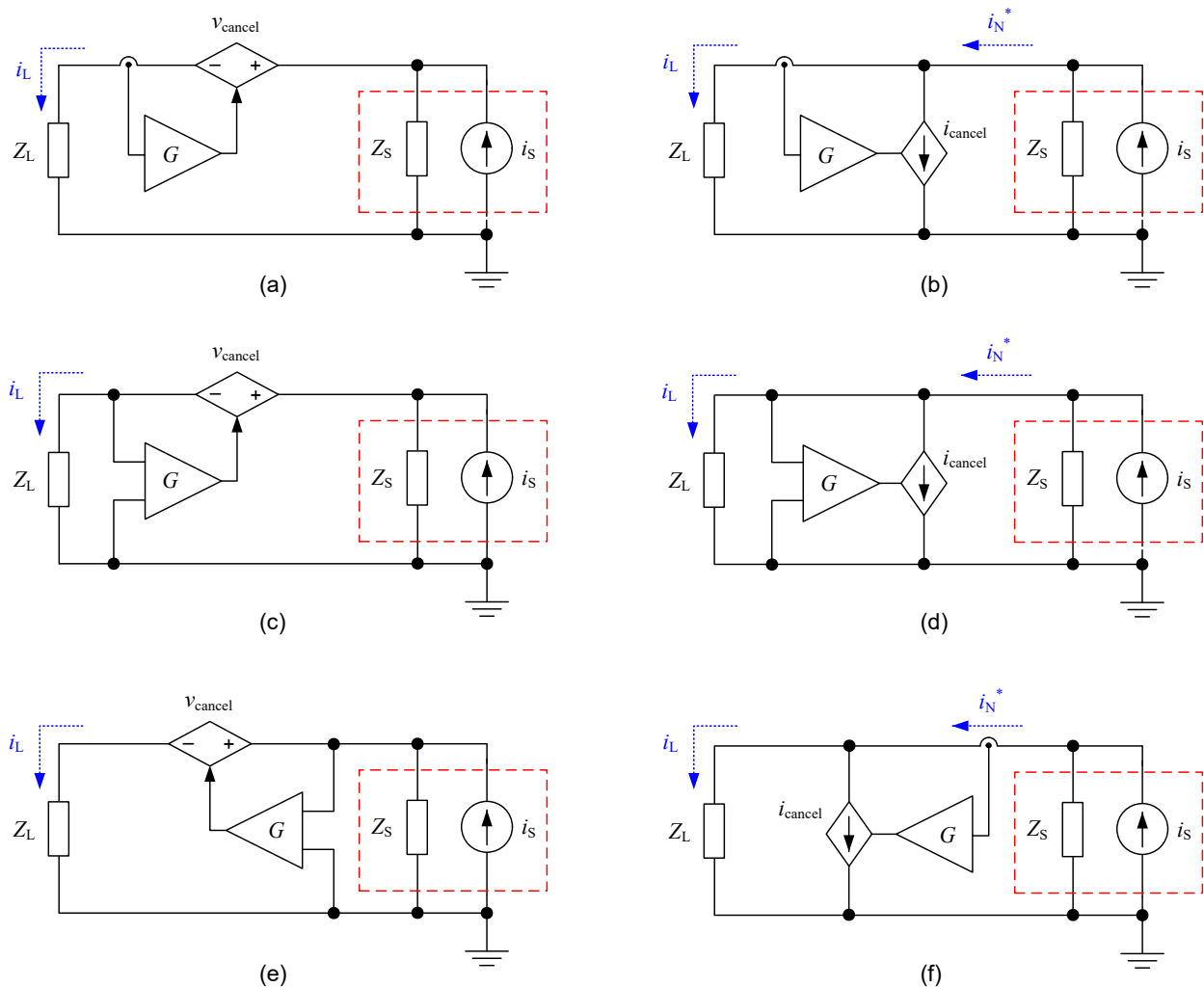


図 5-1. 単相の等価回路にある基本的なアクティブ・フィルタ構成 - 4 つの FB 回路と 2 つの FF 回路 - それぞれの制御、センシング、注入の各手法に基づいて分類: FB-CSVI (a)、FB-CSCI (b)、FB-VSVI (c)、FB-VSCI (d)、FF-VSVI (e)、および FF-CSCI (f)

図 5-1 の i_s と Z_S という用語は、電力段のノートン等価ノイズ電流源と並列ソース・インピーダンスを示しています。 Z_L は、EMI 測定用の LISN など、ノイズ受信側 (または EMI の影響を受ける側) の負荷インピーダンスです。 G はアクティブ回路のゲインを表します。 Z_S と Z_L の代わりに異なる受動素子を追加すると、さまざまなハイブリッド回路が形成されます。

制御の観点では、FB の設計は EMI の影響を受ける側における残留外乱を検出し、信号を反転して高ゲイン G で増幅し、キャンセル信号をシステムに注入して、検出されたパラメータを必要な周波数範囲全体にわたってゼロに駆動します。一方、FF 設計では EMI ソースの外乱を検出し、信号を反転してユニティ・ゲインで増幅し、EMI の影響を受ける側に注入します。FF のアンプのユニティ・ゲイン設定は、EMI および EMI 防止信号がキャンセルされるほど高精度でなければならないため、FF の設計がより困難になります。

ノイズ・センシングの観点では、VS 素子と CS 素子は通常、それぞれコンデンサと CS トランス (または既存の磁気素子の補助巻線) です。ノイズ・キャンセルに関しては、VI の設計では制御された直列電圧源を使用して、LISN へのノイズ電流の流れを妨げます。一方、CI の設計では、制御されたシャント電流源を使用して、ノイズ源によって生成されるノイズ電流の流れを再ルーティングし、その電流が LISN に流入して測定されないようにします。VI と CI の各設計は、実質的に、負荷によりそれぞれ分圧器と分流器を作成します。一般に、トランスは直列素子を変形させることができますが、コンデンサはシャント導通パスを実装しています。

表 5-1 に、挿入損失の式や高減衰の回路条件 [4] など、図 5-1 に具体化された AEF 回路の突極特性の概要を示します。 Y_S および Y_L は、それぞれ FB-VSCI 設計のノイズ源と負荷のアドミタンスを表します。

表 5-1. トポロジ (制御、センシング、注入の各手法) で分類される 図 5-1 の AEF 回路

AEF トポロジ	制御 (FB/FF)	センシング (VS/CS)	注入 (VI/CI)	挿入損失 (IL)	高減衰条件
a	FB-CSVI	フィードバック	電圧	$\left 1 + \frac{G}{Z_S + Z_L} \right $	$ G_1 \gg Z_S + Z_L $
b	FB-CSCI	フィードバック	電流	$\left 1 + \frac{Z_S}{Z_S + Z_L} \cdot G \right $	$ Z_S \gg Z_L $
c	FB-VVI	フィードバック	電圧	$\left 1 + \frac{Z_L}{Z_S + Z_L} \cdot G \right $	$ Z_S \ll Z_L $
d	FB-VSCI	フィードバック	電流	$\left 1 + \frac{G}{Y_S + Y_L} \right $	$ G \gg Y_S + Y_L $
e	FF-VSVI	フィードフォワード	電圧	$\left \frac{1}{1-G} \cdot \left(1 - \frac{Z_S}{Z_S + Z_L} \cdot G \right) \right $	$G = 1, Z_S \ll Z_L $
f	FF-CSCI	フィードフォワード	電流	$\left \frac{1}{1-G} \cdot \left(1 - \frac{Z_L}{Z_S + Z_L} \cdot G \right) \right $	$G = 1, Z_S \gg Z_L $

$IL = i_{L,w/oAEF} / i_{L,w/AEF}$ は、AEF を取り付けた場合と取り付けない場合のフィルタ出力電流の指数であり、通常は 50Ω のソース・インピーダンスと負荷インピーダンスで測定され、EMI の達成可能な減衰と相関関係があります。表 5-1 に示すように、各 AEF トポロジでは、高い減衰を実現するために特定のインピーダンス動作が必要です。

6 CM アクティブ・フィルタ回路の選択

CSとVIの両方の磁気部品は、大型でカスタム部品の可能性が高いため (AEF が実現するサイズ縮小を相殺)、追加の磁気部品を使用できないようにする AEF トポロジを選択することを推奨します。VSCI の実装では、コンデンサを低電圧のアクティブ回路と組み合わせてセンシングと注入を行うことで、小型化できます [5]。

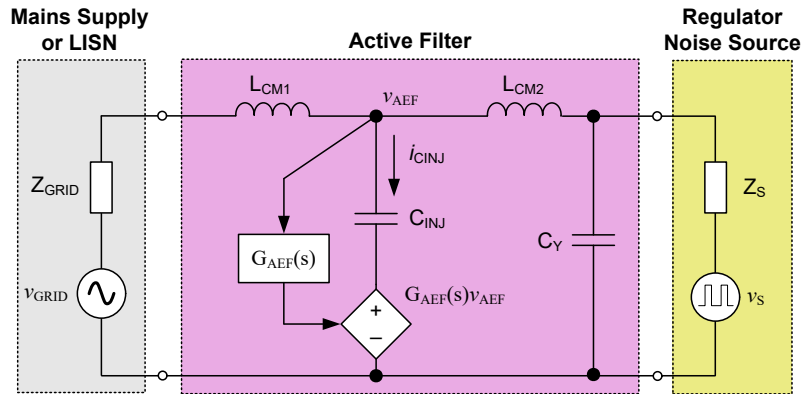


図 6-1. CM フィルタリングと注入コンデンサの乗算の基本原則を示す概略回路図

図 6-1 は、CM フィルタ設定で選択した FB-VSCI 回路の基本原則を示すための単相概略回路図を示します。すでに説明したように、この AEF トポロジの主な考え方は、大電力フィルタ内で最も大きな部品である CM チョークの値を減らすため、等価パッシブ・フィルタ内で Y 静電容量に類似した値を持つ注入コンデンサを使用することです。

テブナン等価 CM ノイズ源は、電圧源 v_S がソース・インピーダンス Z_S と直列に構成されており、これは容量性とみなされます。主電源インピーダンス Z_{GRID} は通常、誘導性です。 L_{CM1} および L_{CM2} として指定されている CM チョークは、高減衰 FB-VSCI 設計に必要な高ソース・インピーダンスと負荷インピーダンスを実現するためのデカップリング素子としても機能します (表 5-1 の行「d」を参照)。

Y 定格のセンス・コンデンサと注入コンデンサを AC ラインに接続した場合、回路の目的はフィルタの総体積を減らすことです。一方、注入コンデンサの周波数応答を形成するアクティブ回路を使用して、低周波数のアース・リーク電流の値を低い値に維持すると、実質的に高周波数の値が増加します。したがって、関心のある周波数範囲全体にわたってこの増幅された注入静電容量が、等価減衰を伴うパッシブ・フィルタの値に対して CM チョークのインダクタンスを小さくするための鍵となります。

回路の利点は以下のとおりです。

- 広い動作周波数範囲と高い安定性マージンを持つシンプルなフィルタ構造。
- CM チョークのサイズを小さくすることで、体積、重量、電力損失、コストを低減すると同時に、チョークの自己寄生成分が小さく、自己共振周波数 (f_{SRF}) が高い場合、高周波性能も向上。
- 追加の磁気部品は不要 – Y 定格のセンス・コンデンサと注入コンデンサのみで、ピーク・タッチ電流への影響は最小限 (IEC 60990 に従って測定)。
- シャーシ・グラウンドを基準とする低電圧 AEF IC を使用して安全性を強化。
- フィルタ部品の近くに配置する際の柔軟性を実現するスタンドアロン AEF IC。
- ライン電圧サージに対するサージ耐性により IEC 61000-4-5 へ適合。

7 静電容量式増幅の概念

CM ノイズを軽減する AEF 回路は、CM チョークの見かけ上のインダクタンスを増幅するか、関心のある周波数範囲にわたって Y コンデンサの見かけ上の静電容量を増幅します。CM 減衰用に構成された VSCI AEF は、アンプ段を注入コンデンサ C_{INJ} の容量性マルチプライヤとして使用します。これは、アクティブ静電容量の値が大きいため、CM チョークの値を小さくして目標の減衰を実現できます。

図 6-1 に注目すると、式 1 は、インジェクション静電容量と、電力線からアンプ出力までの CM 電圧ゲインである G_{AEF} を実質的に掛けていることを示しています。

$$v_{C_{INJ}} = [1 - G_{AEF}(f)]v_{AEF} \quad (1)$$

$$i_{C_{INJ}} = C_{INJ} \frac{dv_{C_{INJ}}}{dt} = [1 - G_{AEF}(f)] C_{INJ} \frac{dv_{AEF}}{dt}$$

$$\Rightarrow C_{INJ,active}(f) = |1 - G_{AEF}(f)| C_{INJ}$$

図 7-1 は、FB-VSCI AEF 回路がイネーブルまたはディセーブルのときの注入ネットワークのインピーダンスのシミュレーション・プロットを示します。2kHz を上回る (特に 100kHz を上回る) 低インピーダンスは、4.7nF の注入コンデンサのアクティブ回路と、それに関連するダンピング・ネットワークによる容量性増幅によって発生します。

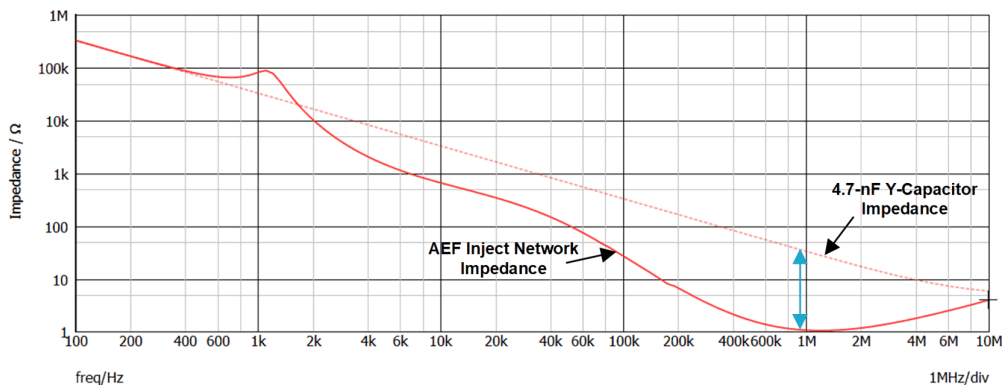


図 7-1. AEF がイネーブルになっている注入分岐インピーダンス Z_{INJ} と従来の Y コンデンサとの比較例で、アクティブ・フィードバック・アクションにより、高周波数での昇圧等価静電容量を表示

8 実際の AEF の実装

図 8-1 は、単相および三相電源システム [8-11] の TPSF12C1、TPSF12C1-Q1、TPSF12C3、および TPSF12C3-Q1 スタンドアロン AEF IC ファミリーを使用した FB-VSCI 構成による CM 減衰の実際の AEF 実装を示します。これらの設定は、図 3-1 の 2 段パッシブ・フィルタに似ていますが、AEF IC が CM チョークの間に配置され、CM 電流に対して低インピーダンスのシャント・パスを提供する点が異なります。

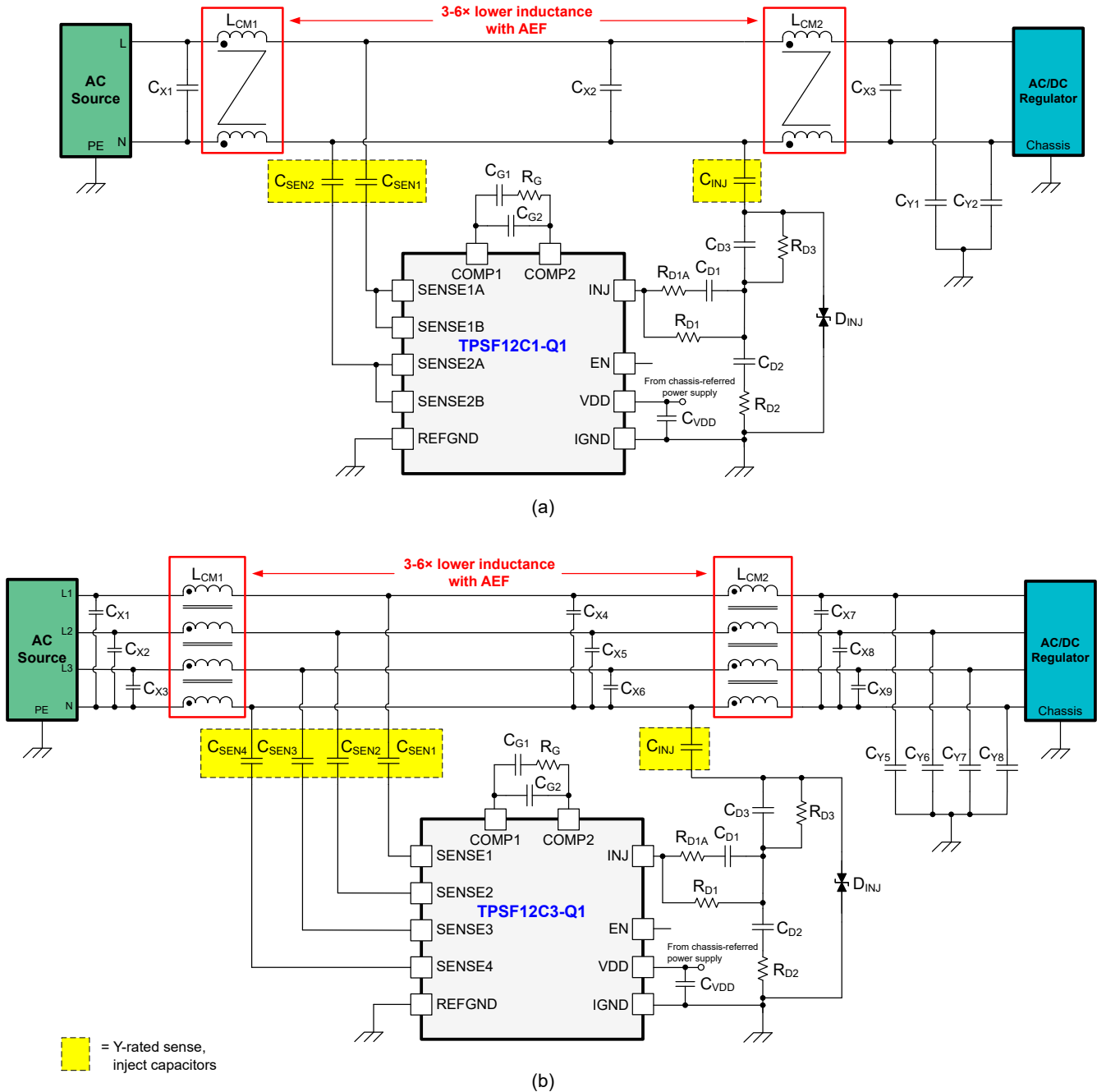


図 8-1. CM 減衰の模範的な単相 (a) および三相 (b) AEF の実装

このデバイス・ファミリのセンス・ピンは、一連の Y 定格センス・コンデンサ (通常 680pF) を使用して電力線とインターフェイスし、図 8-2 の IC ブロック図に示すように、ハイパス・フィルタとシグナル・コンバイナに供給します。この IC は、ライン周波数 (50Hz または 60Hz) の AC 電圧と DM の外乱の両方を除去すると同時に、高周波 CM の外乱を増幅し、外部の調節可能なダンピング回路を使用して閉ループ安定性を維持します。

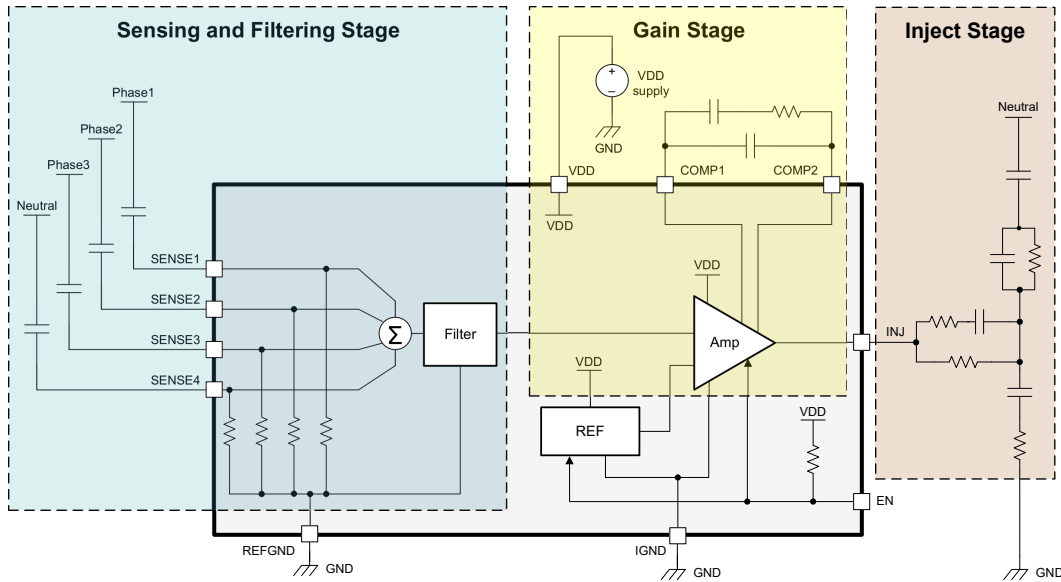


図 8-2. TPSF12C3-Q1 三相スタンドアロン AEF IC の内部ブロック図

COMP1 ピンと COMP2 ピンの間の部品は、増幅ゲイン特性を設定するリード・ラグ・ネットワークを形成します。INJ のパワー・アンプの出力は、ダンピングおよび安定性ネットワーク (図 8-1 のサブスクリプト「D」リファレンス識別子を持つ部品を参照) と Y 定格の注入コンデンサ C_{INJ} (標準値 4.7nF) を経由して、必要なノイズ・キャンセリング信号を電力線に注入します。この IC には、フィルタリング、補償、保護回路が内蔵されています。VDD バイアス電源の範囲は 8V~16V、公称 12V で、システム・シャーシ・グランドを参照します。

2 つの CM チョークの間に配置された X コンデンサは、CM の観点では、通常は、低 MHz の周波数まで電力線の間に実質的に低インピーダンスのパスを提供します。このパスにより、1 つの注入コンデンサのみを使用して、通常はニュートラルの 1 つの電力線に電流を注入できます。三相フィルタがニュートラル線のない 3 線式システムである場合、TPSF12C3-Q1 の SENSE4 ピンはグランドに接続され、注入コンデンサは X コンデンサの人工的なスターポイント接続を介して結合されます。

9 実際の結果

9.1 低電圧テスト

図 9-1 は、TPSF12C1-Q1 アクティブ・フィルタ IC を使用して CM ノイズ減衰を実現した単相 AEF 回路の回路図を示します。この設計には、レギュレータ側とグリッド側の両方の Y コンデンサが含まれています。LISN は、150kHz~30MHz の EMI 測定に適した EMI レシーバへのインターフェイスを実現します。

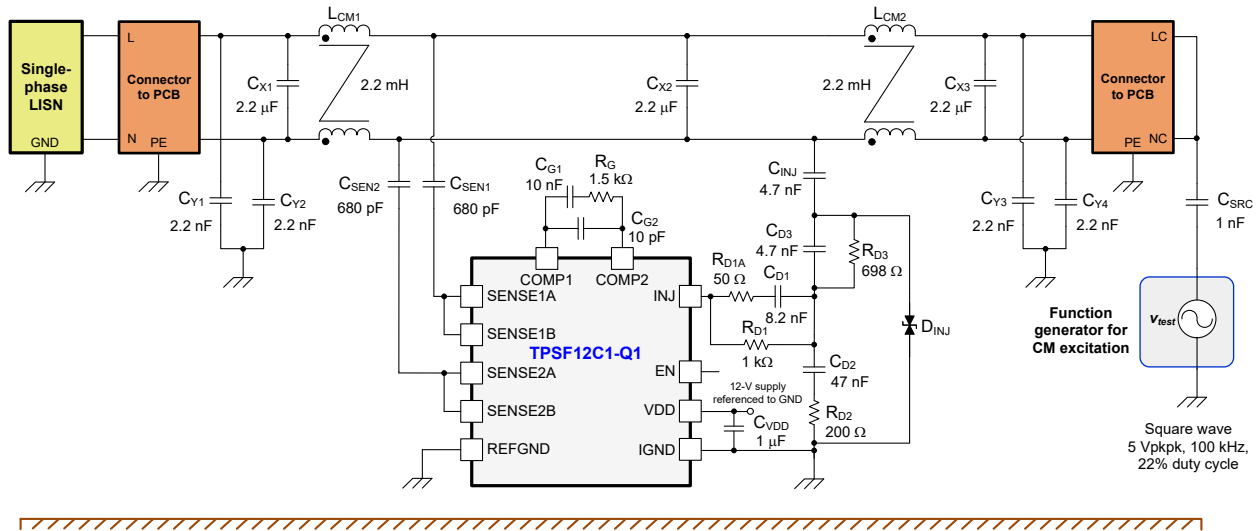


図 9-1. 低電圧テスト設定の回路図

図 9-1 に示すように、ファンクション・ジェネレータから生成される方形波信号は CM ノイズ励起の便利なソースを表し、1nF のコンデンサはスイッチング・レギュレータの実際の CM ノイズ源インピーダンスを模倣しています。ソース電圧の振幅と遷移時間を調整すると、LISN で測定される適切なノイズ振幅とスペクトル包絡線が設定されます。

信号注入を使用したこの単純な低電圧テストにより、高電圧動作環境でスイッチング・レギュレータに接続する前に、EMI チャンバ内のフィルタの安全で迅速な性能特性評価が容易になります。

図 9-2 は、フィルタ・ボードの実装を示します。図 9-3 は、疑似ピーク (QP) と平均 (AV) の両方のノイズ検出器を使用して、AEF をディセーブルおよびイネーブルにした場合の EMI 結果を提示します。図 9-3 に示すように、AEF は低周波数範囲 (100 kHz~3MHz) で最大 30dB の CM ノイズ減衰を実現します。2 つの 2mH のナノクリスタル・チョークを使用するフィルタで、2 つの 12mH チョークを使用するパッシブ・フィルタ設計と同等の CM 減衰性能を実現できます。

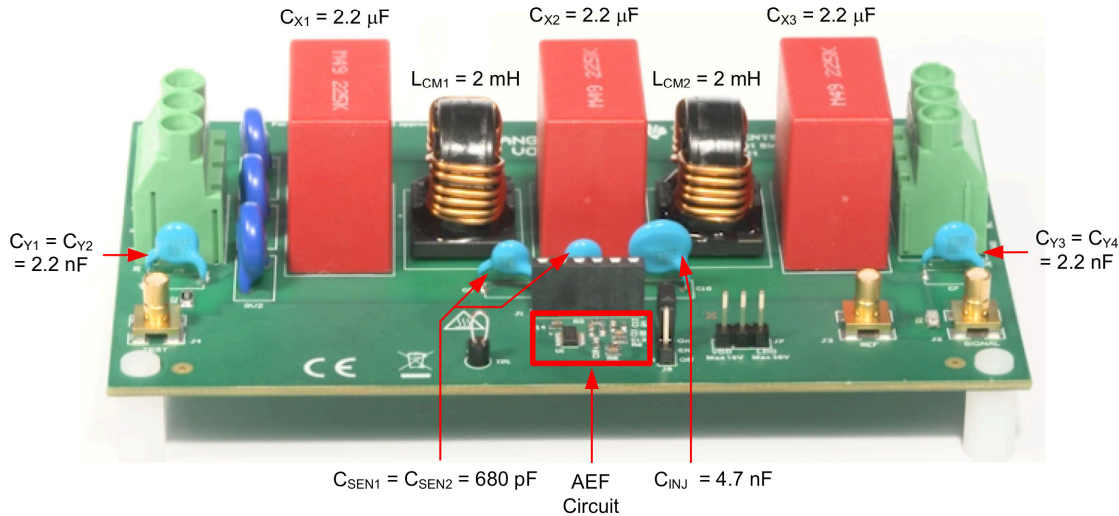


図 9-2. AEF を使用した単相フィルタの実装

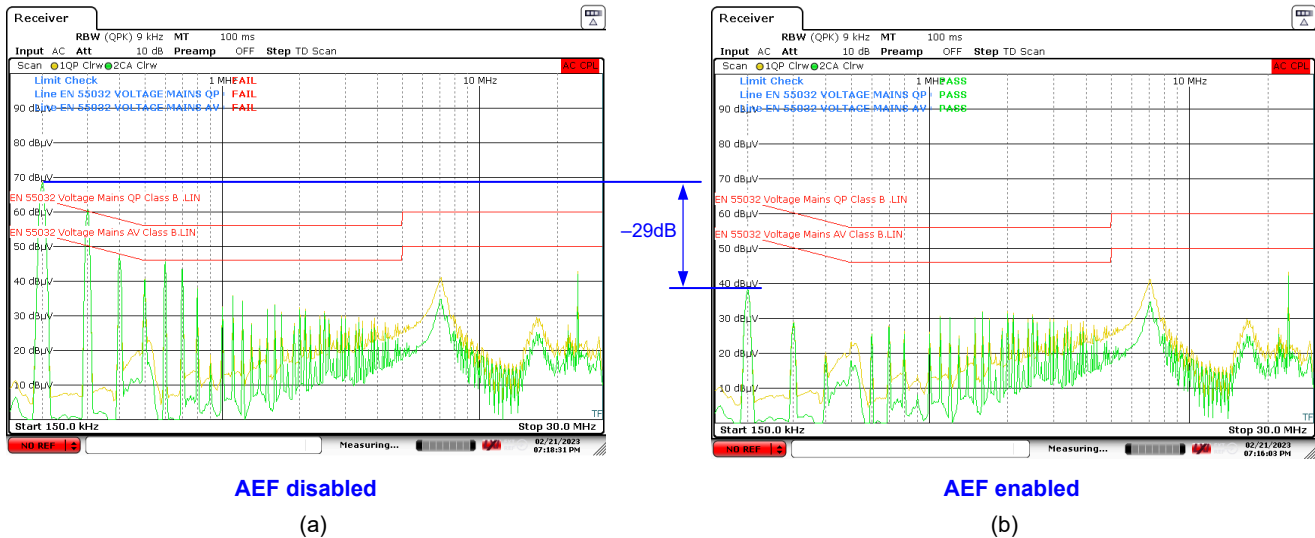


図 9-3. AEF をディセーブルおよびイネーブルした場合の EN 55032 Class B EMI の結果

9.2 高電圧テスト

図 9-4 および 図 9-5 は、高効率 GaN CCM トーテムポール・ブリッジレス力率補正 (PFC) リファレンス・デザインの出力段を使用した TPSF12C1-Q1 単相 AEF IC による CM EMI の測定性能を示します (TIDM-1007 を 図 3-2 に示す)。これは、100kHz でスイッチングする LMG3410 GaN パワー・デバイスを備えた 3.3kW 単相ブリッジレス PFC コンバータ [3] です。

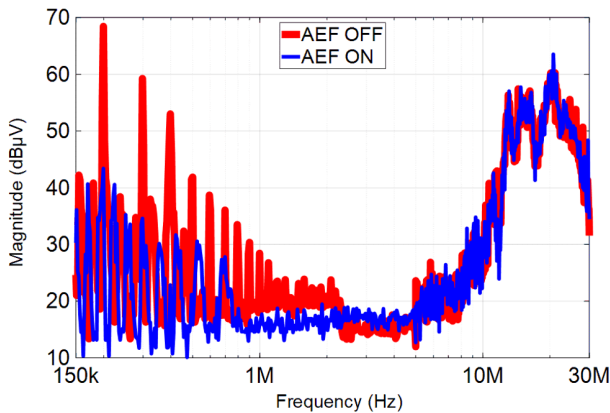


図 9-4. TIDM-1007 による EMI 性能: 同じフィルタを使用した AEF のディセーブルとイネーブルの関係

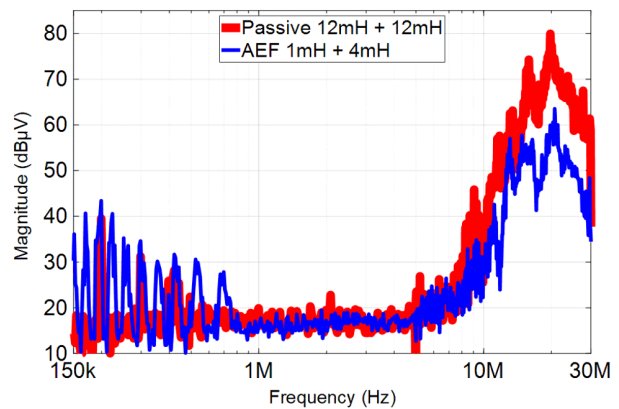


図 9-5. TIDM-1007 による EMI 性能: 大型チョークのパッシブ・フィルタと比較した小型チョークの AEF 設計

図 9-4 に示すように、AEF は低周波数範囲 (150kHz~3MHz) で 15~30dB の CM ノイズ減衰を実現します。図 9-5 に示すように、1 および 4mH のナノクリスタル・チョークを使用するフィルタで、2 つの 12mH チョークを使用するパッシブ・フィルタ設計と同等の CM 減衰性能を実現できます。公正に比較するために、これらのチョークは類似のコア素材 (ベンダ: Würth Elektronik) の同じ部品ファミリーに由来しています。さらに、AEF ベースの設計ではサイズの小さいチョークを使用することで、巻線内の寄生容量が小さいため、10MHz を超える周波数で減衰が改善されます。

図 9-6 は、図 9-5 に示された EMI 結果に使用されたフィルタの写真を示します。AEF を使用すると図 9-7 で強調表示されているように、CM チョークのボックス体積を 52% 削減できます。

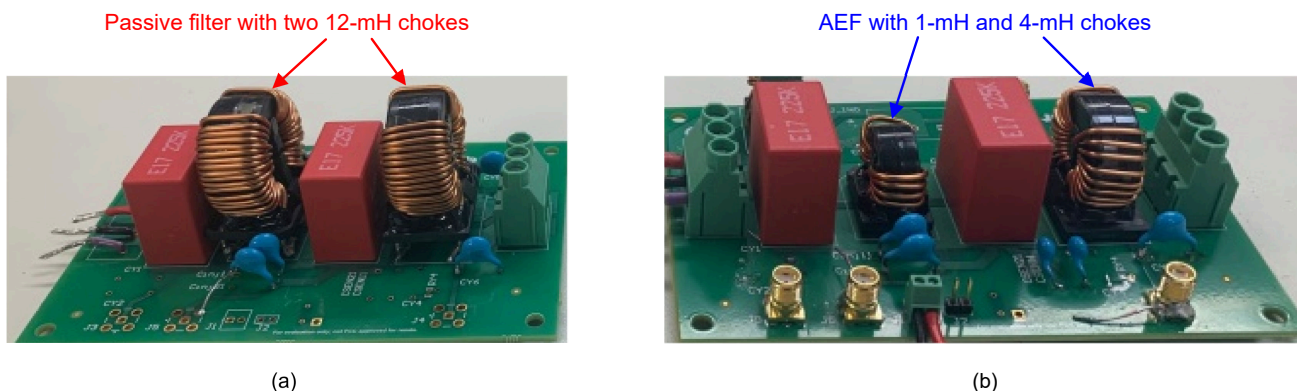


図 9-6. AEF でイネーブルされるサイズ縮小: パッシブ・フィルタ (a)、アクティブ・フィルタ (b)

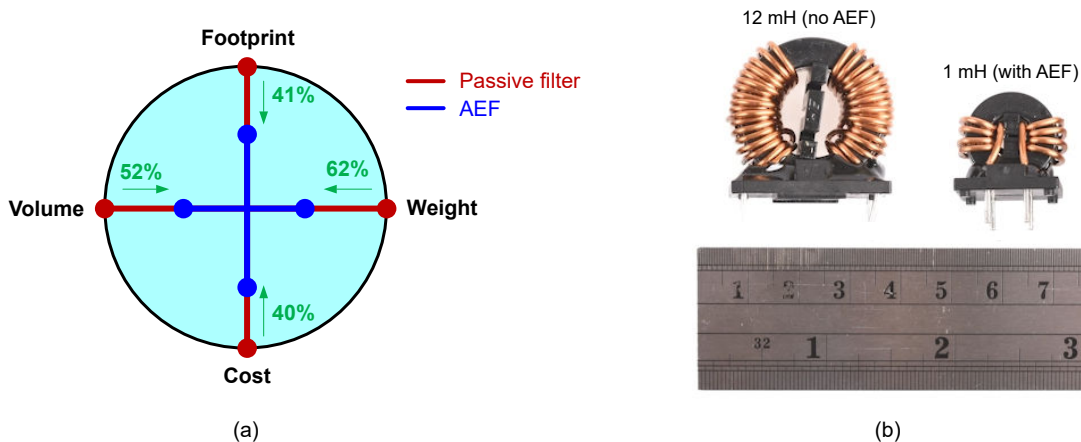


図 9-7. AEF (a) でイネーブルされる面積、体積、コスト、重量の低減、チョーク・サイズの比較 (b)

表 9-1 は、図 9-6 で強調表示されている CM チョークの該当パラメータをキャプチャします。AEF は、 $10A_{RMS}$ ($P_{CU} = 6W - 2.36W = 3.64W$ 、温度上昇による巻線抵抗の増加を無視) で合計 60% の銅損低減を達成しています。これは、部品の動作温度が低下し、コンデンサの寿命が延長されることを意味します。

表 9-1. パッシブ・フィルタおよびアクティブ・フィルタ実装の CM チョーク部品の詳細

フィルタ	CM チョークの型番	数量	L_{CM} (mH)	R_{DCR} (mΩ)	f_{SRF} (MHz)	サイズ (L × W × H, mm)	質量 (g)	P_{Cu} (W)
パッシブ	7448051012	2	12	15	0.8	23 × 34 × 33	36	3.0
アクティブ	7448041104	1	4	8.5	10	19 × 28 × 28	17	1.7
	7448031501	1	1	3.3	40	17 × 23 × 25	10	0.66

図 9-8 は、より高い自己共振周波数と改善された高周波性能を持つ小型部品を強調するために、CM チョークのインピーダンス曲線を示します。巻線内静電容量が小さいため、高周波数で CM インピーダンスが高い例として、30MHz でのグリッド側 CM チョークのインピーダンスは 150Ω から 1.1kΩ に増加します (パッシブ設計で 12mH からアクティブ設計では 1mH に変化する場合)。図 9-8 の 10MHz および 30MHz で表示される × および ○ のマーカーは、パッシブ設計およびアクティブ設計のそれぞれのインピーダンスを分界します。アクティブ設計では、10MHz を超えるチョーク・インピーダンスにより、グリッド側の Y コンデンサはほとんど不要になります。

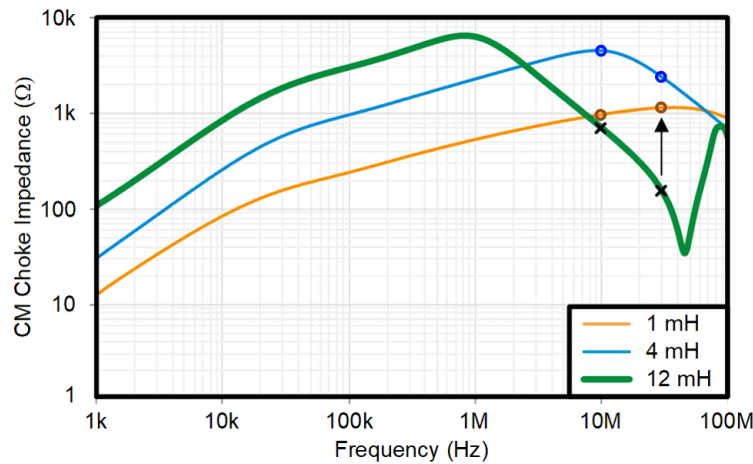


図 9-8. パッシブ設計 (2 × 12mH) およびアクティブ設計 (4mH および 1mH) で選択した CM チョークのインピーダンス特性

予想どおり、三相回路で水平に取り付けられたチョークは、一般に单相設計で一般的に使用される垂直方向に取り付けられたチョークに比べて、フットプリントをさらに削減できます。

10 まとめ

最近のパワー半導体テクノロジーとパッケージの開発により、効率と電力密度を向上した電源の実装が可能になっています。ただし、スイッチング性能の向上とパッケージの小型化によりこれらのゲインを実現することも、CM の放射シグネチャを向上させる役割を果たします。次世代パワー・エレクトロニクスの高密度化、性能向上、軽量化、コスト削減への移行に伴い、EMI フィルタ設計に対する新しいアプローチが必要になります。この文脈で、EMI フィルタ段のコンパクトで効率的な設計は、高密度スイッチング・レギュレータの設計における主要な課題の 1 つです。特に、ソリューション・サイズとコストが重要な検討事項である、車載 / 産業用アプリケーションに最適です。

アクティブ・フィルタの実装 (詳細は上記) による実際の結果は、CM ノイズ・シグネチャの測定値を抑制することで、等価なパッシブのみの設計に対してベンチマークを実施した場合、CM チョーク部品の体積が大幅に減少したことを示しています。さらに、電力損失の低減による熱管理の改善、システム・レベルの信頼性の向上、機械的堅牢性を向上するための部品重量の低減、チョークの寄生静電容量の低減による高周波数性能の向上、コストの削減などの利点もあります。

11 関連資料

1. テキサス・インスツルメンツのホワイト・ペーパー:『[電源の伝導 EMI 仕様の概要](#)』
2. テキサス・インスツルメンツのホワイト・ペーパー:『[DC/DC レギュレータの低 EMI エンジニア・ガイド](#)』
3. 「[高効率 GaN CCM トーテムポール・ブリッジレス力率補正 \(PFC\) のリファレンス・デザイン](#)。」テキサス・インスツルメンツのリファレンス・デザイン、TIDM-1007
4. Son, Yo-Chan、および Sul, Seung-Ki。「[EMI 低減と高調波補償のためのアクティブ・フィルタの生成](#)。」IEEE Transaction on Industry Applications, vol.42, no. 2 (2006 年 3 月~4 月): pp. 545-551 で公開。
5. Heldwein, Marceo Lobo, Hans Ertl, Juergen Biela, および Johann W. Kolar。「[オフライン・コンバータ・システム向けトランスレス同相モード・アクティブ・フィルタの実装](#)。」IEEE Transactions on Industrial Electronics, vol. 57, no. 5 (2010 年 5 月): pp. 1772-1786 で公開。
6. Narayanasamy, Balaji, および Luo, Fang。「[パワー・エレクトロニクス・コンバータの伝導性 EMI ノイズ低減を目的としたアクティブ EMI フィルタに関する調査](#)。」IEEE Transactions on Electromagnetic Compatibility, vol. 61, no. 6 (2019 年 12 月): pp. 2040-2049 で公開。
7. Kumar, Ashish, Hou, Yuetao, Ramadass, Yogesh, Merkin, Tim, Hegarty, Timothy, Obidat, Abdallah。「[大電力のオフライン・アプリケーション向けアクティブ EMI フィルタ](#)。」2023 Applied Power Electronics Conference and Exhibition, 2023 年 3 月 19~23 日で公開。
8. テキサス・インスツルメンツの[電源フィルタ IC ランディング・ページ](#)。
9. 単相システム向け [TPSF12C1](#) および [TPSF12C1-Q1](#) 同相モード・アクティブ EMI フィルタ
10. 三相システム向け [TPSF12C3](#) および [TPSF12C3-Q1](#) 同相モード・アクティブ EMI フィルタ
11. テキサス・インスツルメンツの技術資料:[スタンドアロンのアクティブ EMI フィルタ IC で同相フィルタのサイズを縮小する方法](#)

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated