

システム電源セレクト内蔵、低 I_q 、JEITAガイドライン対応、 スタンドアロン同期整流スイッチ・モードLiイオン/ Liポリマー・バッテリー・チャージャ

特長

- JEITAガイドライン対応チャージャ
- 600kHzのNMOS-NMOS同期整流降圧型コンバータ
- LiイオンまたはLiポリマー・バッテリー向けスタンドアロン・チャージャ
- VCC入力動作範囲5V~28Vで1~6セル・バッテリーをサポート
- 最大10Aの充電電流およびアダプタ電流
- 高精度の電圧 / 電流制御
 - 充電電圧精度：±0.5%
 - 充電電流精度：±3%
 - アダプタ電流精度：±3%
- 内蔵機能
 - アダプタとバッテリーのシステム用電源自動切り換え
 - 内部位相補償
 - 内部ソフト・スタート
 - 動的電源管理機能
- 安全保護
 - 入力過電圧保護
 - バッテリー検出機能
 - 逆流防止入力FET制御
 - 設定可能な安全タイマ
 - 充電過電流保護
 - バッテリー短絡保護
 - バッテリー過電圧保護
 - 過熱保護
- ステータス出力
 - アダプタ接続 / 未接続
 - チャージャ動作状態
- 充電イネーブル・ピン
- 同期整流降圧型コンバータ用の6Vゲート・ドライブ
- 30nsのドライバ・デッドタイムと最大99.5%のデューティ・サイクルが可能

- 24ピン、4 × 4mm² QFNパッケージ
- Energy Starに対応した低静止電流 I_q
 - オフ時のバッテリー放電電流（：15 μ A未満）
 - オフ時の入力静止電流（：1.5mA未満）

アプリケーション

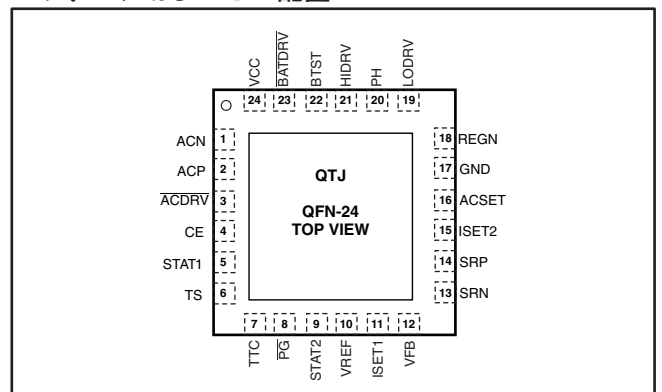
- ノート・パソコン、モバイル・インターネット・デバイス、ウルトラモバイルPC
- 産業用および医療用機器
- PDA
- ハンドヘルド端末
- 携帯用機器

概要

bq24616は、JEITA (Japan Electronic Information Technology Association) ガイドライン対応、LiイオンまたはLiポリマー・バッテリー用にさまざまな機能を集積したスイッチ・モード・バッテリー・チャージャ・コントローラです。定周波数の同期整流スイッチングPWMコントローラに加え、充電電流と電圧の高精度制御、プリチャージ、充電終了判定、アダプタ電流制御、および充電ステータス監視機能を備えています。

bq24616は、プリチャージ、定電流充電、定電圧充電の3つの

パッケージおよびピン配置



この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては何なる責任も負いません。

フェーズによりバッテリーを充電します。電流値はユーザーが設定された最小レベルまで減少すると、充電が終了します。安全対策として、設定可能な充電タイムも搭載されています。バッテリー電圧が内部のスレッシュホールドを下回ると、bq24616は自動的に充電サイクルを再開します。入力電圧がバッテリー電圧を下回ると、低静止電流のスリープ・モードに入ります。

bq24616は外部スイッチを制御することにより、バッテリーから入力への逆流を防ぎ、アダプタ及びバッテリーとシステムとの接続を制御し、6Vゲートドライブを使用することで、システムの効率を向上します。bq24616は、動的電源管理 (DPM) 機能を備えています。この機能は、入力電力制限に達したときにバッテリー充電電流を低下させることで、負荷とバッテリー・チャージャに同時に電力を供給する際のACアダプタの過負荷を防ぎます。高精度な電流センス・アンプにより、ACアダプタからの入力電流を高い精度で検出することができ、システム全体の電力を監視できます。



静電気放電対策

ESDはこの集積回路にダメージを与えることがあります。テキサス・インスツルメンツ社は、全ての集積回路に適切なESD対策が行われることを推奨します。この適切な取扱いや取付け手順が守られない場合には、素子にダメージを与えることがあります。

ESDが与えるダメージには、素子へ微妙な性能劣化から完全な素子故障まで様々な症状に及びます。非常に些細なパラメータの変化でもその素子の仕様を満足しなくなることがあり、高詳細な集積回路はさらにESDによる影響を受けやすい場合があります。

アプリケーション例

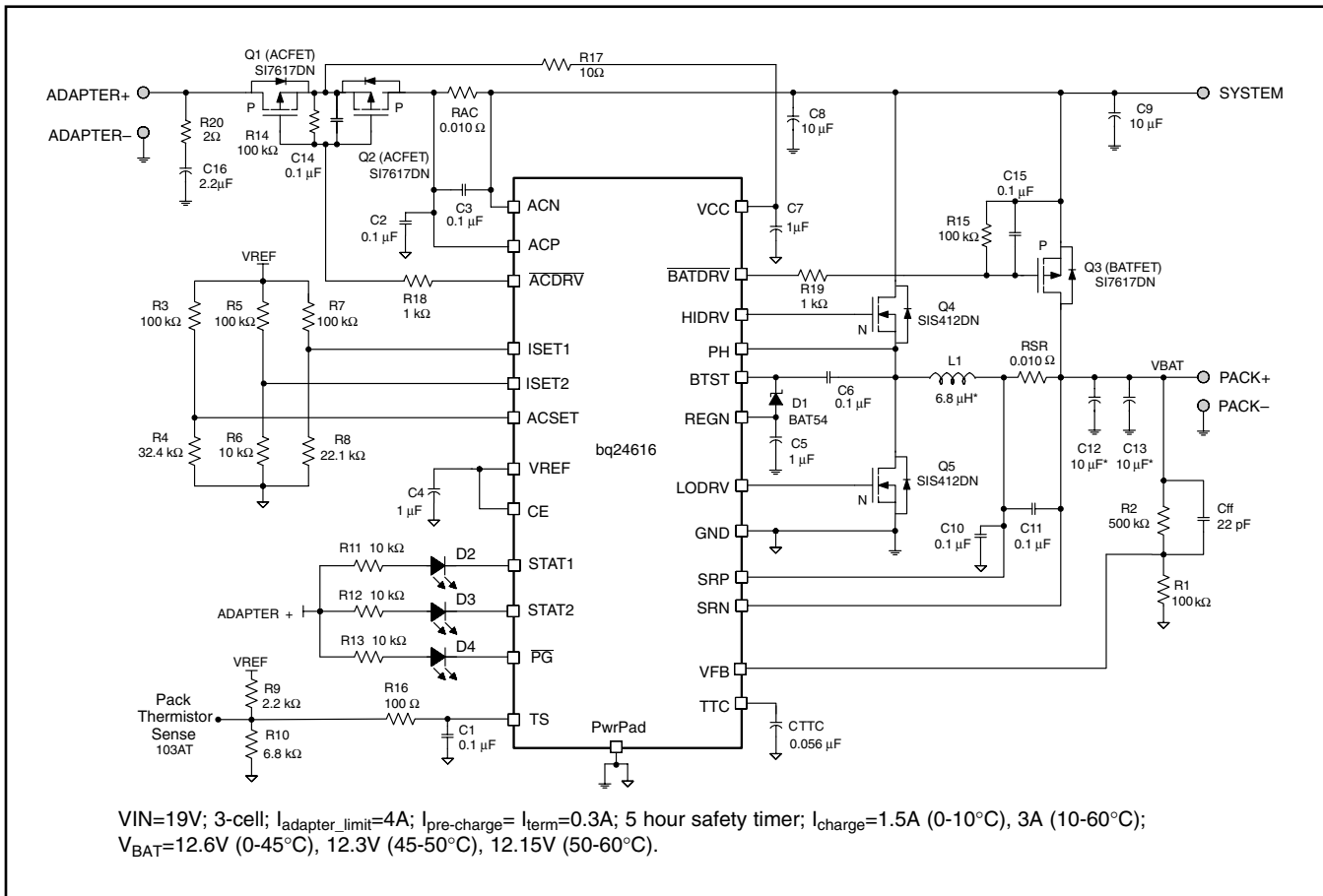


図 1. 標準的なシステム回路図

製品情報

部品番号	IC捺印	パッケージ	型番(テープ・リール)	数量
bq24616	QTJ	24-PIN 4 × 4 mm ² QFN	bq24616RGER	3000
			bq24616RGET	250

パッケージ熱特性データ

PACKAGE	θ_{JP}	θ_{JA}	$T_A = 25^\circ\text{C}$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25^\circ\text{C}$
QFN – RGE ⁽¹⁾⁽²⁾	4°C/W	43°C/W	2.3 W	0.023 W/°C

- (1) このデータは、JEDECのHigh-K基板の使用に基づいており、露出したダイ・パッドが基板上の銅パッドに接続されています。このパッドは、2×2のビア・マトリックスによりグランド・プレーンに接続されています。3×3のビア・マトリックスを使用すると、 θ_{JA} が5%改善します。
- (2) 最新のパッケージおよびご発注情報については、最新の英文データシートの巻末にある「付録：パッケージ・オプション」を参照するか、またはTIのWebサイト (www.ti.com または www.tij.co.jp) をご覧ください。

絶対最大定格

動作温度範囲内 (特に記述のない限り)^{(1) (2) (3)}

		VALUE		単位
		MIN	MAX	
Voltage range	VCC, ACP, ACN, SRP, SRN, BATDRV, ACDRV, CE, STAT1, STAT2, PG	-0.3	33	V
	PH	-2	36	V
	VFB	-0.3	16	V
	REGN, LODRV, ACSET, TS, TTC	-0.3	7	V
	BTST, HIDRV with respect to GND	-0.3	39	V
	VREF, ISET1, ISET2	-0.3	3.6	V
Maximum difference voltage	ACP-ACN, SRP-SRN	-0.5	0.5	V
T_J	Junction temperature range	-40	155	°C
T_{stg}	Storage temperature range	-55	155	°C

- (1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。
- (2) 特に指定のない限り、すべての電圧値はGNDを基準にしています。電流は、指定されたピンに流れ込む方向が正、ピンから流れ出る方向が負です。熱に関するパッケージの制限および考慮事項については、データブックの「パッケージ」セクションを参照してください。
- (3) バッテリー・バック電圧が16Vを超えることが想定される場合には、バッテリー・バックとVFBの間に直列抵抗が必要です。通常は、分圧抵抗回路の上側の抵抗がその役割を果たします。

推奨動作条件

		VALUE		単位
		MIN	MAX	
Voltage range	VCC, ACP, ACN, SRP, SRN, BATDRV, ACDRV, CE, STAT1, STAT2, PG	-0.3	28	V
	PH	-2	30	V
	VFB	-0.3	14	V
	REGN, LODRV, ACSET, TS, TTC	-0.3	6.5	V
	BTST, HIDRV with respect to GND	-0.3	34	V
	ISET1, ISET2	-0.3	3.3	V
	VREF	0	3.3	V
Maximum difference voltage	ACP-ACN, SRP-SRN	-0.2	0.2	V
T_J	Junction temperature range	0	125	°C
T_{stg}	Storage temperature range	-55	155	°C

電気的特性

5.0V ≤ V(VCC) ≤ 28V, 0°C < T_J < +125°C、標準値はT_A = 25°Cの値、GND基準です(特に記述のない限り)。

パラメータ		テスト条件	MIN	TYP	MAX	単位
OPERATING CONDITIONS						
V _{VCC_OP}	VCC input voltage operating range		5.0		28.0	V
QUIESCENT CURRENTS						
I _{BAT}	Total battery discharge current (sum of currents into VCC, BTST, PH, ACP, ACN, SRP, SRN, VFB), V _{FB} ≤ V _{FB_REG}	V _{VCC} < V _{SRN} , V _{VCC} > V _{UVLO} (SLEEP)			15	μA
		V _{VCC} > V _{SRN} , V _{VCC} > V _{UVLO} CE = LOW			5	μA
		V _{VCC} > V _{SRN} , V _{VCC} > V _{VCCLOW} CE = HIGH, Charge done			5	μA
I _{AC}	Adapter supply current (current into VCC, ACP, ACN pin)	V _{VCC} > V _{SRN} , V _{VCC} > V _{UVLO} CE = LOW (IC quiescent current)		1	1.5	mA
		V _{VCC} > V _{SRN} , V _{VCC} > V _{VCCLOW} , CE = HIGH, charge done		2	5	
		V _{VCC} > V _{SRN} , V _{VCC} > V _{VCCLOW} , CE = HIGH, Charging, Q _{g_total} = 20 nC		25		
CHARGE VOLTAGE REGULATION						
V _{FB_REG}	Feedback Regulation Voltage	V _{T3} < V _{TS} < V _{T1}		2.1		V
		V _{T4} < V _{TS} < V _{T3}		2.05		
		V _{T5} < V _{TS} < V _{T4}		2.025		
	Charge Voltage Regulation Accuracy	T _J = 0 to 85°C	-0.5%		-0.5%	
		T _J = -40 to 125°C	-0.7%		-0.7%	
I _{VFB}	Leakage Current into V _{FB} pin	V _{FB} = 2.1V, 2.05V, 2.025V			100	nA
CURRENT REGULATION – FAST CHARGE						
V _{ISET1}	ISET1 voltage range				2	V
V _{IREG_CHG}	SRP-SRN current sense voltage range	V _{IREG_CHG} = V _{SRP} - V _{SRN}			100	mV
K _{ISET1}	Charge current set factor (amps of charge current per volt on ISET1 pin)	R _{SENSE} = 10 mΩ		5		A/V
	Charge current regulation accuracy	V _{IREG_CHG} = 40 mV	-3%		3%	
		V _{IREG_CHG} = 20 mV	-4%		4%	
		V _{IREG_CHG} = 5 mV	-25%		25%	
		V _{IREG_CHG} = 1.5 mV (V _{SRN} > 3.1V)	-40%		40%	
I _{ISET1}	Leakage current into ISET1 pin	V _{ISET1} = 2 V			100	nA
CURRENT REGULATION – PRECHARGE						
V _{ISET2}	ISET2 voltage range				2	V
K _{ISET2}	Precharge current set factor (amps of precharge current per volt on ISET2 pin)	R _{SENSE} = 10 mΩ		1		A/V
	Precharge current regulation accuracy	V _{IREG_PRECH} = 20 mV	-4%		4%	
		V _{IREG_PRECH} = 5 mV	-25%		25%	
		V _{IREG_PRECH} = 1.5 mV (V _{SRN} < 3.1V)	-55%		55%	
I _{ISET2}	Leakage current into ISET2 pin	V _{ISET2} = 2V			100	nA

電気的特性

5.0V ≤ V(VCC) ≤ 28V, 0°C < T_J < +125°C、標準値はT_A = 25°Cの値、GND基準です (特に記述のない限り)。

パラメータ		テスト条件	MIN	TYP	MAX	単位
CHARGE TERMINATION						
K _{TERM}	Termination current set factor (Amps of termination current per volt on ISET2 pin)	R _{SENSE} = 10 mΩ		1		A/V
	Termination current accuracy	V _{ITERM} = 20 mV	-4%		4%	
		V _{ITERM} = 5 mV	-25%		25%	
		V _{ITERM} = 1.5 mV	-45%		45%	
	Deglitch time for termination (both edge)			100		ms
t _{QUAL}	Termination qualification time	V _{BAT} > V _{RECH} and I _{CHG} < I _{TERM}		250		ms
I _{QUAL}	Termination qualification current	Discharge current once termination is detected		2		mA
INPUT CURRENT REGULATION						
V _{ACSET}	ACSET Voltage Range				2	V
V _{I_{REG}_DPM}	ACP-ACN Current Sense Voltage Range	V _{I_{REG}_DPM} = V _{ACP} - V _{ACN}			100	mV
K _{ACSET}	Input current set factor (amps of input current per volt on ACSET pin)	R _{SENSE} = 10 mΩ		5		A/V
I _{ACSET}	Input current regulation accuracy leakage current in to ACSET pin	V _{I_{REG}_DPM} = 40 mV	-3%		3%	
		V _{I_{REG}_DPM} = 20 mV	-4%		4%	
		V _{I_{REG}_DPM} = 5 mV	-25%		25%	
I _{ISET1}	Leakage current in to ACSET pin	V _{ACSET} = 2 V			100	nA
INPUT UNDER-VOLTAGE LOCK-OUT COMPARATOR (UVLO)						
V _{UVLO}	AC Under-voltage rising threshold	Measure on VCC	3.65	3.85	4	V
V _{UVLO_HYS}	AC Under-voltage hysteresis, falling			350		mV
VCC LOWV COMPARATOR						
	Falling threshold, disable charge	Measure on VCC		4.1		V
	Rising threshold, resume charge			4.35	4.5	V
SLEEP COMPARATOR (REVERSE DISCHARGING PROTECTION)						
V _{SLEEP_FALL}	SLEEP falling threshold	V _{VCC} - V _{SRN} to enter SLEEP	40	100	150	mV
V _{SLEEP_HYS}	SLEEP hysteresis			500		mV
	SLEEP rising delay	VCC falling below SRN, Delay to turn off ACFET		1		μs
	SLEEP falling delay	VCC rising above SRN, Delay to turn on ACFET		30		ms
	SLEEP rising shutdown deglitch	VCC falling below SRN, Delay to enter SLEEP mode		100		ms
	SLEEP falling powerup deglitch	VCC rising above SRN, Delay to exit SLEEP mode		30		ms
ACN / SRN COMPARATOR						
V _{ACN-SRN_FALL}	ACN to SRN falling threshold	V _{ACN} - V _{SRN} to turn on BATFET	100	200	310	mV
V _{ACN-SRN_HYS}	ACN to SRN rising hysteresis			100		mV
	ACN to SRN rising deglitch	V _{ACN} - V _{SRN} > V _{ACN-SRN_RISE}		2		ms
	ACN to SRN falling deglitch	V _{ACN} - V _{SRN} < V _{ACN-SRN_FALL}		50		μs
BAT LOWV COMPARATOR						
V _{LOWV}	Precharge to fastcharge transition (LOWV threshold)	Measured on VFB pin, Rising	1.534	1.55	1.566	V
V _{LOWV_HYS}	LOWV hysteresis			100		mV
	LOWV rising deglitch	VFB falling below V _{LOWV}		25		ms
	LOWV falling deglitch	VFB rising above V _{LOWV} + V _{LOWV_HYS}		25		ms
RECHARGE COMPARATOR						
V _{RECHG}	Recharge threshold (with-respect-to V _{REG})	Measured on VFB pin, Falling	35	50	65	mV
	Recharge rising deglitch	VFB decreasing below V _{RECHG}		10		ms
	Recharge falling deglitch	VFB decreasing above V _{RECHG}		10		ms

電気的特性

5.0V ≤ V(VCC) ≤ 28V, 0°C < T_J < +125°C、標準値はT_A = 25°Cの値、GND基準です(特に記述のない限り)。

パラメータ		テスト条件	MIN	TYP	MAX	単位
BAT OVER-VOLTAGE COMPARATOR						
V _{OV_RISE}	Over-voltage rising threshold	As percentage of V _{FB} , T1 – T5		104%		
V _{OV_FALL}	Over-voltage falling threshold	As percentage of V _{FB} , T1 – T5		102%		
INPUT OVER-VOLTAGE COMPARATOR (ACOV)						
V _{ACOV}	AC over-voltage rising threshold on VCC		31.04	32	32.96	V
V _{ACOV_HYS}	AC over-voltage falling hysteresis			1		V
	AC over-voltage deglitch (both edge)	Delay to changing the STAT pins		1		ms
	AC over-voltage rising deglitch	Delay to turn-off ACFET, disable charge		1		ms
	AC over-voltage falling deglitch	Delay to turn on ACFET, resume charge		20		ms
THERMAL SHUTDOWN COMPARATOR						
T _{SHUT}	Thermal shutdown rising temperature	Temperature increasing		145		°C
T _{SHUT_HYS}	Thermal shutdown hysteresis			15		°C
	Thermal shutdown rising deglitch	Temperature increasing		100		μs
	Thermal shutdown falling deglitch	Temperature decreasing		10		ms
THERMISTOR COMPARATOR						
V _{T1}	T1 (0 °C) threshold, Charge suspended below this temperature.	V _{TS} rising, As Percentage to V _{VREF}	70.2%	70.8%	71.4%	
V _{T1-HYS}	Charge back to I _{CHARGE} /2 and V _{FB} =2.1 V above this temperature.	Hysteresis, V _{TS} falling		0.6%		
V _{T2}	T2 (10 °C) threshold, Charge back to I _{CHARGE} /2 and V _{FB} =2.1 V below this temperature.	V _{TS} rising, As Percentage to V _{VREF}	68.0%	68.6%	69.2%	
V _{T2-HYS}	Charge back to I _{CHARGE} and V _{FB} =2.1 V above this temperature.	Hysteresis, V _{TS} falling		0.8%		
V _{T3}	T3 (45 °C) threshold, Charge back to I _{CHARGE} and V _{FB} =2.05 V above this temperature.	V _{TS} falling, As Percentage to V _{VREF}	55.5%	56.1%	56.7%	
V _{T3-HYS}	Charge back to I _{CHARGE} and V _{FB} =2.1 V below this temperature.	Hysteresis, V _{TS} rising		0.8%		
V _{T4}	T4 (50 °C) threshold, Charge back to I _{CHARGE} and V _{FB} =2.025 V above this temperature.	V _{TS} falling, As Percentage to V _{VREF}	53.2%	53.7%	54.2%	
V _{T4-HYS}	Charge back to I _{CHARGE} and V _{FB} =2.05 V below this temperature.	Hysteresis, V _{TS} rising		0.8%		
V _{T5}	T5 (60 °C) threshold, Charge suspended above this temperature.	V _{TS} falling, As Percentage to V _{VREF}	47.6%	48.1%	48.6%	
V _{T5-HYS}	Charge back to I _{CHARGE} and V _{FB} =2.025 V below this temperature.	Hysteresis, V _{TS} rising		1.2%		
	Deglitch time for Temperature Out of Valid Charge Range Detection	V _{TS} < V _{T5} or V _{TS} > V _{T1}		400		ms
	Deglitch time for Temperature In Valid Range Detection	V _{TS} > V _{T5} + V _{T5-HYS} or V _{TS} < V _{T1} - V _{T1-HYS}		20		ms
	Deglitch time for Temperature Detection above/below T2, T3, T4 threshold			25		ms
	Charge Current when V _{TS} between V _{T1} and V _{T2} range			I _{CHARGE} /2		
CHARGE OVER-CURRENT COMPARATOR (CYCLE-BY-CYCLE)						
V _{OC}	Charge over-current falling threshold	Current rising, in non-synchronous mode, measure on V _(SRP-SRN) , V _{SRP} < 2 V		45.5		mV
		Current rising, as percentage of V _(IREG_CHG) , in synchronous mode, V _{SRP} > 2.2V		160%		
	Charge over-current threshold floor	Minimum OCP threshold in synchronous mode, measure on V _(SRP-SRN) , V _{SRP} > 2.2V		50		mV
	Charge over-current threshold ceiling	Maximum OCP threshold in synchronous mode, measure on V _(SRP-SRN) , V _{SRP} > 2.2V		180		mV

電気的特性

5.0V ≤ V(VCC) ≤ 28V, 0°C < T_J < +125°C、標準値はT_A = 25°Cの値、GND基準です (特に記述のない限り)。

パラメータ	テスト条件	MIN	TYP	MAX	単位		
CHARGE UNDER-CURRENT COMPARATOR (CYCLE-BY-CYCLE)							
V _{ISYNSET}	Charge under-current falling threshold	Switch from SYNCH to NON-SYNCH, V _{SRP} > 2.2V		1	5 9	mV	
BATTERY SHORTED COMPARATOR (BATSHORT)							
V _{BATSHT}	BAT Short falling threshold, forced non-syn mode	V _{SRP} falling			2	V	
V _{BATSHT_HYS}	BAT short rising hysteresis				200	mV	
V _{BATSHT_DEG}	Deglintch on both edge				1	μs	
LOW CHARGE CURRENT COMPARATOR							
V _{LC}	Low charge current (average) falling threshold to force into non-synchronous mode	Measure on V _(SRP-SRN)			1.25	mV	
V _{LC_HYS}	Low charge current rising hysteresis				1.25	mV	
V _{LC_DEG}	Deglintch on both edge				1	μs	
VREF REGULATOR							
V _{VREF_REG}	VREF regulator voltage	V _{VCC} > V _{UVLO} , (0-35mA load)		3.267	3.3 3.333	V	
I _{VREF_LIM}	VREF current limit	V _{VREF} = 0V, V _{VCC} > V _{UVLO}		35		mA	
REGN REGULATOR							
V _{REGN_REG}	REGN regulator voltage	V _{VCC} > 10V, CE = HIGH, (0-40mA load)		5.7	6.0 6.3	V	
I _{REGN_LIM}	REGN current limit	V _{REGN} = 0V, V _{VCC} > V _{UVLO} , CE = HIGH		40		mA	
TTC INPUT AND SAFETY TIMER							
T _{PRECHG}	Precharge safety timer range ⁽¹⁾	Precharge time before fault occurs		1440	1800 2160	sec	
T _{CHARGE}	Fast charge safety timer range, with +/- 10% accuracy ⁽¹⁾	T _{chg} = C _{TTC} × K _{TTC}		1		10	Hr
	Fast charge timer accuracy ⁽¹⁾	0.01 μF ≤ C _{TTC} ≤ 0.11 μF		-10%		10%	
K _{TTC}	Timer multiplier				5.6	min/nF	
	TTC low threshold	V _{TTC} below this threshold disables the safety timer and termination				0.4	V
	TTC oscillator high threshold				1.5	V	
	TTC oscillator low threshold				1	V	
	TTC source/sink current			45	50 55	μA	
BATTERY SWITCH (BATFET) DRIVER							
R _{DS_BAT_OFF}	BATFET turn-off resistance	V _{ACN} > 5V			150	Ω	
R _{DS_BAT_ON}	BATFET turn-on resistance	V _{ACN} > 5V			20	kΩ	
V _{BATDRV_REG}	BATFET drive voltage	V _{BATDRV_REG} = V _{ACN} - V _{BATDRV} when V _{ACN} > 5V and BATFET is on		4.2		7	V
AC SWITCH (ACFET) DRIVER							
R _{DS_AC_OFF}	ACFET turn-off resistance	V _{VCC} > 5V			30	Ω	
R _{DS_AC_ON}	ACFET turn-on resistance	V _{VCC} > 5V			20	kΩ	
V _{ACDRV_REG}	ACFET drive voltage	V _{ACDRV_REG} = V _{VCC} - V _{ACDRV} when V _{VCC} > 5V and ACFET is on		4.2		7	V
AC / BAT MOSFET DRIVERS TIMING							
	Driver dead time	Dead time when switching between AC and BAT			10	μs	

(1) 設計で確認されています。

電気的特性

5.0V ≤ V(VCC) ≤ 28V, 0°C < T_J < +125°C、標準値はT_A = 25°Cの値、GND基準です(特に記述のない限り)。

パラメータ		テスト条件	MIN	TYP	MAX	単位
BATTERY DETECTION						
t _{WAKE}	Wake time	Max time charge is enabled		500		ms
I _{WAKE}	Wake current	R _{SENSE} = 10mΩ	50	125	200	mA
t _{DISCHARGE}	Discharge time	Max time discharge current is applied		1		sec
I _{DISCHARGE}	Discharge current			8		mA
I _{FAULT}	Fault current after a timeout fault			2		mA
V _{WAKE}	Wake threshold (with-respect-to V _{REG})	Voltage on VFB to detect battery absent during Wake		50		mV
V _{DISCH}	Discharge threshold	Voltage on VFB to detect battery absent during discharge		1.55		V
PWM HIGH SIDE DRIVER (HIDRV)						
R _{DS_HI_ON}	High side driver (HSD) turn-on resistance	V _{BTST} - V _{PH} = 5.5 V		3.3	6	Ω
R _{DS_HI_OFF}	High side driver turn-off resistance	V _{BTST} - V _{PH} = 5.5 V		1	1.3	Ω
V _{BTST_REFRESH}	Bootstrap refresh comparator threshold voltage	V _{BTST} - V _{PH} when low side refresh pulse is requested	4.0	4.2		V
PWM LOW SIDE DRIVER (LODRV)						
R _{DS_LO_ON}	Low side driver (LSD) turn-on resistance			4.1	7	Ω
R _{DS_LO_OFF}	Low side driver turn-off resistance			1	1.4	Ω
PWM DRIVERS TIMING						
	Driver dead time	Dead time when switching between LSD and HSD, no load at LSD and HSD		30		ns
PWM OSCILLATOR						
V _{RAMP_HEIGHT}	PWM ramp height	As percentage of VCC		7		%
	PWM switching frequency		510	600	690	kHz
INTERNAL SOFT START (8 steps to regulation current ICHG)						
	Soft start steps			8		step
	Soft start step time			1.6		ms
CHARGER SECTION POWER-UP SEQUENCING						
	Charge-enable delay after power-up	Delay from CE=1 to charger is allowed to turn on		1.5		s
LOGIC IO PIN CHARACTERISTICS (CE, STAT1, STAT2, PG)						
V _{IN_LO}	CE input low threshold voltage				0.8	V
V _{IN_HI}	CE input high threshold voltage		2.1			
V _{BIAS_CE}	CE input bias current	V = 3.3V (CE has internal 1MΩ pulldown resistor)			6	μA
V _{OUT_LO}	STAT1, STAT2, PG output low saturation voltage	Sink Current = 5 mA			0.5	V
I _{OUT_HI}	Leakage current	V = 32 V			1.2	μA

代表的特性

	図
REF REGNおよびPGのパワーアップ(CE = 1)	図 2
充電イネーブル	図 3
電流ソフト・スタート(CE = 1)	図 4
充電ディスエーブル	図 5
連続導通モードのスイッチング波形	図 6
Cycle-by-Cycleの同期整流から非同期整流	図 7
過渡システム負荷(DPM)	図 8
バッテリー挿入	図 9
バッテリー - GND短絡保護	図 10
バッテリー - GND短絡過渡	図 11
効率 vs 出力電流	図 12

表 1. グラフ一覧

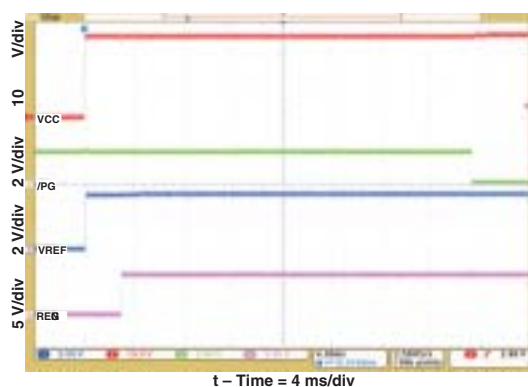


図 2. REF REGNおよびPGのパワーアップ

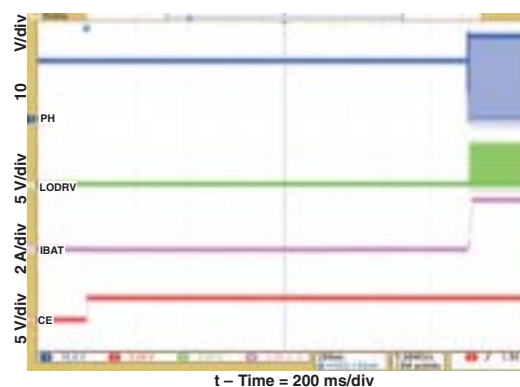


図 3. 充電イネーブル

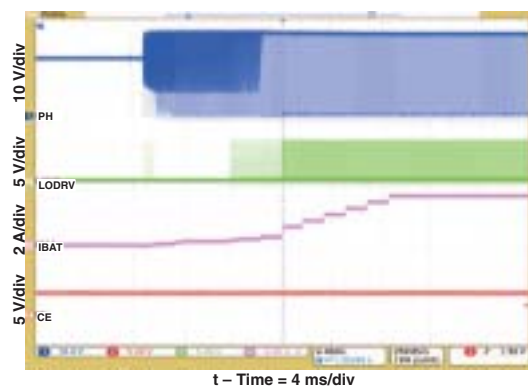


図 4. 電流ソフト・スタート(CE = 1)

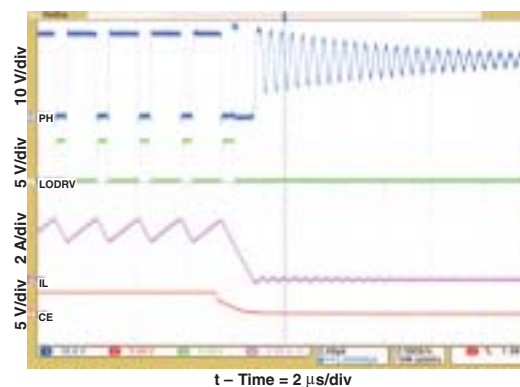


図 5. 充電ディスエーブル

代表的特性

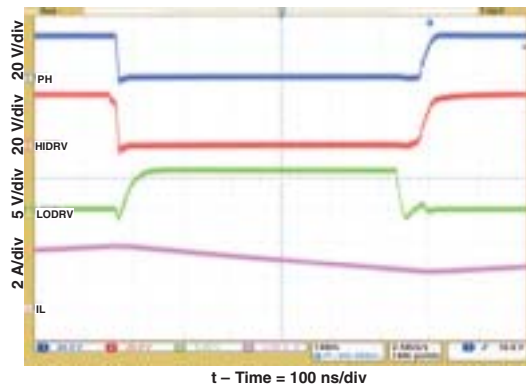


図 6. 連続導通モードのスイッチング波形

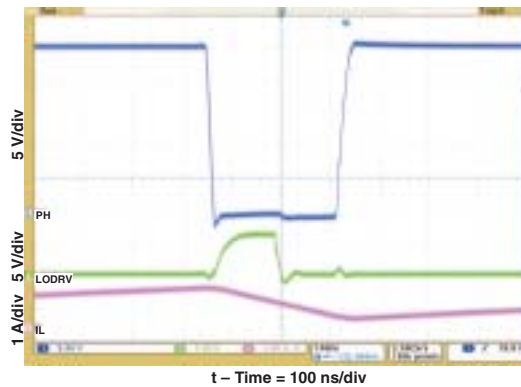


図 7. Cycle-by-Cycleの同期整流から非同期整流

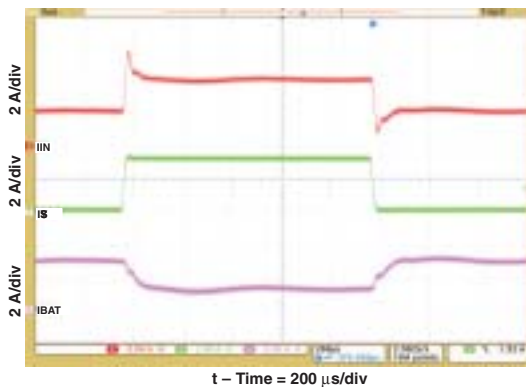


図 8. 過渡システム負荷 (DPM)

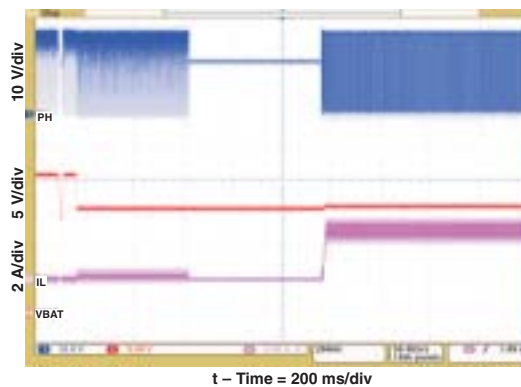


図 9. バッテリ挿入

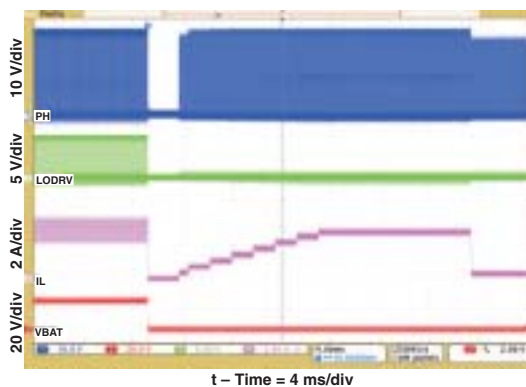


図 10. バッテリ - GND短絡保護

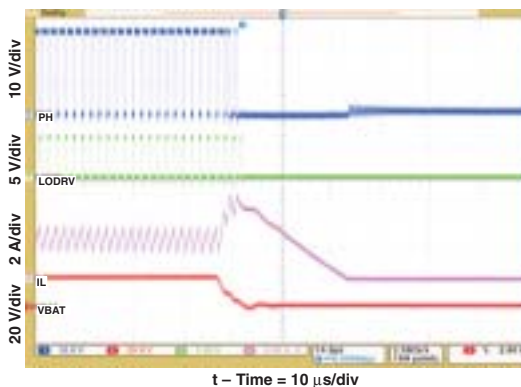


図 11. バッテリ - GND短絡過渡

代表的特性

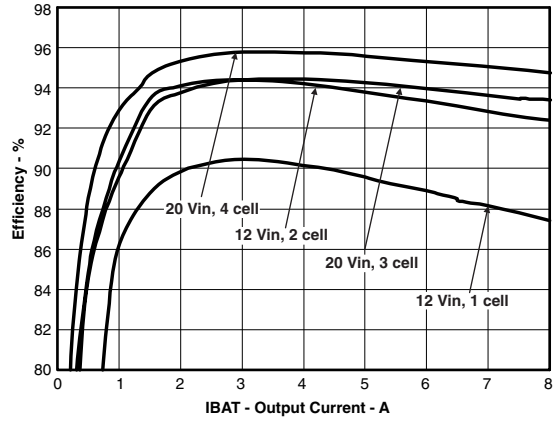


图 12. 效率 vs 出力電流

ピン機能 - 24ピンQFN

ピン			機能説明
番号	名前	I/O	
1	ACN	I	アダプタ電流センス抵抗、入力。差動モードのフィルタリング用に、ACNとACPの間に0.1μFのセラミック・コンデンサを接続します。同相モードのフィルタリング用には、オプションでACNピンとGNDの間に0.1μFのセラミック・コンデンサを接続します。
2	ACP	I	アダプタ電流センス抵抗、+入力。差動モードのフィルタリング用に、ACNとACPの間に0.1μFのセラミック・コンデンサを接続します。同相モードのフィルタリング用には、ACPピンとGNDの間に0.1μFのセラミック・コンデンサを接続します。
3	ACDRV	O	ACアダプタからシステムMOSFETドライバへの出力。1kΩの抵抗を通して、ACFET Pチャネル・パワーMOSFETおよび逆流防止用Pチャネル・パワーMOSFETのゲートに接続します。内部ゲートドライブは非対称であり、BATDRVに対するBreak-Before-Make内部ロジックに加えて、すばやいターンオフと緩やかなターンオンを実現しています。必要に応じて、ACFETのゲートソース間にオプションのコンデンサを接続し、オン時間とオフ時間を長くすることができます。
4	CE	I	充電イネーブル用アクティブ・ハイ論理入力。“High”で充電がイネーブルになります。“Low”で充電がディスエーブルになります。このピンには1MΩのプルダウン抵抗を内蔵しています。
5	STAT1	O	各種のチャージャ動作を示すオープン・ドレインの充電ステータス・ピン(表3を参照)。
6	TS	I	バッテリー・バックの負温度係数サーミスタ用の温度条件電圧入力。VREF-TS-GND間の分圧抵抗を使用して、高温および低温の温度範囲を設定します。(図17を参照)
7	TTC	I	安全タイマおよび終了制御。このノードとGNDとの間にコンデンサを接続して、タイマを設定します。この入力が“Low”の場合、タイマおよび終了はディスエーブルになります。この入力が“High”の場合、タイマはディスエーブルですが、終了は許可されます。
8	PG	O	オープン・ドレインのパワーグット・ステータス出力。ICに有効なVCCが印加されている(UVLO、ACOV、またはSLEEPモードではない)場合、“Low”が出力されます。ICに無効なVCCが印加されている場合は、“High”が出力されます。PGは、LEDの駆動またはホスト・プロセッサとの通信に使用できます。
9	STAT2	O	各種のチャージャ動作を示すオープン・ドレインの充電ステータス・ピン(表3を参照)。
10	VREF	O	3.3Vの制御電圧出力。VREFとGNDとの間に、ICに近づけて1μFのセラミック・コンデンサを接続します。この電圧は、電圧と電流制御の設定、およびTSレシジョンの設定に使用できます。
11	ISET1	I	急速充電電流設定入力。ISET1ピンの電圧は、急速充電電流制御値を設定します。V _{T1} ~ V _{T2} の範囲での早期終了を避けるため、高速充電電流は修了電流の2倍より大きい必要があります。
12	VFB	I	出力電圧アナログ帰還調整。バッテリー端子からの分圧抵抗回路の出力をこのノードに接続して、出力バッテリー・設定電圧を調整します。
13	SRN	I/O	充電電流センス抵抗、-入力。差動モードのフィルタリング用に、SRNとSRNの間に0.1μFのセラミック・コンデンサを接続します。同相モードのフィルタリング用には、オプションでSRNピンとGNDの間に0.1μFのセラミック・コンデンサを接続します。
14	SRP	I/O	充電電流センス抵抗、+入力。差動モードのフィルタリング用に、SRNとSRNの間に0.1μFのセラミック・コンデンサを接続します。同相モードのフィルタリング用には、SRPピンとGNDの間に0.1μFのセラミック・コンデンサを接続します。
15	ISET2	I	プリチャージおよび終了電流設定入力。ISET2ピンの電圧は、プリチャージ電流制御の設定点および終了電流の検出点を設定します。
16	ACSET	I	アダプタ電流設定入力。ACSETピンの電圧は、動的電源管理(DPM)での入力電流制御を設定します。
17	GND		低電流しか流れない、ノイズに敏感なアナログ/デジタル回路のグラウンド。PCBレイアウトでは、IC底面のPowerPadに接続してください。
18	REGN	O	PWMローサイド・ドライバの+6V電源出力。REGNとGNDとの間に、ICに近づけて1μFのセラミック・コンデンサを接続します。REGNとBTSTの間に小信号ショットキー・ダイオードを接続して、ローサイド・ドライバおよびハイサイド・ドライバのブートストラップ電圧に使用します。
19	LODRV	O	PWMローサイド・ドライバ出力。ローサイド・パワーMOSFETのゲートに短いトレースで接続してください。
20	PH	I	PWMハイサイド・ドライバの負電源端子。位相スイッチング・ノード(ローサイド・パワーMOSFETのドレインと、ハイサイド・パワーMOSFETのソース、および出力インダクタが接続される点)に接続します。PHとBTSTの間に0.1μFのブートストラップ・コンデンサを接続してください。
21	HIDRV	O	PWMハイサイド・ドライバ出力。ハイサイド・パワーMOSFETのゲートに短いトレースで接続してください。
22	BTST	I	PWMハイサイド・ドライバの+電源。位相スイッチング・ノード(ローサイド・パワーMOSFETのドレインと、ハイサイド・パワーMOSFETのソース、および出力インダクタが接続される点)に接続します。SWとBTSTの間に0.1μFのブートストラップ・コンデンサを接続してください。
23	BATDRV	O	バッテリーからシステムMOSFETドライバへの出力。バッテリーからシステム負荷へのBAT PMOSパワーFETに対するゲートドライブであり、システムをバッテリーから遮断することで、バッテリーからシステムへの低インピーダンス・パスを提供しながら、システムからバッテリーへの逆流を防ぎます。このピンは、1kΩの抵抗を通して入力BAT PチャネルMOSFETのゲートに接続します。FETのソースは、システムの負荷電圧ノードに接続します。FETのドレインは、バッテリー・バックの+端子に接続します。内部ゲートドライブは非対称であり、ACDRVに対するBreak-Before-Make内部ロジックに加えて、すばやいターンオフと緩やかなターンオンを実現しています。必要に応じて、BATFETのゲートソース間にオプションのコンデンサを接続し、オン時間とオフ時間を長くすることができます。
24	VCC	I	IC電力の+電源。10Ωの抵抗を通して、共通ソース(ダイオードOR)点(ハイサイドPチャネルMOSFETのソースおよび逆流阻止用パワーPチャネルMOSFETのソース)に接続します。VCCとGNDとの間に、ICに近づけて1μFのセラミック・コンデンサを接続してください。
	PowerPAD		ICの底面にある露出したパッド。PowerPADは常に基板に半田付けし、また、高電流パワー・コンバータ用には、PowerPADプレーン上にビアを設けて、GNDおよびグラウンド・プレーンにスター接続します。これは、放熱用のサーマル・パッドとしても機能します。

ブロック図

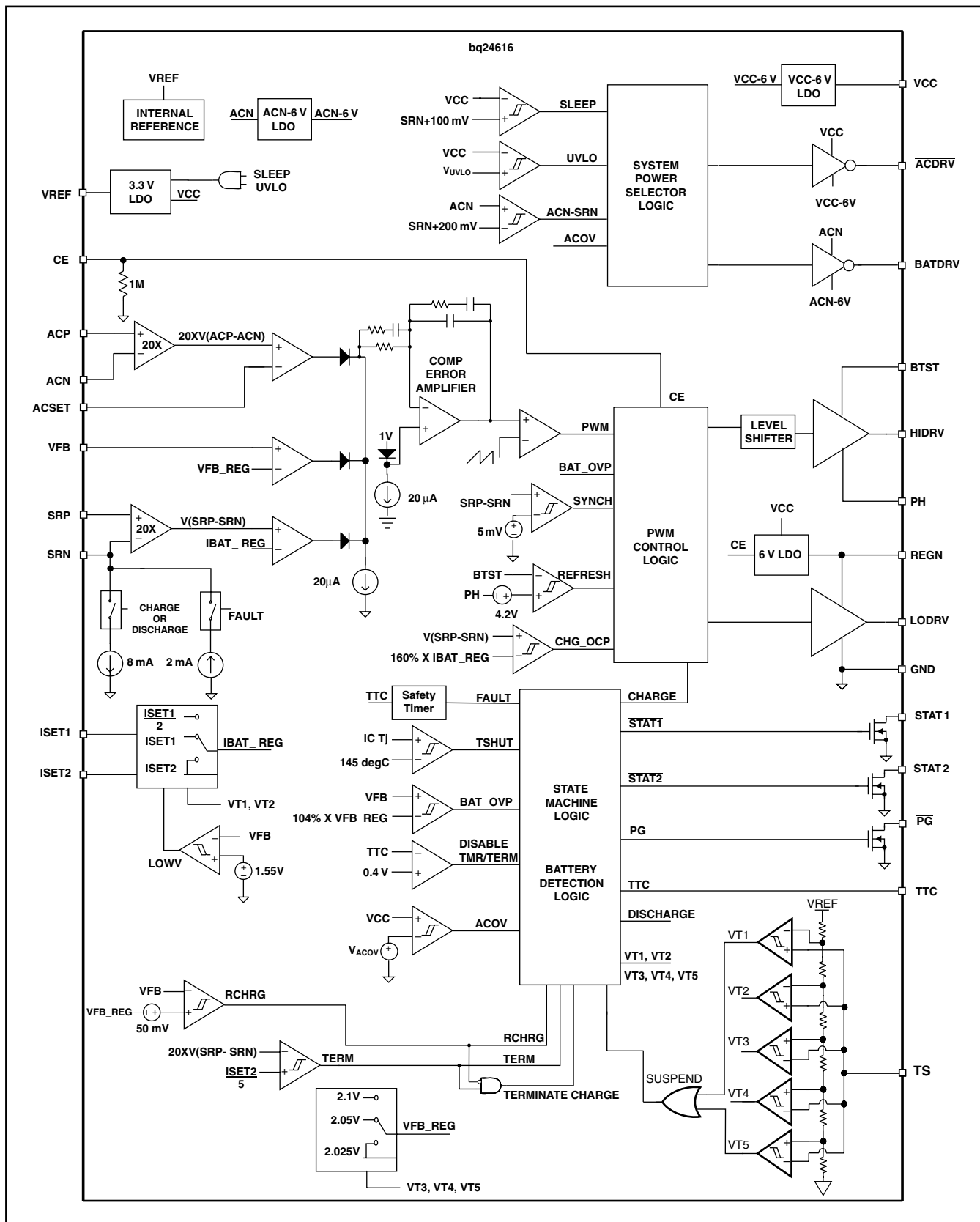


図 13. bq24616の機能ブロック図

動作フローチャート

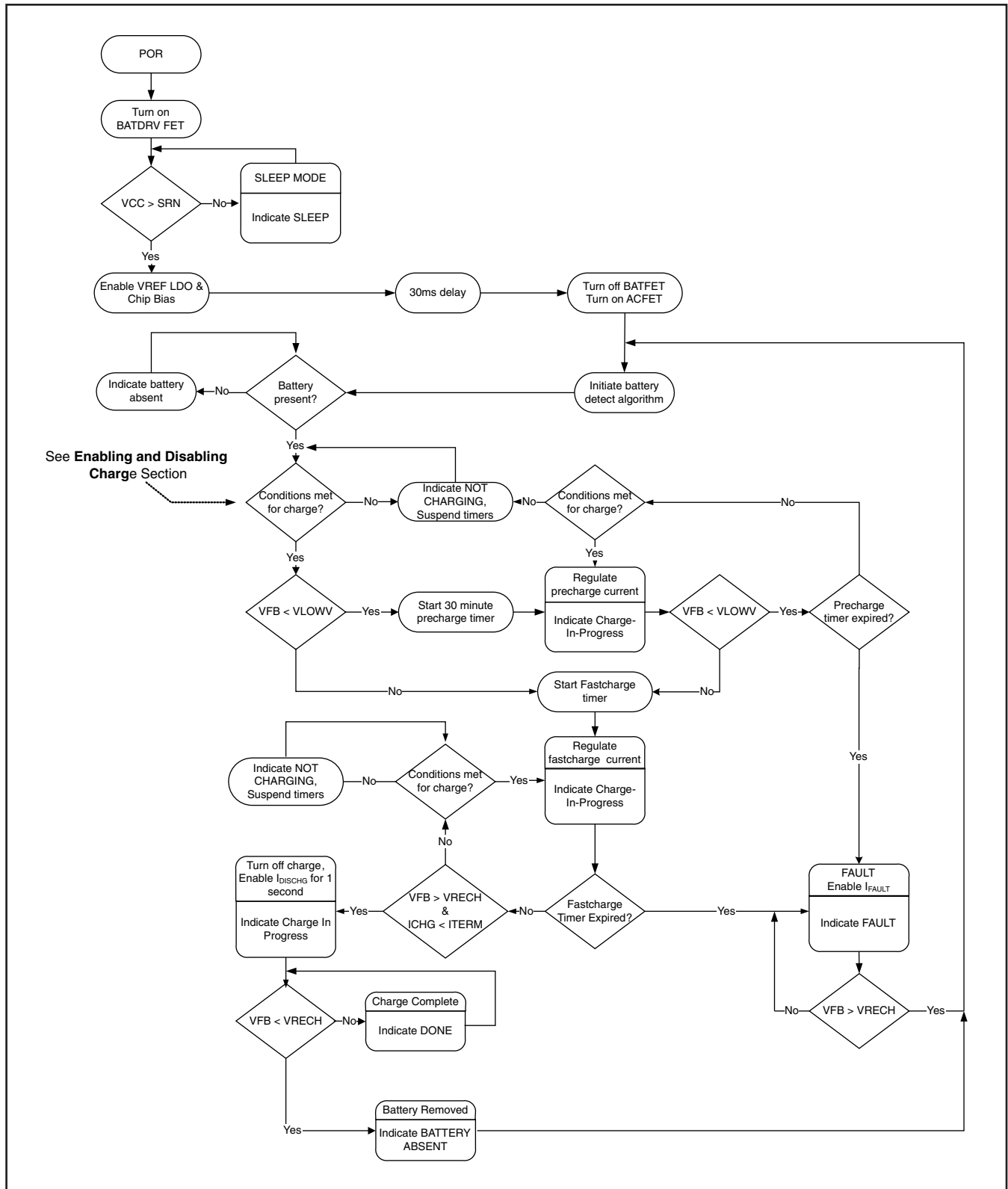


図 14. 動作フローチャート

詳細説明

バッテリー充電電圧設定

bq24616は、高精度のバンドギャップ基準電圧およびレギュレータを使用して、高い充電電圧精度を実現しています。バッテリーとグラウンドの間の分圧抵抗回路の midpoint を VFB ピンに接続して、充電電圧を設定します。0°C~45°C 範囲では、VFB ピンの電圧は 2.1V に制御され、次の式で制御電圧が得られます。

$$V_{BAT} = 2.1V \times \left[1 + \frac{R2}{R1} \right] \quad (1)$$

ここで、R2はVFB-バッテリー間、R1はVFB-GND間に接続されます。

バッテリー充電電流設定

ISET1入力によって、10°C~60°C範囲での急速充電電流の最大値が設定されます。バッテリー充電電流は、SRPとSRNの間に接続された抵抗R_{SR}によって検出されます。SRP-SRN間のフルスケール差動電圧は100mVです。したがって、10mΩのセンス抵抗に対して、最大充電電流は10Aとなります。充電電流は次の式で求められます。

$$I_{CHARGE} = \frac{V_{ISET1}}{20 \times R_{SR}} \quad (2)$$

ISET1の入力電圧範囲V_{ISET1}は、0V~2Vです。SRPピンとSRNピンを使用して、R_{SR}両端の電圧をセンスします。R_{SR}のデ

フォルト値は10mΩです。ただし、他の値の抵抗も使用できません。より大きなセンス抵抗を使用すると、センス電圧が高くなり、制御精度が上がりますが、抵抗損が大きくなります。

入力アダプタ電流の制御

ACアダプタまたは他のDCソースからの合計入力、システムの電源電流およびバッテリー充電電流の関数です。通常、システム電流は、システムの一部がパワーアップまたはパワーダウンされるたびに変動します。動的電源管理 (DPM) を使用しない場合、電源は最大システム電流と最大チャージャ入力電流を同時に供給できる必要があります。DPMを使用すると、入力電流がACSETで設定される入力電流制限を超えた場合、バッテリー・チャージャは充電電流を低減させます。それにより、ACアダプタの電流能力を低めにして、システムのコストを削減することが可能です。

バッテリー制御電流の設定と同様に、アダプタ電流はACP-ACN間に接続された抵抗R_{AC}によってセンスされます。その最大値はACSETによって式(3)で設定されます。

$$I_{DPM} = \frac{V_{ACSET}}{20 \times R_{AC}} \quad (3)$$

ACSETの入力電圧範囲V_{ACSET}は、0V~2Vです。ACPピンとACNピンを使用して、R_{AC}両端の電圧をセンスします。R_{AC}のデフォルト値は10mΩです。ただし、他の値の抵抗も使用できません。より大きなセンス抵抗を使用すると、センス電圧が高くなり、制御精度が上がりますが、抵抗損が大きくなります。

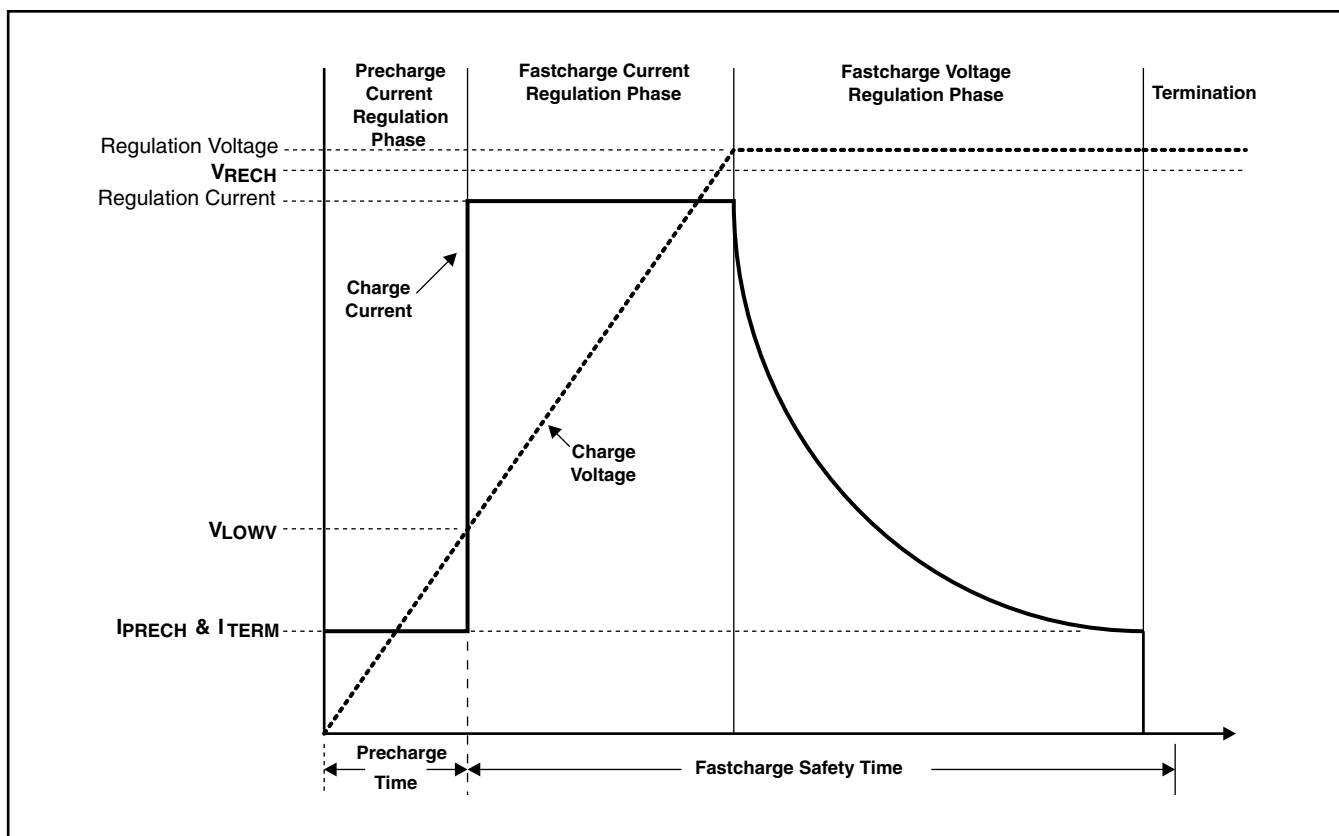


図 15. 標準的な充電プロファイル

プリチャージ

パワーアップ時にバッテリー電圧が V_{LOWV} スレッシュホールドよりも低い場合、bq24616はバッテリーにプリチャージ電流を供給します。この機能は、深放電されたセルを再活性化することを目的としています。プリチャージ開始から30分以内に V_{LOWV} スレッシュホールドに達しなかった場合、チャージャはオフになり、ステータス・ピンでFAULTが示されます。

プリチャージ電流は、ISET2ピンの電圧 V_{ISET2} に基づいて式(4)で決定されます。

$$I_{PRECHARGE} = \frac{V_{ISET2}}{100 \times R_{SR}} \quad (4)$$

充電終了、再充電、および安全タイマ

bq24616は、定電圧モード (CVモード) 中に充電電流を監視します。安全タイマが有効なとき、VFBピンの電圧が V_{RECH} スレッシュホールドよりも高く、かつ、充電電流が I_{TERM} スレッシュホールド (式(5)) よりも低い場合に、充電終了と判定されます。

$$I_{TERM} = \frac{V_{ISET2}}{100 \times R_{SR}} \quad (5)$$

ISET2の入力電圧は、0V~2Vです。最小プリチャージ/終了電流は、デフォルトの10mΩのセンス抵抗で、約125mAにクランプされます。安全対策として、bq24616には設定可能な充電タイマも備えています。安全タイマは、TTCピンとGNDの間に接続されるコンデンサにより、式(6)を用いて設定します。

$$t_{CHARGE} = C_{TTC} \times K_{TTC} \quad (6)$$

ここで、 C_{TTC} はTTCピンとGNDの間に接続されるコンデンサ (0.01μF~0.11μFの範囲で1~10時間の安全タイマを設定)、 K_{TTC} は積算定数 (5.6分/nF) です。

次の条件のいずれかが発生すると、新しい充電サイクルが開始され、安全タイマがリセットされます。

- バッテリー電圧が再充電スレッシュホールドを下回る。
- パワーオン・リセット (POR) が発生する。
- CEの切り替え。

TTCピンを“Low”にすることで、充電終了と安全タイマをディスエーブルにすることができます。TTCをVREFにプルアップすると、bq24616は充電終了検出機能を引き続き有効にしますが、安全タイマをディスエーブルになります。TTCを“Low”にすると、安全タイマがリセットされます。ACOV、VCCLOWV、およびSLEEPモードから通常動作に復帰すると、安全タイマはリセットされます。

パワーアップ

bq24616では、VCCがバッテリーまたはアダプタのいずれかから供給されるため、SLEEPコンパレータを用いてVCCピンの電源供給源を決定します。VCC電圧がSRN電圧より高い場合、bq24616はACFETをイネーブルにし、BATFETをディスエーブルにします。充電するための他の条件がすべて満たされていれば、bq24616はバッテリーの充電を開始します (「充電のイネーブルとディスエーブル」を参照)。SRN電圧がVCCより大きい場合は、バッテリーが供給源であることを示しているため、bq24616はBATFETをイネーブルにして、低静止電流 (15μA未満) のSLEEPモードに入り、バッテリーからの電流消費を最小限に抑えます。

VCCがUVLOスレッシュホールドより低い場合、デバイスはディスエーブルになり、ACFETがオフ、BATFETがオンになります。

充電のイネーブルとディスエーブル

充電がイネーブルになるには、以下の条件が満たされている必要があります。

- CEが“High”。
- デバイスがVCCLOWVモードでない。
- デバイスがSLEEPモードでない。
- VCC電圧がAC過電圧スレッシュホールドよりも低い ($VCC < V_{ACOV}$)。
- 最初のパワーアップ後に30msの遅延時間が経過。
- REGN LDOおよびVREF LDOの電圧が正しいレベル。
- 過熱シャットダウン (TSHUT) 状態に達していない。
- TSエラーが未検出。

次のいずれかの条件が満たされると、実行中の充電が停止されます。

- CEが“Low”。
- アダプタが取り外され、デバイスがVCCLOWV、またはSLEEPモードになる。
- アダプタが過電圧状態。
- REGNまたはVREF LDOが過負荷状態。
- TSHUT IC温度スレッシュホールドに達した (立ち上がりエッジで145°C、ヒステリシス15°C)。
- TS電圧が範囲外であり、バッテリー温度が高すぎるか低すぎると検出される。
- TTC安全タイマが満了。

システム電源セレクト

bq24616は、システム負荷への電源供給をアダプタとバッテリーの間で自動的に切り替えます。パワーアップ中、またはSLEEPモード中は、デフォルトでバッテリーがシステムに接続されます。アダプタがシステムに接続されると、SLEEP解除から30ms後に、バッテリーがシステムから切り離されます。自動Break-Before-Makeロジックにより、セレクト切り替え時の貫通電流を防止しています。

ACDRVは、アダプタとACPの間に並べて接続されたPチャンネル・パワーMOSFETのペアを駆動するために使用されます。これらのMOSFETのソース側がともにVCCに接続されています。アダプタ側に接続されたFETは、オフ時にバッテリーからアダプタへの逆方向の放電を防ぎます。ドレイン側がアダプタ入力に接続されたこのPチャンネルFETは、オフ時にバッテリーの逆放電を防ぐとともに、ショットキー・ダイオードと比較して低いRDS(on)により、システムの消費電力を最小限に抑える効果があります。ACPIに接続されたもう1つのPチャンネルFETは、アダプタからバッテリーを分離するとともに、FETのターンオン時間を制御することで、システムにアダプタを接続する際の dI/dt を制限します。BATDRVは、BATとシステムの間接続されたPチャンネル・パワーMOSFETを制御します。

アダプタが検出されない場合、ACDRVはVCCにプルアップされてACFETをオフに保持し、アダプタ入力をシステムから切り離します。BATDRVはACN-6Vに保持され、バッテリーをシステムに接続します。

デバイスがSLEEPモードを終了してから約30ms後に、システムはバッテリーからアダプタへの切り替えを開始します。Break-Before-Makeロジックにより、ACFETおよびBATFETが10 μ sだけオフに保持された後、ACFETがオンになります。これにより、貫通電流や大きな放電電流がバッテリーに流れ込むのを防止します。BATDRVはACNにプルアップされ、ACDRVピンは内部レギュレータによりVCC-6Vに設定されて、PチャンネルACFETがオンになり、アダプタがシステムに接続されます。

アダプタが取り外された場合、システムはVCCがSRN+200mV以内に返るまで待った後、アダプタからバッテリーへと切り替えます。この場合も、Break-Before-Makeロジックにより、10 μ sのデッド・タイムが保持されます。ACDRVはVCCにプルアップされ、BATDRVピンは内部レギュレータによりACN-6Vに設定されて、PチャンネルBATFETがオンになり、バッテリーがシステムに接続されます。

ACDRVおよびBATDRVドライバに対する非対称ゲートドライブ(高速ターンオフと低速ターンオン)によって、ACFETおよびBATFETはすばやくオフになり、緩やかにオンになります。それにより、Break-Before-Makeロジックの実現を助け、各FETのターンオン時のソフト・スタートを可能にします。ソフト・スタート時間は、Pチャンネル・パワーMOSFETのゲート・ソース間にコンデンサを接続することでさらに長くできます。

充電電流の自動ソフト・スタート機能を内蔵

チャージャは、急速充電に入るときに、チャージャ制御電流を自動的にソフト・スタートさせることで、出力コンデンサまたはパワー・コンバータにオーバーシュートやストレスが加わるのを防ぐことができます。このソフト・スタートは、設定された充電電流に達するまでに、充電制御電流を8つの等間隔のステップに分けて上昇させることで行います。各ステップは約1.6ms継続され、標準の立ち上がり時間は12.8msです。この機能には、外付け部品は必要ありません。

コンバータの動作

同期整流降圧型PWMコントローラでは、フィードフォワード制御方式による固定周波数電圧モードを使用します。Type III補償回路により、コンバータの出力にセラミック・コンデンサを使用できます。補償入力段は、帰還出力(FBO)と誤差増幅器入力(EAI)の間に接続されています。帰還補償段は、誤差増幅器入力(EAI)と誤差増幅器出力(EAO)の間に接続されています。LC出力フィルタは、bq24616に対してカットオフ周波数が12kHz~17kHzとなるように選択されています。ここで、カットオフ周波数 f_o は次の式で与えられます。

$$f_o = \frac{1}{2\pi\sqrt{L_o C_o}} \quad (7)$$

内部ののこぎり波形が内部EAO誤差制御信号と比較されて、コンバータのデューティ・サイクルを変化させます。のこぎり波形の高さは入力アダプタ電圧の7%であり、入力アダプタ電圧と常に正比例するようになっていきます。これにより、入力電圧の変化によるループ・ゲインの変動を相殺し、ループ補償を単純化します。EAO信号がのこぎり波形より低いときにデューティ・サイクルを0%にできるように、のこぎり波形は300mVオフセットされています。また、100%デューティ・サイクルのPWM要求を受け付けるために、EAO信号はのこぎり波信号を上回ることが可能です。内部ゲートドライブロジックにより、ハイサイドNチャンネルMOSFETが常に完全にオンに維持されるのに十分な電圧を確保しながら、99.5%のデューティ・サイクルを達成できます。BTSTピン-PHピン間の電圧が3サイクルを超えて4.2Vを下回ると、ハイサイドNチャンネル・パワーMOSFETがオフになり、ローサイドNチャンネル・パワーMOSFETがオンになって、PHノードがプルダウンされ、BTSTコンデンサが再充電されます。そして、ハイサイド・ドライバは100%デューティ・サイクル動作に戻り、リーク電流によってBTSTコンデンサが4.2V未満まで放電され、BTST-PH間電圧の低下が再度検出されると、リセット・パルスが再発行されます。

固定周波数発振回路によって、入力電圧、バッテリー電圧、充電電流、および温度のすべての条件でスイッチング周波数の厳密な制御が維持されることにより、出力フィルタ設計が単純化されて、可聴領域内のノイズを防ぎます。インダクタ、コンデンサ、およびMOSFETの選択方法については、「アプリケーション情報」も参照してください。

同期整流動作と非同期整流動作

SRP - SRN間の電圧が5mV (10mΩのセンス抵抗に対して0.5Aのインダクタ電流)を超えていると、チャージャは同期整流モードで動作します。同期整流モードでは、内部ゲートドライブロジックにより、Break-Before-Make相補型スイッチングを使用して貫通電流が防止されます。両方のFETがオフである30nsのデッド・タイムの間は、ローサイド・パワーMOSFETの寄生ダイオードによってインダクタ電流が導通されます。ローサイドFETをオンにすることで、消費電力が低く保たれ、高電流での充電を安全に行うことができます。同期整流モードでは、インダクタ電流が常に流れ、コンバータは連続導通モード (CCM) で動作して、固定ダブルポールシステムが構成されます。

SRP - SRN間の電圧が5mV (10mΩのセンス抵抗に対して0.5Aのインダクタ電流)を下回ると、チャージャは非同期整流モードで動作します。バッテリー電圧が2V未満、またはSRP - SRN間の平均電圧が1.25mV未満のとき、チャージャは強制的に非同期整流モードとなります。

非同期整流動作中は、ハイサイドNチャンネル・パワーMOSFETがオフになった後、ローサイドMOSFETのボディ・ダイオードによって正のインダクタ電流を導通できます。負荷電流が減少し、インダクタ電流がゼロに低下すると、ボディ・ダイオードは自動的にオフになり、インダクタ電流は不連続となります。このモードは、不連続導通モード (DCM) と呼ばれます。DCMでは、ブートストラップ・コンデンサが4.2Vを下回ると、ローサイドNチャンネル・パワーMOSFETは約80nsだけオンになった後でオフになり、次のサイクルの開始時にハイサイド・パワーMOSFETが再度オンになるまでの間、オフに保持されます。ローサイドMOSFETの80nsのオン時間は、ブートストラップ・コンデンサが常に再充電されて、次のサイクル中にハイサイド・パワーMOSFETをオンに維持できるようにするために、必要な時間です。これは、通常のDC/DCコンバータと異なり、電圧を保持しながら電流のソースとシンクの両方になり得るようなバッテリー負荷が存在するバッテリー・チャージャでは重要となります。この80nsのローサイド・パルスはPHノード (ハイサイド・ローサイドMOSFET間の接続) をプルダウンし、ブートストラップ・コンデンサをREGN LDO値まで再充電します。80ns経過後は、負のインダクタ電流の発生を防ぐため、ローサイドMOSFETはオフに保持されます。

非同期整流動作中で電流が非常に低いときには、80nsの再充電パルス中に小さな負のインダクタ電流が発生する可能性があります。この電荷は、入力コンデンサによって吸収できる程度に低くなければなりません。コンバータのデューティ・サイクルが0%になると、ハイサイドMOSFETはオンにならず、ローサイドMOSFETもオンにならない (80nsの再充電パルスのみ) ため、バッテリーからの放電はほとんどありません。

DCMモード中は、コンバータが電流をシンクせず、負荷だけが電流シンクとなるため、制御応答が自動的に変化して、ポールが負荷電流に比例するシングルポールシステムとなります。これは、非常に低い電流では、出力電圧を放電するためのシンク電流が低いため、制御応答が遅くなることを意味します。

Cycle-by-Cycleの充電低電流保護

SRP - SRN間の電圧が5mVを下回った場合 (SRP - SRN間の平均電圧が1.25mVより低い場合もチャージャは強制的に非同期整流モードになります)、そのスイッチング・サイクルの残り時間にわたってローサイドFETがオフになり、負のインダクタ電流を防ぎます。DCMの間、ローサイドFETは、ブートストラップ・コンデンサの電圧が4.2Vを下回ったときに約80nsだけオンになり、ブートストラップ・コンデンサのリフレッシュ電荷を提供します。これは、負のインダクタ電流により昇圧効果が生じて、バッテリーから入力コンデンサへの電力逆流により入力電圧が上昇を防ぐために重要であり、それにより、VCCノードに過電圧ストレスがかかってシステムの損傷に至ることを防止します。

入力過電圧保護 (ACOV)

ACOVは、高い入力電圧によるシステムの損傷を防ぐための保護機能です。アダプタ電圧がACOVスレッシュホールドに達すると、充電がディスエーブルになり、システムはアダプタからバッテリーに切り替えられます。

入力低電圧ロックアウト (UVLO)

システムが正常に動作するためには最小動作電圧以上のVCCが必要です。ハイサイドNMOSのボディ・ダイオードを通してバッテリーからVCCへの導通経路が存在するため、このVCC電圧は、入力アダプタまたはバッテリーのいずれかから供給できます。VCCがUVLOスレッシュホールドを下回ると、IC上のすべての回路がディスエーブルになり、ACFETがオフ、BATFETがオンになります。

バッテリー過電圧保護

コンバータは、電池電圧が設定電圧の102%以下になるまで、ハイサイドFETをオンにしません。これにより、負荷が除去されたときやバッテリーが取り外されたときなどに発生する過電圧状況に対して、1クロックで応答できます。SRPからGNDへの8mAの電流シンクは、充電中だけオンになり、出力コンデンサに移動した出力インダクタのエネルギーを放電することを可能にします。また、BATOVによって安全タイマが一時停止されます。

Cycle-by-Cycleの充電過電流保護

本チャージャには、2次的なCycle-by-Cycleの過電流保護機能があります。この機能は、充電電流を監視して、設定された充電電流の160%を超えないようにします。過電流が検出されるとハイサイド・ゲートドライブがオフになり、電流が過電流スレッシュホールドを下回ると自動的に復帰します。

過熱保護

QFNパッケージは熱インピーダンスが低く、シリコンから周囲への熱伝導が優れているため、接合部温度が低く保たれます。さらに追加の保護として、チャージャは接合部温度が145°CのTSHUTスレッシュホルドを超えるとオフになって、自身を保護します。チャージャは接合部温度が130°Cを下回るまでオフに保持された後、他の充電イネーブル条件がすべて満たされれば、再度ソフト・スタートを行います。また、過熱シャットダウンにより、安全タイマは一時停止されます。

温度条件およびJEITAガイドライン

コントローラは、TSピンとGNDの間の電圧を測定することにより、バッテリーの温度を常に監視しています。この電圧は一般に、負温度係数 (NTC) サーミスタと外部の分圧抵抗回路によって生成されます。コントローラは、この電圧を内部スレッシュホルドと比較して、充電を許可するかどうかを決定します。充電サイクルを開始するには、TSピンの電圧が $V_{T1} \sim V_{T5}$ のスレッシュホルド範囲内にある必要があります。 V_{TS} がこの範囲外になると、コントローラは充電を一時停止し、バッテリー温度が $V_{T1} \sim V_{T5}$ の範囲に収まるまで待ちます。充電サイクル中は、バッテリー温度が $V_{T1} \sim V_{T5}$ のスレッシュホルド範囲内にある必要があります。バッテリー温度がこの範囲外になると、コントローラは充電を一時停止し、バッテリー温度が $V_{T1} \sim V_{T5}$ の範囲に収まるまで待ちます。コントローラは、PWM充電FETをオフすることで、充電を一時停止します。 V_{TS} が $V_{T1} \sim V_{T2}$ の範囲内

の場合、 V_{FB} ピンの充電電圧レギュレーションは2.1Vで、充電電流は $I_{CHARGE}/2$ に低減されます ($V_{T1} \sim V_{T2}$ の範囲での早期終了を避けるため、高速充電電流は終了電流の2倍より大きい必要があります)。 V_{TS} が $V_{T2} \sim V_{T3}$ の範囲内の場合、 V_{FB} ピンの充電電圧レギュレーションは2.1Vです。 V_{TS} が $V_{T3} \sim V_{T4}$ の場合、 V_{FB} ピンの充電電圧レギュレーションは2.05Vに低下します。 V_{TS} が $V_{T4} \sim V_{T5}$ の場合、 V_{FB} ピンの充電電圧レギュレーションはさらに2.025Vに低下します。図16に、この動作を示します。JEITA準拠のLiイオン・バッテリー・チャージャ・ソリューション (SLYT365) を参照してください。

図1に示すようにバッテリー・パックで103AT NTCサーミスタが使用されていると仮定すると、 $RT1$ および $RT2$ の値は以下の式で求められます。

$$RT2 = \frac{V_{VREF} \times R_{THCOLD} \times R_{THHOT} \times \left(\frac{1}{VT1} - \frac{1}{VT5} \right)}{R_{THHOT} \times \left(\frac{V_{VREF}}{VT5} - 1 \right) - R_{THCOLD} \times \left(\frac{V_{VREF}}{VT1} - 1 \right)} \quad (8)$$

$$RT1 = \frac{\frac{V_{VREF} - 1}{VT1}}{\frac{1}{RT2} + \frac{1}{R_{THCOLD}}} \quad (9)$$

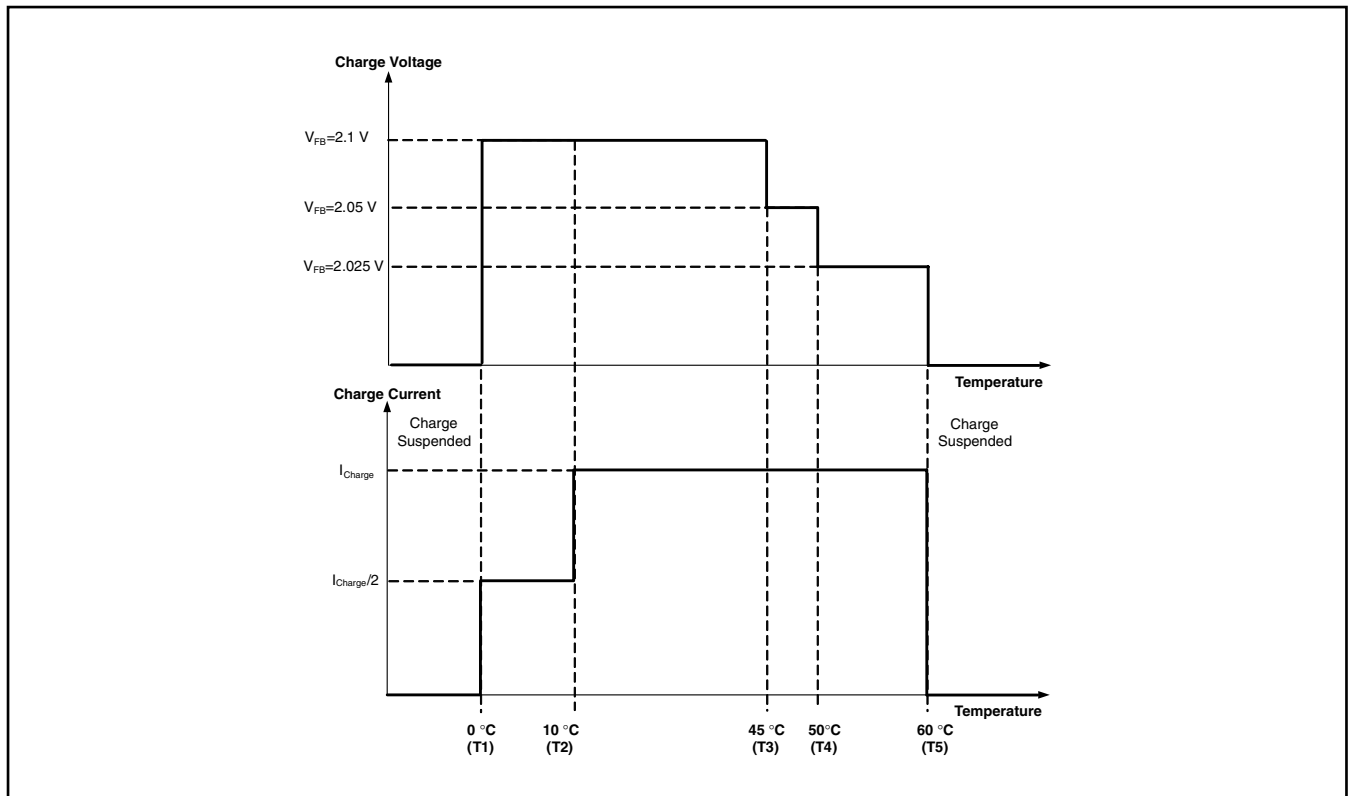


図 16. サーミスタ・センス・スレッシュホルド

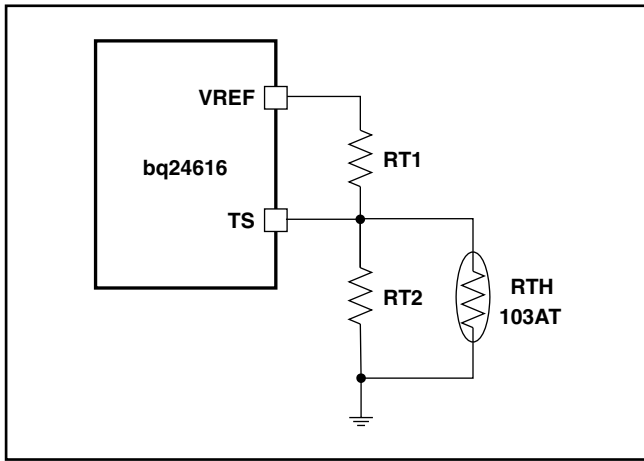


図 17. TS抵抗ネットワーク

例えば、バッテリーパック温度の監視に103AT NTCサーミスタが使用されているとします。COLDに $T_1 = 0^\circ\text{C}$ およびHOTに $T_5 = 60^\circ\text{C}$ を選択すると、 $R_{T2} = 6.8\text{k}\Omega$ と $R_{T1} = 2.2\text{k}\Omega$ が得られます。システムのESD保護のために、小さなRCフィルタの使用を推奨します。

タイマ・エラーからの復帰

bq24616にはタイマ・エラー状態に対する復帰方法が用意されています。次にその概要を示します。

状態1: バッテリー電圧が再充電スレッシュホールドを上回っている状態で、タイムアウト・エラーが発生

復帰方法: バッテリー電圧が再充電スレッシュホールドを下回るとタイマ・エラーがクリアされ、バッテリー検出が開始されます。CEを“Low”にするか、POR条件によっても、エラーがクリアされます。

状態2: バッテリー電圧が再充電スレッシュホールドを下回っている状態で、タイムアウト・エラーが発生

復帰方法: この状況では、bq24616がバッテリーに I_{FAULT} 電流を供給します。この小電流は、バッテリー未接続状態を検出するために使用され、バッテリー電圧が再充電スレッシュホールドを下回っている間はオンに保持されます。バッテリー電圧が再充電スレッシュホールドを上回ると、bq24616はエラー電流をディスエーブル

にし、状態1の場合と同じ復帰方法を実行します。CEを“Low”にするか、POR条件によっても、エラーがクリアされます。

PG出力

オープン・ドレインの $\overline{\text{PG}}$ (パワー・グッド) 出力は、VCC電圧が有効かどうかを示します。bq24616に有効なVCC入力印加されている (UVLO、ACOV、またはSLEEPモードではない) 場合は、オープン・ドレインFETがオンになります。 $\overline{\text{PG}}$ ピンは、LEDの駆動またはホスト・プロセッサとの通信に使用することができます。

CE (充電イネーブル)

CEデジタル入力は、充電プロセスをディスエーブルまたはイネーブルにするために使用されます。このピンが“High”レベルになると、他のすべての充電条件が満たされていれば (「充電のイネーブルとディスエーブル」を参照)、充電がイネーブルになります。また、このピンが“High”から“Low”に移ると、すべてのタイマおよびエラー状態がリセットされます。CEピンには内部に $1\text{M}\Omega$ のプルダウン抵抗があるため、CEがフローティングになっても充電はオンになりません。

インダクタ、コンデンサ、センス抵抗の選択ガイドライン

bq24616は、内部位相補償を備えています。この機能により、bq24616に対してLCカットオフ周波数 (f_0) が約 $12\text{kHz} \sim 17\text{kHz}$ のときに最高の安定性が得られます。

次の表2に、各種の充電電流に対する標準的なLC部品値を示します。

充電ステータス出力

オープン・ドレインのSTAT1およびSTAT2出力は、次の表3に示すような各種の充電動作を示します。これらのステータス・ピンは、LEDの駆動またはホスト・プロセッサとの通信に使用することができます。表中のOFFは、オープン・ドレイン・トランジスタがオフであることを示します。

充電電流	2A	4A	6A	8A	10A
出力インダクタ L_o	6.8 μH	6.8 μH	4.7 μH	3.3 μH	3.3 μH
出力コンデンサ C_o	20 μF	20 μF	30 μF	40 μF	40 μF
センス抵抗	10 $\text{m}\Omega$	10 $\text{m}\Omega$	10 $\text{m}\Omega$	10 $\text{m}\Omega$	10 $\text{m}\Omega$

表 2. bq24616の各充電電流に対する標準的なインダクタ、コンデンサ、センス抵抗の値 (スイッチング周波数600kHz)

充電状態	STAT1	STAT2
充電中	ON	OFF
充電完了	OFF	ON
充電一時停止、タイマ・エラー、過電圧、スリープ・モード、バッテリー未接続	OFF	OFF

表 3. bq24616のSTATピン定義

バッテリー検出

バッテリーパックが取り外し可能なアプリケーションのために、bq24616はバッテリーパックの着脱を確実に検出するバッテリー未接続検出機能を備えています。

デバイスがパワーアップすると、8mAの放電電流がSRN端子に流れます。1秒以内にバッテリー電圧がLOWVスレッシュホールドを下回った場合、放電回路がオフになり、チャージャは低充電電

流 (125mA) でオンになります。バッテリー電圧が500ms以内に再充電スレッシュホールドを上回った場合は、バッテリーが存在せずと判断され、サイクルが再度開始されます。対応するスレッシュホールドに達する前に500msまたは1秒のいずれかのタイマがタイムアウトした場合には、バッテリーが検出されたと判断されて、充電サイクルが開始されます。

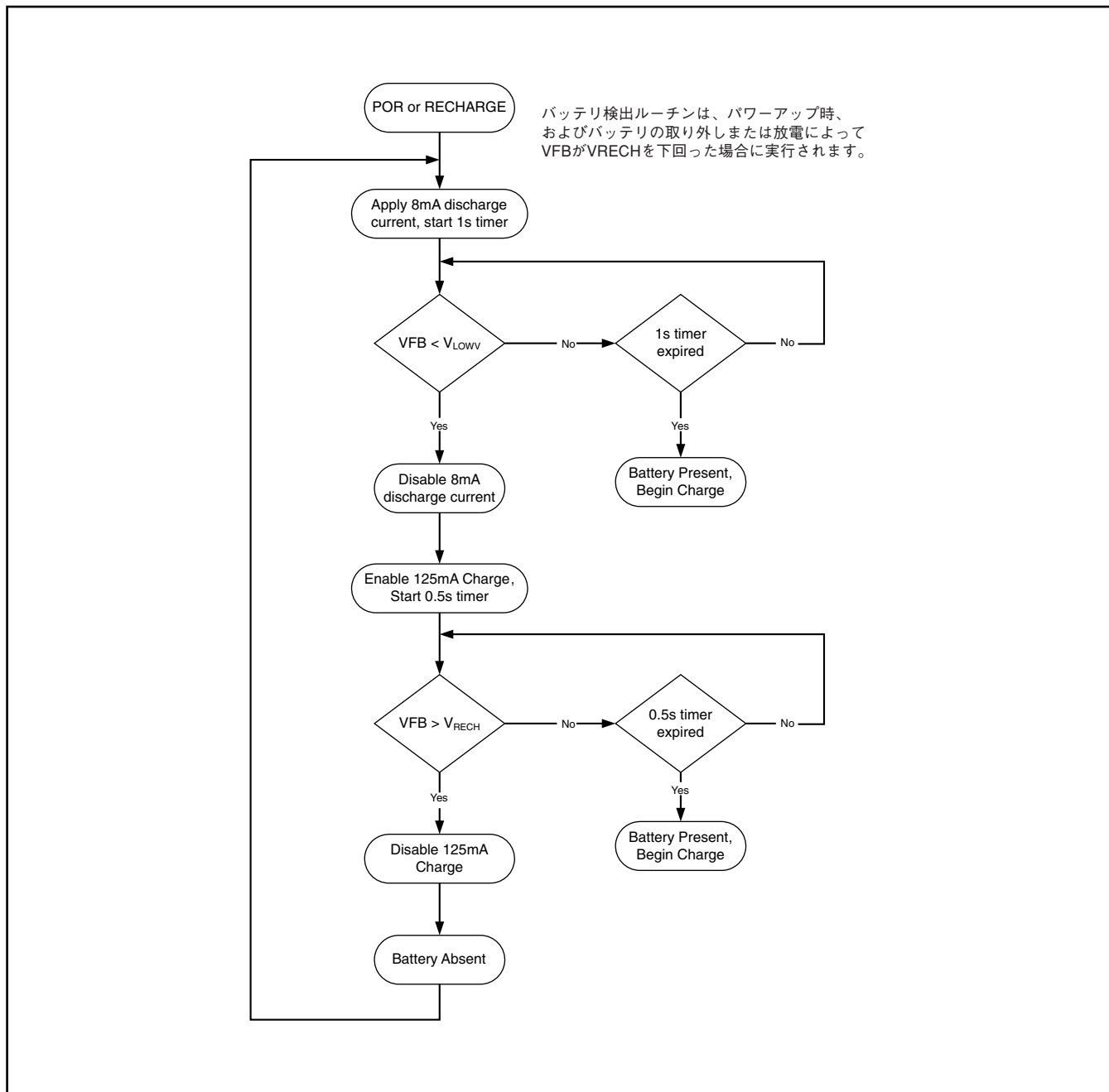


図 18. バッテリー検出フローチャート

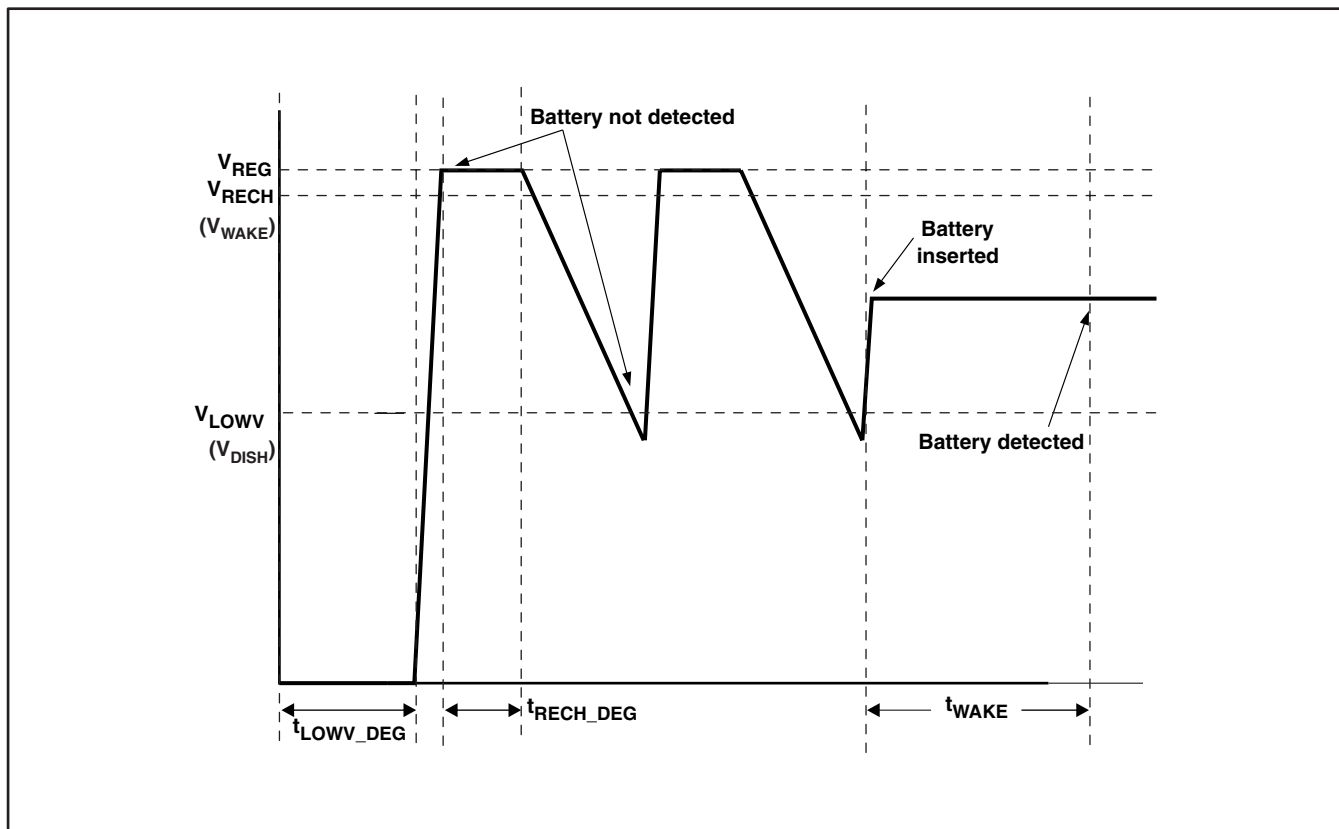


図 19. バッテリ検出タイミング図

バッテリー・ノードの合計出力容量が大きすぎると、放電電流回路が1秒の放電時間内に電圧をLOWVスレッシュホールド未満にプルダウンできなくなることに注意してください。最大出力容量は、次の式で求められます。

$$C_{MAX} = \frac{I_{DISCH} \times t_{DISCH}}{0.5 \times \left[1 + \frac{R_2}{R_1}\right]} \quad (10)$$

ここで、 C_{MAX} は最大出力容量、 I_{DISCH} は放電電流、 t_{DISCH} は放電時間、 R_2 および R_1 はバッテリーからVFBピンへの電圧帰還抵抗です。0.5の係数は、VFBピンでのRECHARGEスレッシュホールドとLOWVスレッシュホールドの差です。

例

3セルLi+チャージャ、 $R_2 = 500k$ 、 $R_1 = 100k$ (12.6Vの電圧設定、 $I_{DISCH} = 8mA$ 、 $t_{DISCH} = 1$ 秒)

$$C_{MAX} = \frac{8mA \times 1sec}{0.5 \times \left[1 + \frac{500k}{100k}\right]} = 2.7 mF \quad (11)$$

この計算に基づき、バッテリー検出回路の適切な動作のためには、バッテリー・ノードの出力容量を2.7mF以下にする必要があります。

図1の標準的なシステム回路の部品リスト

部品記号	数量	説明
Q1, Q2, Q3	3	PチャンネルMOSFET、-30V、-35A、PowerPAK 1212-8、Vishay-Siliconix、Si7617DN
Q4, Q5	2	NチャンネルMOSFET、30V、12A、PowerPAK 1212-8、Vishay-Siliconix、Sis412DN
D1	1	ダイオード、デュアル・ショットキー、30V、200mA、SOT23、Fairchild、BAT54C
D2, D3, D4	3	LEDダイオード、緑色、2.1V、20mA、LTST-C190GKT
R _{AC} , R _{SR}	2	センス抵抗、10mΩ、2010、Vishay-Dale、WSL2010R0100F
L1	1	インダクタ、6.8μH、5.5A、Vishay-Dale、IHLP2525CZ
C8, C9, C12, C13	4	コンデンサ、セラミック、10μF、35V、20%、X7R
C4, C5	2	コンデンサ、セラミック、1μF、16V、10%、X7R
C1, C3, C6, C11	4	コンデンサ、セラミック、0.1μF、16V、10%、X7R
C2, C10	2	コンデンサ、セラミック、0.1μF、50V、10%、X7R
C7	1	コンデンサ、セラミック、1μF、50V、10%、X7R
C14, C15 (オプション)	2	コンデンサ、セラミック、0.1μF、50V、10%、X7R
C16	1	コンデンサ、セラミック、2.2μF、35V、10%、X7R
C _{ff}	1	コンデンサ、セラミック、22pF、25V、10%、X7R
C _{TTC}	1	コンデンサ、セラミック、0.056μF、16V、5%、X7R
R1, R3, R5, R7	4	抵抗、チップ、100kΩ、1/16W、0.5%
R2	1	抵抗、チップ、500kΩ、1/16W、0.5%
R4	1	抵抗、チップ、32.4kΩ、1/16W、0.5%
R6	1	抵抗、チップ、10kΩ、1/16W、0.5%
R8	1	抵抗、チップ、22.1kΩ、1/16W、0.5%
R9	1	抵抗、チップ、2.2kΩ、1/16W、1%
R10	1	抵抗、チップ、6.8kΩ、1/16W、1%
R11, R12, R13, R18, R19	5	抵抗、チップ、10kΩ、1/16W、5%
R14, R15 (オプション)	2	抵抗、チップ、100kΩ、1/16W、5%
R16	1	抵抗、チップ、100Ω、1/16W、5%
R17	1	抵抗、チップ、10Ω、1/4W、5%
R20	1	抵抗、チップ、2Ω、1W、5%

アプリケーション情報

インダクタの選択

bq24616のスイッチング周波数は600kHzであるため、小さな値のインダクタおよびコンデンサを使用できます。インダクタの飽和電流は、充電電流 (I_{CHG}) にリップル電流 (I_{RIPPLE}) の1/2を加えた値よりも大きい必要があります。

$$I_{SAT} \geq I_{CHG} + (1/2) I_{RIPPLE} \quad (12)$$

インダクタのリップル電流は、入力電圧 (V_{IN})、デューティ・サイクル ($D = V_{OUT}/V_{IN}$)、スイッチング周波数 (f_s)、およびインダクタンス (L) に依存します。

$$I_{RIPPLE} = \frac{V_{IN} \times D \times (1 - D)}{f_s \times L} \quad (13)$$

インダクタ・リップル電流は、 $D = 0.5$ または 0.5 に近い値のときに最大となります。例えば、バッテリーの充電電圧範囲は、3セル・バッテリー・パックの場合で9V~12.6Vです。アダプタ電圧が20Vの場合は、バッテリー電圧が10Vのときにインダクタ・リップル電流が最大となります。また、4セル・バッテリーの場合は、バッテリー電圧範囲が12V~16.8Vであり、インダクタ・リップル電流が最大となるのはバッテリー電圧が12Vのときです。

通常、インダクタ・リップルは、実用的な設計に対するインダクタのサイズと効率のトレードオフとして、最大充電電流の20~40%の範囲で設計されます。

bq24616には、Cycle-by-Cycleの充電低電流保護 (UCP) 機能が備えられ、充電電流センス抵抗を監視して負のインダクタ電流を防止します。標準のUCPスレッシュホールドは、立ち下がりエッジで5mVであり、これは10mΩの充電電流センス抵抗では0.5Aの立ち下がりエッジに相当します。

入力コンデンサ

入力コンデンサは、入力スイッチング・リップル電流を吸収するのに十分なリップル電流定格を持つ必要があります。ワーストケースのRMSリップル電流は、デューティ・サイクルが0.5のときに充電電流の1/2です。コンバータが50%のデューティ・サイクルで動作していない場合、ワーストケースのコンデンサRMS電流 I_{CIN} は、デューティ・サイクルが50%に最も近いときに発生し、次の式で見積もることができます。

$$I_{CIN} = I_{CHG} \times \sqrt{D \times (1 - D)} \quad (14)$$

入力デカップリング・コンデンサには、X7RまたはX5Rなどの低ESRセラミック・コンデンサが推奨され、ハイサイドMOSFETのドレインおよびローサイドMOSFETのソースにできる限り近づけて配置する必要があります。コンデンサの電圧定格は、通常の入力電圧レベルよりも高い必要があります。20Vの入力電圧に対しては、定格25V以上のコンデンサを推奨します。標準で3~4Aの充電電流に対しては、10~20μFの容量を推奨します。

出力コンデンサ

出力コンデンサも、出力スイッチング・リップル電流を吸収するのに十分なリップル電流定格を持つ必要があります。出力コンデンサのRMS電流 I_{COUT} は、次の式で求められます。

$$I_{COUT} = \frac{I_{RIPPLE}}{2 \times \sqrt{3}} \approx 0.29 \times I_{RIPPLE} \quad (15)$$

出力コンデンサ電圧リップルは、次のように計算できます。

$$\Delta V_o = \frac{V_{OUT}}{8LCf_s^2} \left(1 - \frac{V_{OUT}}{V_{IN}} \right) \quad (16)$$

特定の入力/出力電圧およびスイッチング周波数では、出力フィルタのLC積を増加することで電圧リップルを低減できます。

bq24616は、内部ループ補償を備えています。良好なループ安定性を得るには、出力インダクタおよび出力コンデンサの共振周波数を12kHz~17kHzの範囲で設計する必要があります。4セル・アプリケーションに対して推奨されるセラミック・コンデンサは、定格25V以上のX7RまたはX5Rです。

パワー・MOSFETの選択

同期整流スイッチング・バッテリー・チャージャには、2個の外側NチャンネルMOSFETを使用します。ゲート・ドライバはICに内蔵され、ゲートドライブ電圧は6Vです。20Vの入力電圧に対しては定格電圧30V以上のMOSFET、20~28Vの入力電圧に対しては定格電圧40V以上のMOSFETを推奨します。

通常は、抵抗損とスイッチング損失の間のトレードオフに基づき適切なMOSFETを選択するための指標として、FOM (Figure-of-merit) が使用されます。ハイサイドMOSFETに対しては、FOMはMOSFETのオン抵抗 $R_{DS(ON)}$ とゲートドレイン間電荷量 Q_{GD} の積として定義されます。ローサイドMOSFETに対しては、FOMはMOSFETのオン抵抗 $R_{DS(ON)}$ と合計ゲート電荷量 Q_G の積として定義されます。

$$\begin{aligned} FOM_{top} &= R_{DS(on)} \times Q_{GD} \\ FOM_{bottom} &= R_{DS(on)} \times Q_G \end{aligned} \quad (17)$$

FOM値が低いほど、合計電力損失が低くなります。通常は、 $R_{DS(ON)}$ が低いほど、同じパッケージ・サイズでのコストが高くなります。

ハイサイドMOSFETの損失には、抵抗損とスイッチング損失が含まれます。これは、デューティ・サイクル ($D = V_{OUT}/V_{IN}$)、充電電流 (I_{CHG})、MOSFETのオン抵抗 $R_{DS(ON)}$ 、入力電圧 (V_{IN})、スイッチング周波数 (F)、オン時間 (t_{on})、およびオフ時間 (t_{off}) の関数となります。

$$\begin{aligned} P_{top} &= D \times I_{CHG}^2 \times R_{DS(on)} + \frac{1}{2} \times V_{IN} \\ &\times I_{CHG} \times (t_{on} + t_{off}) \times f_s \end{aligned} \quad (18)$$

最初の項は、抵抗損を表します。通常、MOSFET $R_{DS(ON)}$ は、接合部温度が100°C上昇するごとに50%増加します。2番目の項は、スイッチング損失を表します。MOSFETのオン時間およびオフ時間は、以下の式で与えられます。

$$t_{on} = \frac{Q_{SW}}{I_{on}}, \quad t_{off} = \frac{Q_{SW}}{I_{off}} \quad (19)$$

ここで、 Q_{SW} はスイッチング電荷量、 I_{on} はオン時のゲートドライブ電流、 I_{off} はオフ時のゲート駆動電流です。スイッチング電荷量がMOSFETのデータシートに記載されていない場合は、ゲート-ドレイン間電荷量 (Q_{GD}) とゲート-ソース間電荷量 (Q_{GS}) から見積もることができます。

$$Q_{SW} = Q_{GD} + \frac{1}{2} \times Q_{GS} \quad (20)$$

ゲートドライブ電流の合計は、REGN電圧 (V_{REGN})、MOSFETのプラト-電圧 (V_{plt})、ゲート・ドライバのオン時の合計ゲート抵抗 (R_{on}) およびオフ時のゲート抵抗 (R_{off}) から見積もることができます。

$$I_{on} = \frac{V_{REGN} - V_{plt}}{R_{on}}, \quad I_{off} = \frac{V_{plt}}{R_{off}} \quad (21)$$

ローサイドMOSFETの抵抗損は、同期整流連続モードで動作している場合、次の式で求められます。

$$P_{bottom} = (1 - D) \times I_{CHG}^2 \times R_{DS(on)} \quad (22)$$

SRP - SRN間の電圧が5mVを下回った場合 (SRP - SRN間の平均電圧が1.25mVより低い場合もチャージャは強制的に非同期整流モードになります)、そのスイッチング・サイクルの残り時間にわたってローサイドFETがオフになり、負のインダクタ電流を防ぎます。

その結果、すべてのフリーホイール電流は、ローサイドMOSFETのボディ・ダイオードを通して流れます。非同期整流モードでの最大充電電流は、ICの公差を考慮し、10mΩの充電電流センス抵抗に対して最大で0.9A (標準0.5A) です。ローサイドMOSFETには、最大の非同期整流モード充電電流を処理できる内部ショットキーまたはボディ・ダイオードを持つMOSFETを選択します。

降圧型コンバータのスイッチング中では、MOSFETのゲート・ドライバが電力損失がコントローラIC上の損失のうち大きな割合を占めます。 Q_{g_total} の小さなMOSFETを選択することで、ICの電力損失が低減され、過熱シャットダウンを防ぐことができます。

$$P_{ICLoss_driver} = V_{IN} \cdot Q_{g_total} \cdot f_s \quad (23)$$

ここで、 Q_{g_total} は、 V_{REGN} が6Vのときのハイサイドとローサイド両方のMOSFETに対する合計ゲート電荷量です。

入力フィルタの設計

アダプタのホット・プラグイン時には、アダプタ・ケーブルからの寄生インダクタンスおよび入力容量によって2次系の共振回路が形成されます。このとき、VCCピンで発生する電圧スパイクがICの最大電圧定格を超え、ICの損傷につながる可能性があります。VCCピンでの過電圧を防ぐため、入力フィルタは注意深く設計してテストする必要があります。ホット・プラグイン時にACP/ACNピンへの過電圧ストレスを避けるためには、入力ACFETの後にACP/ACNを配置する必要があります。

アダプタのホット・プラグイン時に過電圧スパイクを抑制または制限するには、いくつかの方法があります。高ESRの電解コンデンサを入力コンデンサとして使用すると、過電圧スパイクをICの最大ピン電圧定格より十分低い値に抑制できます。また、電流容量の大きなTVSツェナー・ダイオードも、過電圧レベルをICの安全レベルまで制限できます。ただし、この2つの対策では、コストやサイズのデメリットがあります。

図20に、低コスト、小サイズの対策を示します。R1およびC1は、ホット・プラグイン時の発振を抑えるためのダンピングRC回路を構成しています。その結果、過電圧スパイクは安全なレベルに制限されます。D1は、VCCピンの逆電圧保護に使用されます (これには入力ACFETのボディ・ダイオードを利用することもできます)。C2は、VCCピンのデカップリング・コンデンサであり、VCCピンにできる限り近づけて配置する必要があります。R2とC2は、ICを高いdv/dtおよび高い電圧スパイクからさらに保護するためのダンピングRC回路を形成します。ホット・プラグイン時に十分なダンピング効果を得るために、等価ESR値においてR1が優勢となるよう、C2の値はC1の値よりも小さくする必要があります。R1およびR2のパッケージは、抵抗の製造元のデータシートに従って、突入電流による電力損失を扱うのに十分なサイズを持つ必要があります。フィルタ部品の値は常に、実際のアプリケーションで検証し、実際のアプリケーション回路に合わせて微調整を行う必要があります。

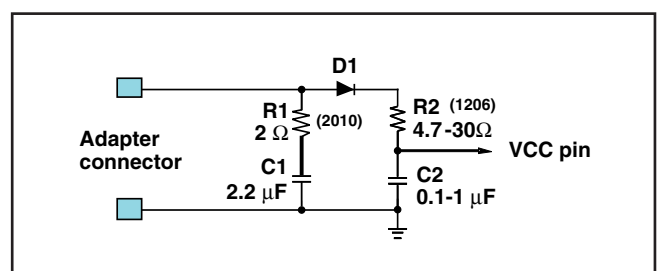


図 20. 入力フィルタ

PCBレイアウト

スイッチング損失を最小にするには、スイッチング・ノードの立ち上がりおよび立ち下がり時間を最小にする必要があります。電磁界放射および高周波共振の問題を防ぐためには、適切な部品レイアウトによって高周波電流経路のループ (図21を参照) を最小にすることが重要です。PCBの適切なレイアウトのための優先事項の一覧を次に示します。この順序に従ってPCBをレイアウトすることが重要です。

1. 入力コンデンサはスイッチングMOSFETの電源およびグランド接続にできる限り近づけて配置し、最短の銅パターンで接続します。これらの部品は、別々の層に配置してビアで接続するのではなく、PCBの同じ層に配置する必要があります。
2. ICは、スイッチングMOSFETのゲート端子にできる限り近づけて配置し、クリーンなMOSFET駆動のためにゲートドライブ信号パターンを短くします。ICは、スイッチングMOSFETに対してPCBの反対側に配置することができます。
3. インダクタの入力端子は、スイッチングMOSFETの出力端子にできる限り近づけて配置します。電磁界放射を低減するために、このパターンの銅面積は最小限にしますが、充電電流を伝達するのに十分な幅は確保します。多層配線を使った並列接続は避けてください。この領域から他のパターンまたはプレーンへの寄生容量は最小限に抑えます。
4. 充電電流のセンス抵抗は、インダクタ出力のすぐ隣に配置する必要があります。センス抵抗から同じ層内のICに戻る各センス・リードは、互いに近づけて配置 (ループ面積を最小化) し、また、センス・リードは高電流経路を通らないようにしてください (電流精度を最大にするケルビン接続については、図22を参照)。これらのパターン上のデカップリング・コンデンサは、ICに隣接させて配置します。

5. 出力コンデンサは、センス抵抗の出力およびグランドに隣接させて配置します。
6. 出力コンデンサのグランド接続は、システム・グランドに接続する前に、入力コンデンサのグランドが接続されているのと同じ銅領域に接続する必要があります。
7. アナログ・グランドはパワー・グランドとは別に配線し、1つのグランド接続を使用してチャージャのパワー・グランドをチャージャのアナログ・グランドに接続します。ICの直下に銅ベタアナログ・グランドを使用しますが、誘導性および容量性のノイズ結合を低減するため、電源ピンからは避けてください。アナログ・グランドをGNDに接続します。PowerPADを使用して、アナログ・グランドとパワー・グランドを1つのグランド接続点として接続します。または、 0Ω の抵抗を使用して、アナログ・グランドをパワー・グランドに接続します (この場合、PowerPADはアナログ・グランドに接続します)。PowerPADの下はスター接続を強く推奨します。
8. ICパッケージの裏側の露出したPowerPADをPCBのグランドに半田付けすることが重要です。IC直下では、十分なサーマル・ビアを使用して、他の層のグランド・プレーンに接続します。
9. デカップリング・コンデンサはICピンに隣接させて配置し、パターン接続をできる限り短くします。
10. すべてのビアのサイズおよび数は、与えられた電流経路に対して十分である必要があります。

推奨される部品配置とパターンおよびビアの位置については、EVM設計 (SLUU396) を参照してください。

QFNの情報については、SCBA017およびSLUA271を参照してください。

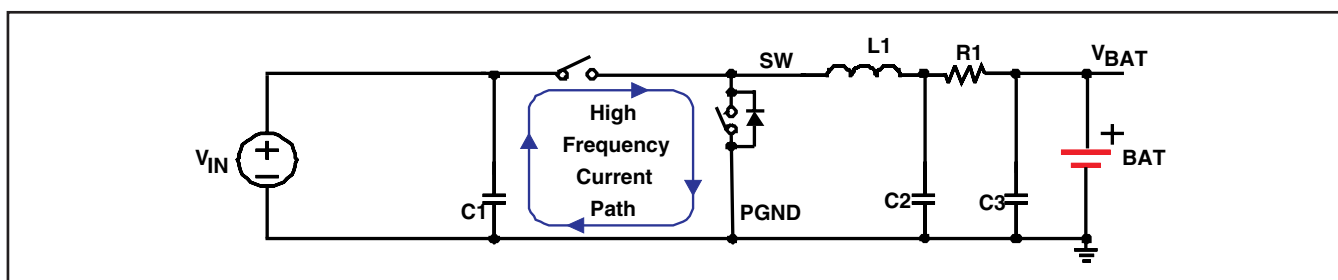


図 21. 高周波電流経路

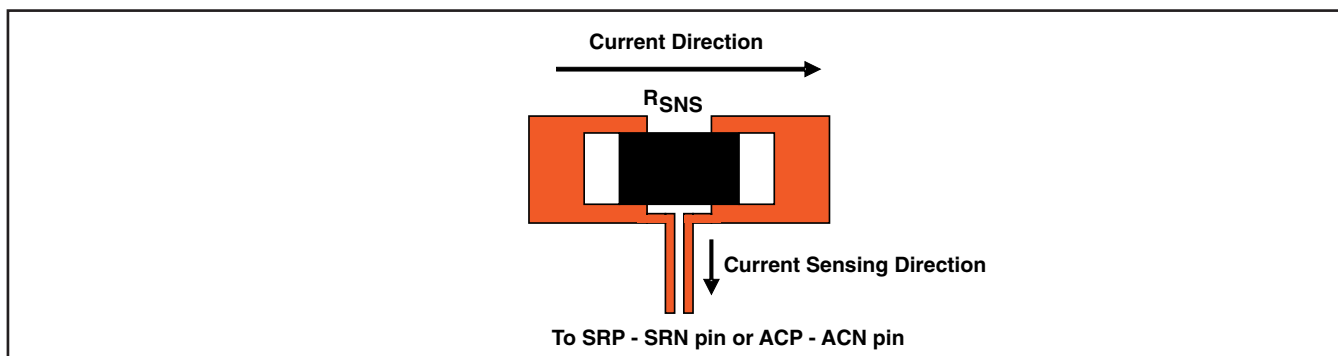


図 22. センス抵抗のPCBレイアウト

パッケージ情報

製品情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/ Ball Finish	MSL Peak Temp ⁽³⁾	Samples (Requires Login)
BQ24616RGER	ACTIVE	VQFN	RGE	24	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	Purchase Samples
BQ24616RGET	ACTIVE	VQFN	RGE	24	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	Purchase Samples

(1) マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt)：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

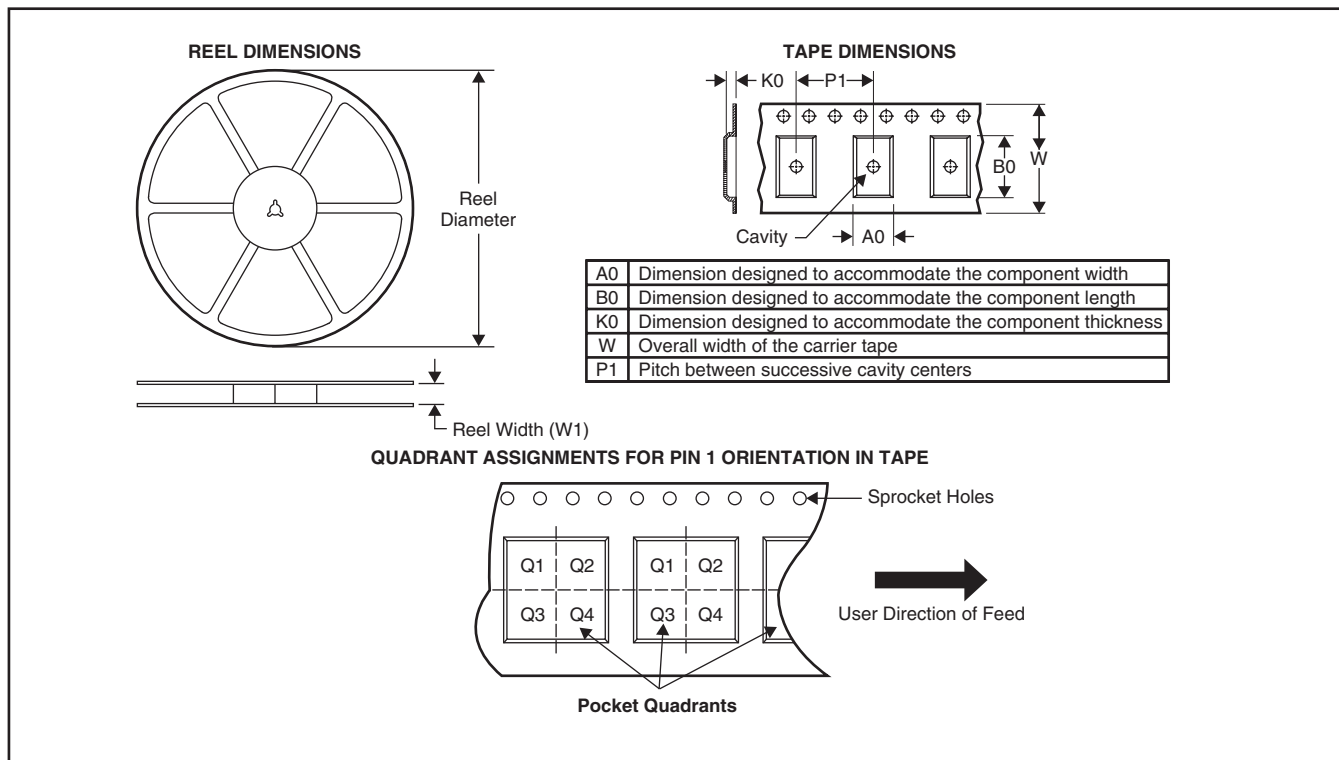
(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

パッケージ・マテリアル情報

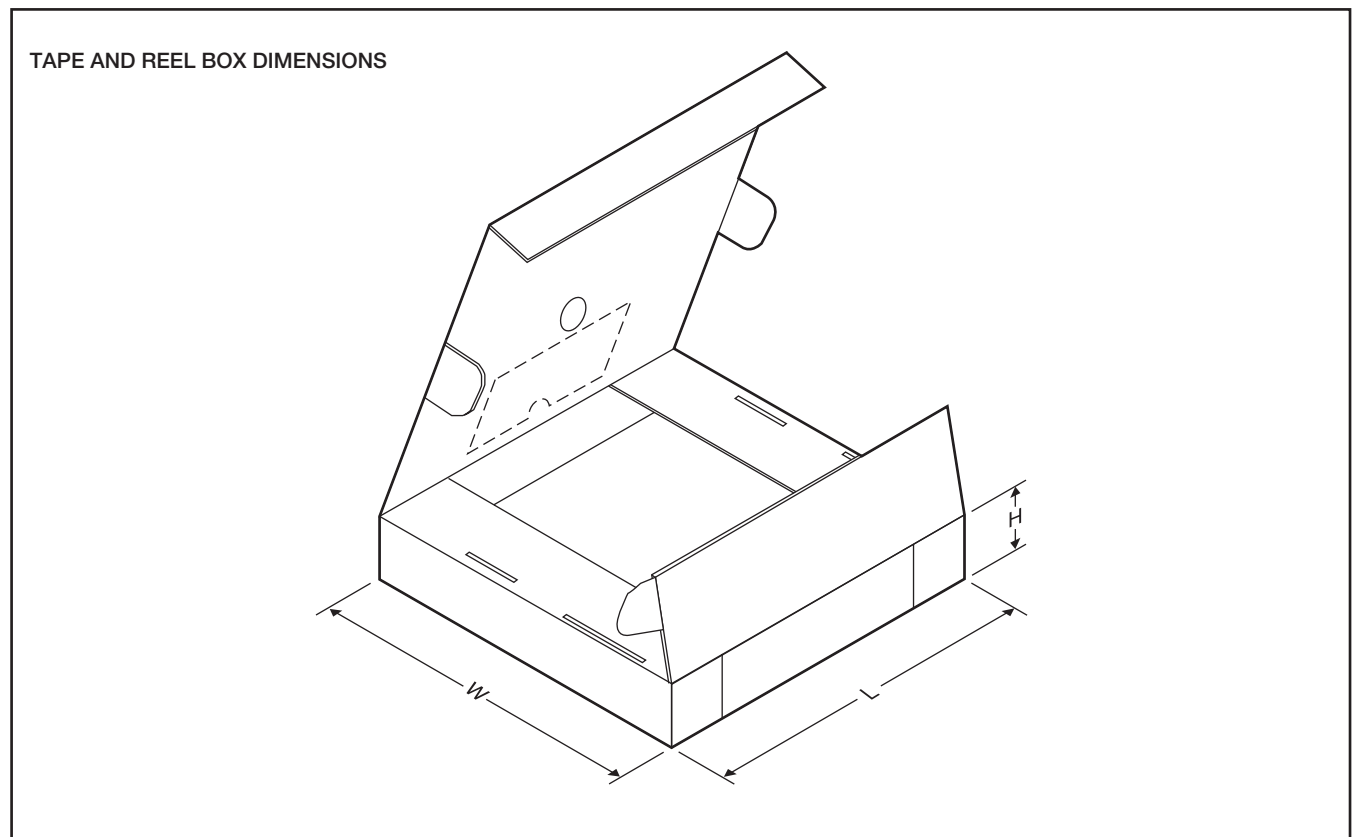
テープおよびリール・ボックス情報



*All dimensions are nominal

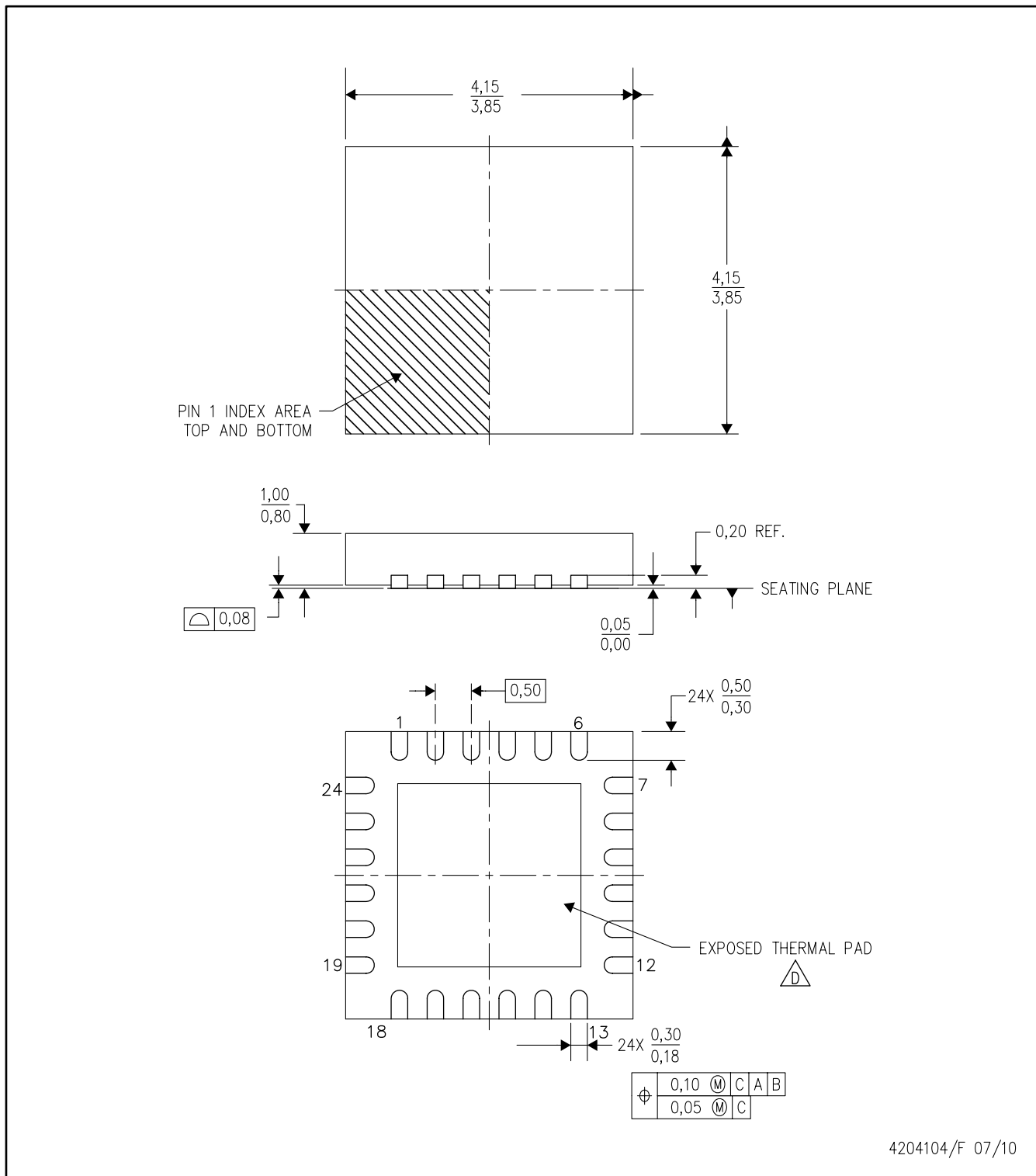
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
BQ24616RGET	VQFN	RGE	24	250	180.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2

パッケージ・マテリアル情報



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
BQ24616RGET	VQFN	RGE	24	250	190.5	212.7	31.8



- 注： A. 直線寸法はすべてミリメートル単位です。寸法および許容誤差は、ASME Y14.5M-1994によります。
 B. 本図は予告なしに変更することがあります。
 C. QFN(クワッド・フラットバック・ノーリード)パッケージ構造。
 D. パッケージのサーマルパッドは、熱的および機構的特性を得るために基板に半田付けする必要があります。
 露出サーマルパッドの寸法に関する詳細は、製品データシートをご覧ください。
 E. JEDEC MO-220に準拠します。

サーマルパッド・メカニカル・データ

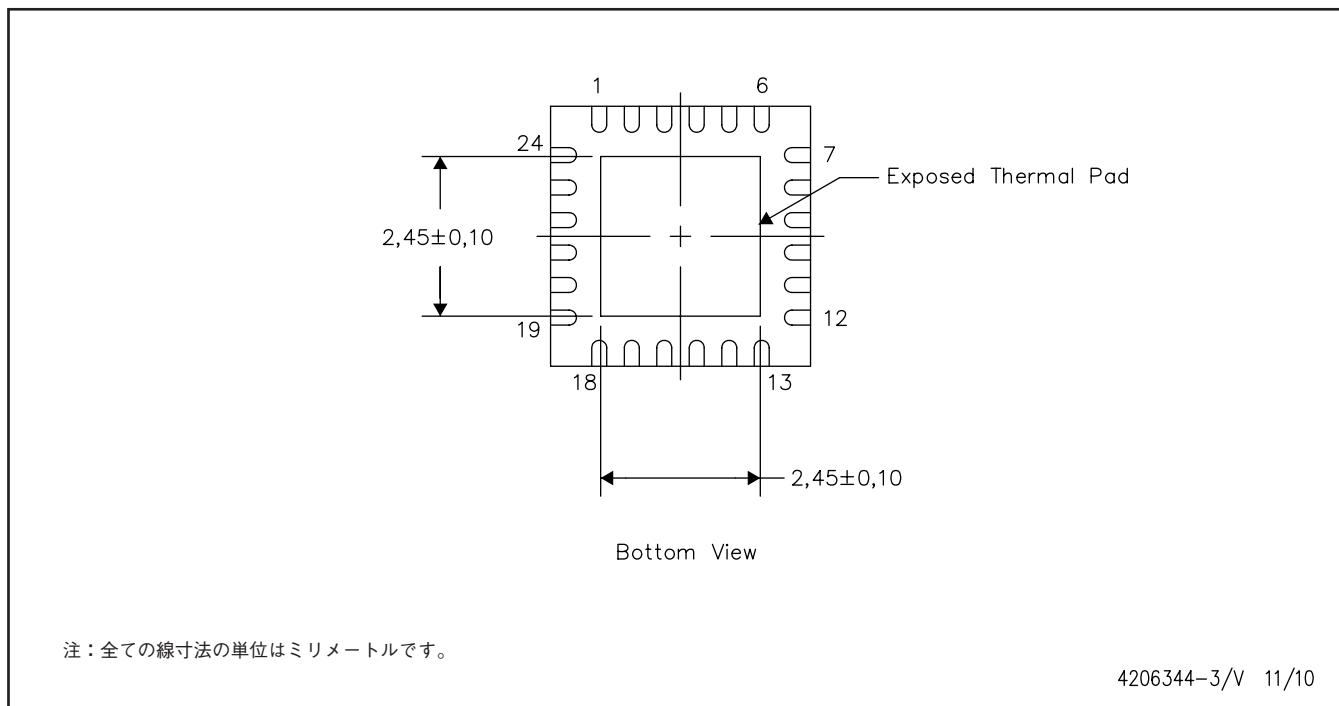
RGE (S-PVQFN-N24)

熱特性について

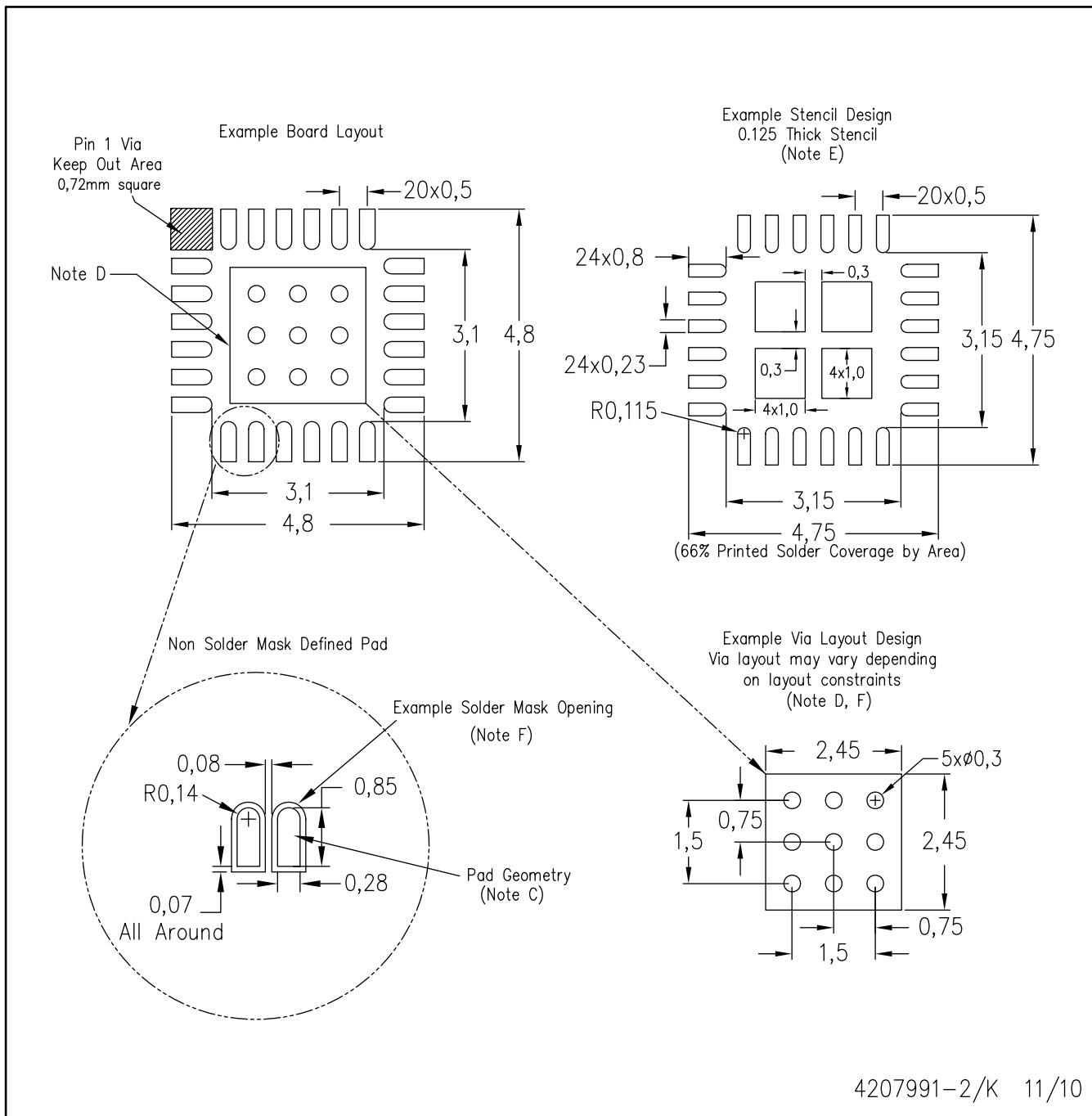
このパッケージには、外部ヒートシンクに直接接続するように設計された、露出したサーマルパッドが装備されています。このサーマルパッドは、プリント基板 (PCB) をヒートシンクとして使用できるように、PCBに直接半田付けする必要があります。また、サーマルビアを使用して、サーマルパッドをグランドプレーンまたはPCB内に設計された特別なヒートシンク構造に直接接続することができます。この設計により、ICからの熱伝導が最適化されます。

QFN (Quad Flatpack No-Lead) パッケージとその利点については、アプリケーションレポート『Quad Flatpack No-Lead Logic Packages』(Texas Instruments文献番号SLUA271)を参照してください。このドキュメントは、ホームページwww.ti.comで入手できます。

このパッケージの露出したサーマルパッドの寸法を次の図に示します。



サーマルパッド寸法図



- 注： A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. 代替設計については、資料IPC7351を推奨します。
 D. このパッケージは、基板上のサーマル・パッドに半田付けされるように設計されています。熱に関する具体的な情報、ビア要件、および推奨基板レイアウトについては、アプリケーション・ノート『Quad Flat-Pack Packages』(TI文献番号 SLUA271) および製品データシートを参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。
 E. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。ステンシル設計上の考慮事項については、IPC 7525を参照してください。
 F. 半田マスクの許容差については、基板組み立て拠点にお問い合わせください。

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは承認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超過してなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上