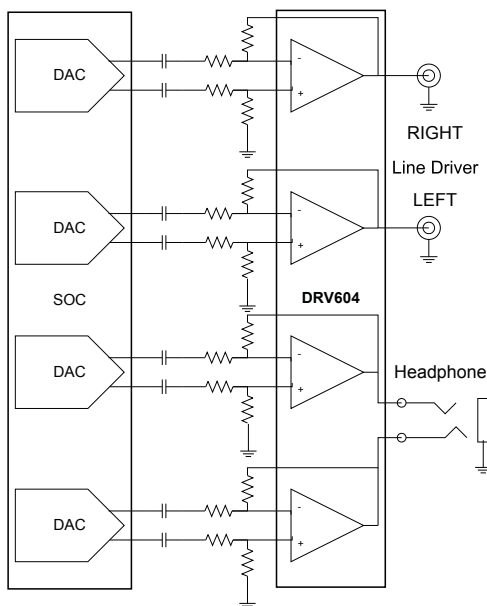


DirectPath™ 2Vrms、可変ゲイン、 ライン・ドライバおよびヘッドホン・アンプ

特長

- DirectPath™
 - ポップ音/クリック音を防止
 - 出力DCブロッキング・コンデンサが不要
- 電源電圧：3.0V ~ 3.7V
- 低ノイズ、低THD
 - SNR > 109dB
 - V_n (typ) < 7 μ Vrms、20Hz ~ 20kHz
 - THD+N < 0.002% (10k Ω)
- 出力電圧 (5k Ω 負荷)
 - 2Vrms (電源電圧3.3V時)
- ステレオDirectPath™ヘッドホン：
 - 40mW (32 Ω 、電源電圧3.3V)
 - 安定負荷範囲：16 Ω ~ ∞ Ω
- 差動入力
- 電力センスUVPによるブラウンアウト保護
- 短絡保護と過熱保護
- ± 8 kVのIEC ESD保護
- DRV602およびDRV603と互換性のあるフットプリント
- デュアル・ライン・ドライバ構成をサポート



Gate Drive、PowerPAD は、テキサス・インスツルメンツの商標です。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本 TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本 TI による和文資料は、あくまでも TI 正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TI および日本 TI は、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

アプリケーション

- 液晶テレビ、プラズマ・テレビ
- Blu-ray Disc™ プレーヤー、DVD プレーヤー
- ミニ/マイクロ・コンボ・システム
- サウンドカード

概要

DRV604は、出力DCブロッキング・コンデンサが不要なため部品数およびコストを削減できるように設計された、ステレオ・ヘッドホン出力付きの2Vrmsポップフリー・ステレオ・ライン・ドライバです。このデバイスは、サイズおよびコストが設計上重要なパラメータとなる単一電源回路に対して最適です。

TIが特許を持つDirectPath™テクノロジーを使用して設計されたDRV604は、5k Ω の負荷に対して2Vrmsを駆動できます。ヘッドホン出力は、3.3Vの電源から32 Ω の負荷にクリーンな40mWを供給できます。このデバイスは差動入力を持ち、-1V/V ~ -10V/Vのゲイン範囲をサポートする外部ゲイン設定抵抗を使用します。ヘッドホン出力およびライン出力では、単純なESD保護回路によって ± 8 kVのIEC ESD保護を実現します。DRV604は、ポップ音のないオン/オフ制御のための内蔵イネーブル制御を備えています。DRV604は、内蔵コンパレータを使用して外部電源電圧を監視し、ブラウンアウト状態中にシャットダウンすることにより、アップストリームのオーディオDACでクリック音やポップ音が発生するのを防ぎます。

オーディオ製品でDRV604を使用すると、ヘッドホン出力および2Vrms出力を生成する従来の方法と比較して、部品数を大きく減らすことができます。DRV604では、5.6Vppの出力を生成するために3.3V以上の電源は必要とせず、分割レール電源も必要ありません。DRV604には、独自のチャージ・ポンプが内蔵され、クリーンでポップ音のないグラウンド・バイアスの2Vrms出力を供給する負電源レールを生成できます。

DRV604は、28ピンHTSSOPパッケージで供給されます。ヘッドホン・アンプのないステレオ・ライン・ドライバについては、DRV603を参照してください。



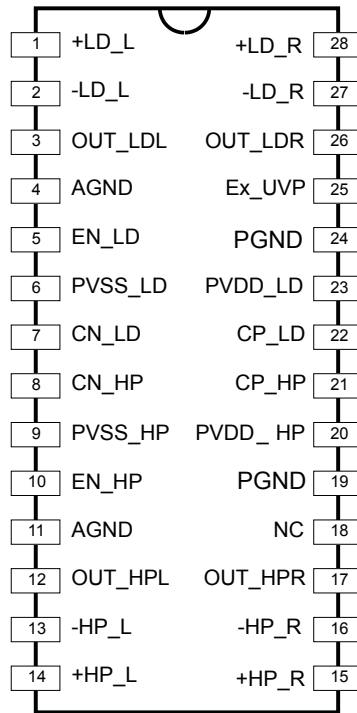
静電気放電対策

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切な ESD 保護方法を用いて、取扱いと保存を行うようにして下さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

製品情報

ピン配置

DRV604は、熱特性強化型28ピンHTSSOPパッケージ（PWP）で供給されます。



ピン機能

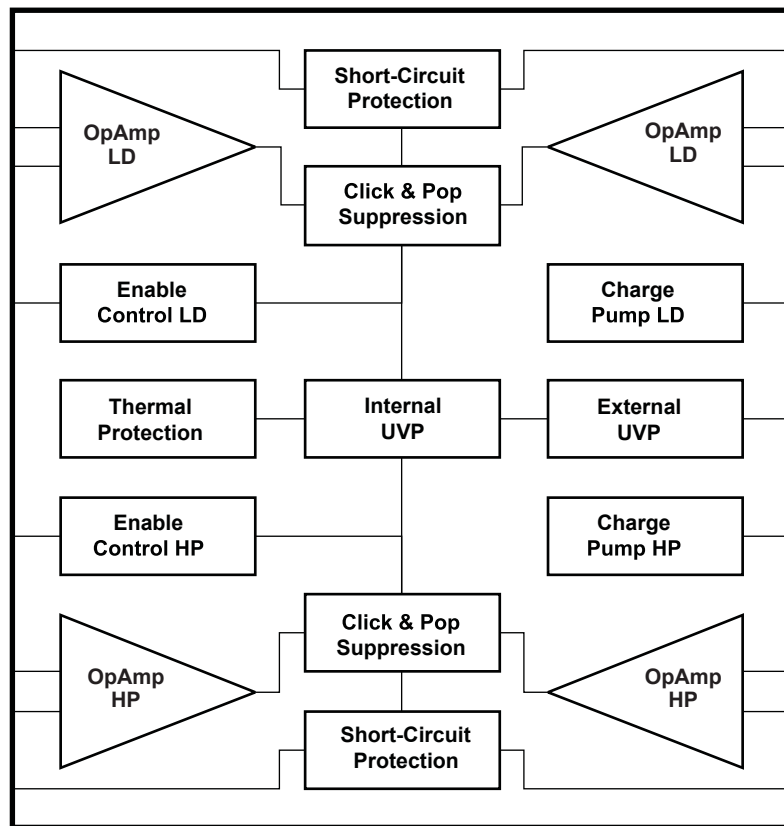
| ピン | | 機能 ⁽¹⁾ | 概要 |
|---------|-------|-------------------|----------------------------------|
| 名前 | PWP番号 | | |
| +LD_L | 1 | I | 正入力、ライン・ドライバ左 |
| -LD_L | 2 | I | 負入力、ライン・ドライバ左 |
| OUT_LDL | 3 | O | 出力、ライン・ドライバ左 |
| AGND | 4 | P | アナログ・グランド |
| EN_LD | 5 | I | ライン・ドライバのイネーブル、アクティブ・ハイ |
| PVSS_LD | 6 | O | ライン・ドライバのチャージ・ポンプ負電源電圧出力 |
| CN_LD | 7 | I/O | チャージ・ポンプのフライング・コンデンサ負接続、ライン・ドライバ |
| CN_HP | 8 | I/O | チャージ・ポンプのフライング・コンデンサ負接続、ヘッドホン |
| PVSS_HP | 9 | O | ヘッドホンのチャージ・ポンプ負電源電圧出力 |
| EN_HP | 10 | I | ヘッドホンのイネーブル、アクティブ・ハイ |
| AGND | 11 | P | アナログ・グランド |
| OUT_HPL | 12 | O | 出力、ヘッドホン左 |
| -HP_L | 13 | I | 負入力、ヘッドホン左 |
| +HP_L | 14 | I | 正入力、ヘッドホン左 |
| +HP_R | 15 | I | 正入力、ヘッドホン右 |
| -HP_R | 16 | I | 負入力、ヘッドホン右 |

(1) I = 入力、O = 出力、P = 電源

ピン機能 (続き)

| ピン | | 機能 (1) | 説明 |
|---------|-------|--------|----------------------------------|
| 名前 | PWP番号 | | |
| OUT_HPR | 17 | O | 出力、ヘッドホン右 |
| NC | 18 | | 未接続 |
| PGND | 19 | P | チャージ・ポンプのパワー・グラウンド、ヘッドホン |
| PVDD_HP | 20 | P | ヘッドホン電源電圧、正電源に接続、内部でピン23に接続 |
| CP_HP | 21 | I/O | チャージ・ポンプのフライング・コンデンサ正接続、ヘッドホン |
| CP_LD | 22 | I/O | チャージ・ポンプのフライング・コンデンサ正接続、ライン・ドライバ |
| PVDD_LD | 23 | P | ライン・ドライバ電源電圧、正電源に接続、内部でピン20に接続 |
| PGND | 24 | P | チャージ・ポンプのパワー・グラウンド、ライン・ドライバ |
| Ex_UVP | 25 | I | 外部低電圧保護 |
| OUT_LDR | 26 | O | 出力、ライン・ドライバ右 |
| -LD_R | 27 | I | 負入力、ライン・ドライバ右 |
| +LD_R | 28 | I | 正入力、ライン・ドライバ右 |

システム・ブロック図



ご発注の手引き (1)

| T _A | パッケージ | 概要 |
|----------------|-----------|------|
| -40°C-85°C | DRV604PWP | 28ピン |

(1) 最新のパッケージおよびご発注情報については、このデータ・シートの巻末にある「付録：パッケージ・オプション」を参照するか、または TI の Web サイト (www.ti.com または www.tij.co.jp) をご覧ください。

絶対最大定格

動作温度範囲内（特に記述のない限り）⁽¹⁾

| | DRV604PWP | 単位 |
|-------------------------|----------------------|--------------------|
| PVDD~GND | -0.3 to 4.5 | V |
| 入力電圧、 V_I | PVSS-0.3 to PVDD+0.3 | V |
| 最小負荷インピーダンス-ライン出力 | 1000 | Ω |
| 最小負荷インピーダンス-ヘッドホン出力 | 8 | Ω |
| EN_LD~GND | -0.3 to PVDD+0.3 | V |
| EN_HP~GND | -0.3 to PVDD+0.3 | V |
| 最大動作ジャンクション部温度範囲、 T_J | -40 to 150 | $^{\circ}\text{C}$ |
| 保存温度 | -40 to 150 | $^{\circ}\text{C}$ |

(1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

定格熱抵抗⁽¹⁾

| パッケージ | $R_{\theta JP}(^{\circ}\text{C}/\text{W})$ | $R_{\theta JA}(^{\circ}\text{C}/\text{W})$ | $R_{\psi JT}(^{\circ}\text{C}/\text{W})$ |
|-----------|--|--|--|
| DRV604PWP | 0.72 | 28 | 0.45 |

(1) PowerPADをTI推奨基板に半田付け

推奨動作条件

動作温度範囲内（特に記述のない限り）

| | | 最小 | 公称 | 最大 | 単位 | |
|------------|----------------|--------------|-----|-----|-----|--------------------|
| PVDD | 電源 | DC電源電圧 | 3.0 | 3.3 | 3.7 | V |
| R_L (HP) | 負荷インピーダンス | | 32 | 32 | | Ω |
| R_L (LD) | | | 5 | 10 | | k Ω |
| V_{IL} | “Low” レベル入力電圧 | EN_LD, EN_HP | 38 | 40 | 43 | %PVDD |
| V_{IH} | “High” レベル入力電圧 | EN_LD, EN_HP | 57 | 60 | 66 | %PVDD |
| T_A | 周囲温度 | | -40 | 25 | 85 | $^{\circ}\text{C}$ |

電気的特性

PVDD_LD = PVDD_HP = 3.3 V, R_{LD} = 5 kΩ, R_{HP} = 32 Ω, R_{FB} = 20 kΩ, R_{IN} = 10 kΩ, T_A = 25°C, チャージ・ポンプ: C_{CP_LD} = C_{CP_HP} = 1.0 μF (特に記述のない限り)

| パラメータ | 測定条件 | DRV604 | | | 単位 |
|-----------------------------|--------------------|--|----|-----|----------|
| | | 最小 | 標準 | 最大 | |
| V _{os} | 出力オフセット電圧 | PVDD = 3.3 V | | | 1 mV |
| PSRR | 電源除去比 | 70 | 80 | | dB |
| V _{OH} | “High” レベル出力電圧 | PVDD = 3.3 V | | | 3.1 V |
| V _{OL} | “Low” レベル出力電圧 | PVDD = 3.3 V | | | -3.05 V |
| V _{uvp_on} | PVDD、低電圧検出 内部低電圧検出 | Internal under-voltage detection. | | | 2.8 V |
| V _{uvp_hysteresis} | PVDD、低電圧検出、ヒステリシス | | | | 200 mV |
| V _{uvp} | 外部低電圧検出 | | | | 1.25 V |
| I _{Hys} | 外部低電圧検出ヒステリシス電流 | | | | 5 μA |
| F _{cp} | チャージ・ポンプのスイッチング周波数 | 260 | | 700 | kHz |
| I _{IH} | “High” レベル入力電流 | PVDD = 3.3 V, V _{IH} = PVDD, EN_HP, EN_LD | | | 1 μA |
| I _{IL} | “Low” レベル入力電流 | PVDD = 3.3 V, V _{IL} = 0 V, EN_HP, EN_LD | | | 1 μA |
| I _(PVDD) | 電源電流、無負荷 | PVDD, EN_LD, EN_HP = 3.3 V | | | 15 25 35 |
| | 電源電流、ライン・ドライバ、無負荷 | PVDD, EN_LD = 3.3 V, EN_HP = GND | | | 12 |
| | 電源電流、ヘッドホン、無負荷 | PVDD, EN_LD = GND, EN_HP = 3.3 V | | | 13 |
| | 電源電流、ディスエーブル | PVDD = 3.3 V, EN_LD, EN_HP = GND, Ex_UVP = GND | | | 2.5 5 |
| T _{sd} | 過熱シャットダウン | | | | 150 °C |
| | 過熱保護ヒステリシス | | | | 15 °C |

電気的特性、ライン・ドライバ

PVDD_LD = PVDD_HP = 3.3 V, R_{load} = 5 kΩ, R_{FB} = 20 kΩ, R_{IN} = 10 kΩ, T_A = 25°C, チャージ・ポンプ: C_{CP_LD} = C_{CP_HP} = 1.0 μF (特に記述のない限り)

| パラメータ | 測定条件 | DRV604 | | | 単位 |
|-----------------------|-----------------------|--|----|----|----------|
| | | 最小 | 標準 | 最大 | |
| V _O | 出力電圧、出力が同相 | 1% THD+N, f = 1 kHz, 10 kΩ 負荷 | | | 2.1 Vrms |
| THD+N | 全高調波歪+ノイズ | f = 1 kHz, 10 kΩ 負荷, V _O = 2 Vrms | | | 0.001% |
| SNR | 信号対雑音比 | A-weighted, AES17 フィルタ, 2 Vrms 基準 | | | 109 dB |
| DNR | ダイナミック・レンジ | A-weighted, AES17 フィルタ, 2 Vrms 基準 | | | 109 dB |
| V _n | ノイズ電圧 | A-weighted, AES17 フィルタ | | | 7 μV |
| | スルー・レート | | | | 4.5 V/μS |
| GBW | ユニティ・ゲイン帯域幅 | | | | 8 MHz |
| | クロストーク - ラインL-RおよびR-L | 10 kΩ 負荷, V _O = 2 Vrms | | | -100 dB |
| V _{incm_pos} | 正の同相モード入力電圧 | | | | +2.0 V |
| V _{incm_neg} | 負の同相モード入力電圧 | | | | -3.0 V |
| I _{limit} | 電流制限 | PVDD = 3.3 V | | | 60 mA |
| | 最大容量性負荷 | | | | 220 pF |

電気的特性、ヘッドホン

PVDD_LD = PVDD_HP = 3.3 V, R_{HP} = 32 Ω, T_A = 25°C, チャージ・ポンプ : C_{CP_LD} = C_{CP_HP} = 1.0 μF (特に記述のない限り)

| パラメータ | 測定条件 | DRV604 | | | 単位 |
|-----------------------|-------------|---|----|----|--------|
| | | 最小 | 標準 | 最大 | |
| P _O | 出力電力、出力が同相 | THD+N = 1%, f = 1 kHz、32 Ω 負荷 | | | mW |
| V _O | 出力電圧、出力が同相 | THD+N = 1%, f = 1 kHz、32 Ω 負荷 | | | Vrms |
| THD+N | 全高調波歪+ノイズ | f = 1 kHz、32 Ω 負荷、P _O = 40 mW | | | 0.02% |
| | | f = 1 kHz、5 kΩ 負荷、V _O = 2 Vrms | | | 0.001% |
| SNR | 信号対雑音比 | A-weighted、AES17フィルタ、1.45Vrms基準 (32Ω負荷に対して66mW) | | | 106 |
| | | A-weighted、AES17フィルタ、2Vrms基準、5kΩ負荷 | | | 109 |
| DNR | ダイナミック・レンジ | A-weighted、AES17フィルタ、1.45Vrms基準 (32Ω負荷に対して66mW) | | | 106 |
| | | A-weighted、AES17フィルタ、2Vrms基準、5kΩ負荷 | | | 109 |
| V _n | ノイズ電圧 | A-weighted、AES17フィルタ | | | μV |
| | スルー・レート | | | | V/μS |
| GBW | ユニティ・ゲイン帯域幅 | | | | MHz |
| クロストーク | チャンネル間 | f = 1 kHz, R _{load} = 32 Ω, P _O = 40 mW | | | dB |
| V _{incm_pos} | 正の同相モード入力電圧 | | | | V |
| V _{incm_neg} | 負の同相モード入力電圧 | | | | V |
| I _{limit} | 出力電流制限 | | | | mA |
| | 最大容量性負荷 | | | | pF |

標準の特性、ライン・ドライバ

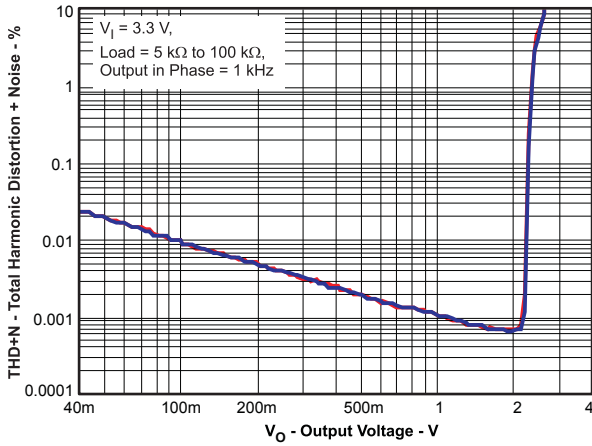


図1. THD+N 対 出力電圧

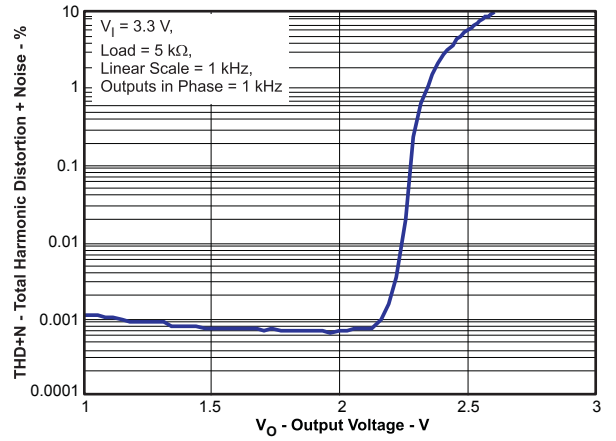


図2. THD+N 対 出力電圧、リニア・スケール

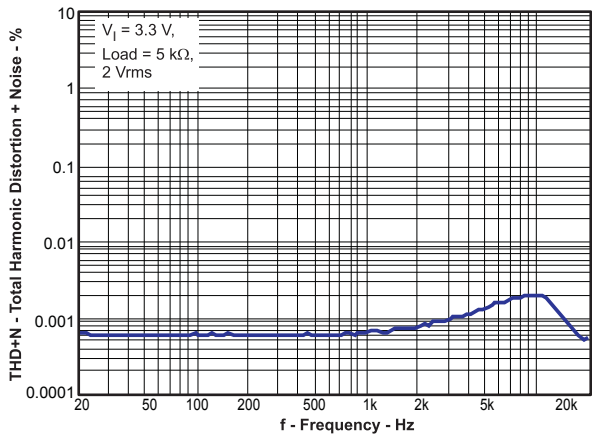


図3. THD+N 対 周波数

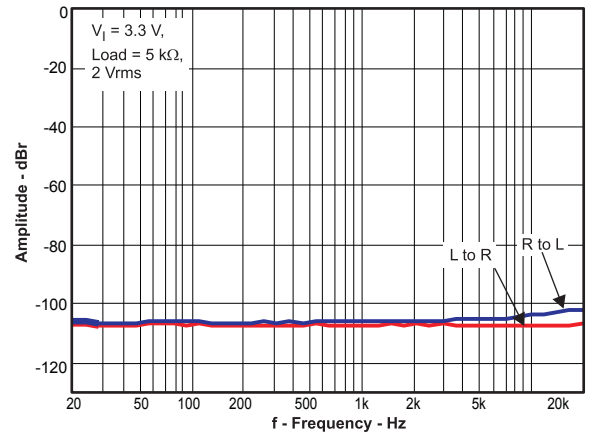


図4. チャンネル・セパレーション

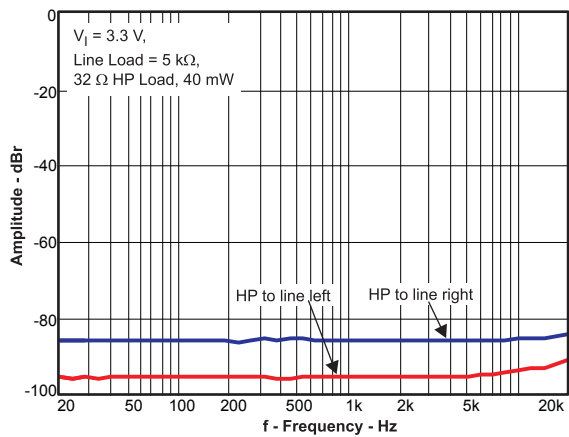


図5. ヘッドホン-ライン・ドライバ間クロストーク

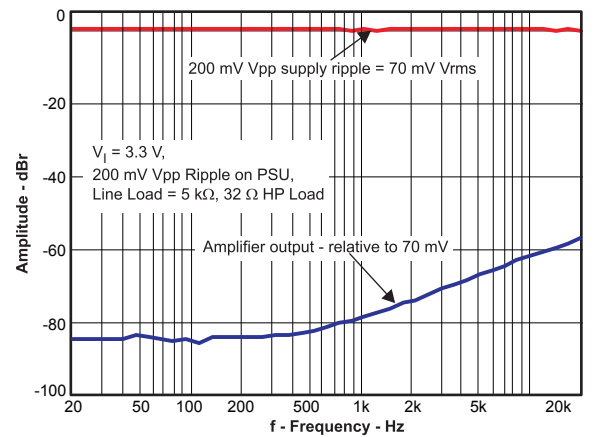


図6. AC PSRR、Ksvr

標準的特性、ヘッドホン

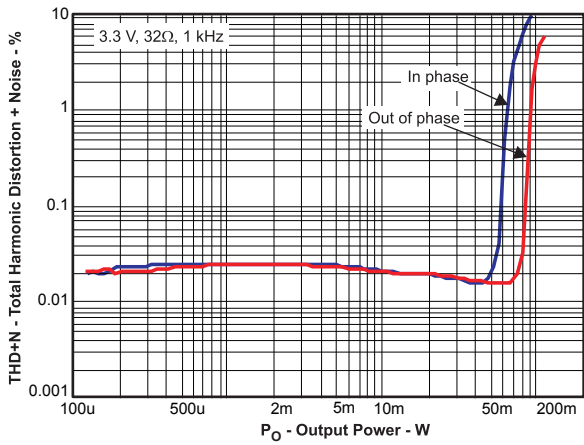


図7. THD+N 対 出力電力

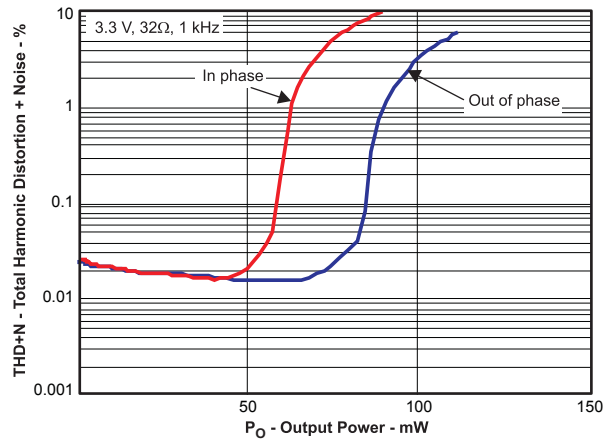


図8. THD+N 対 出力電力、リニア・スケール

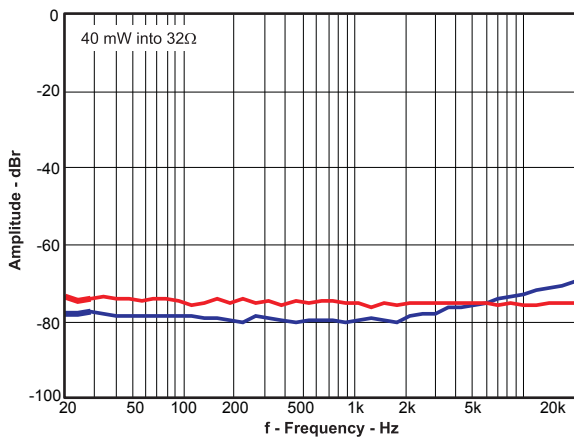


図9. チャンネル・セパレーション

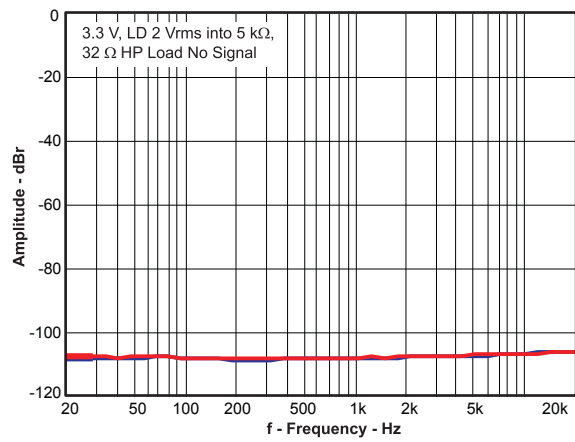


図10. ライン・ドライバ・ヘッドホン間クロストーク

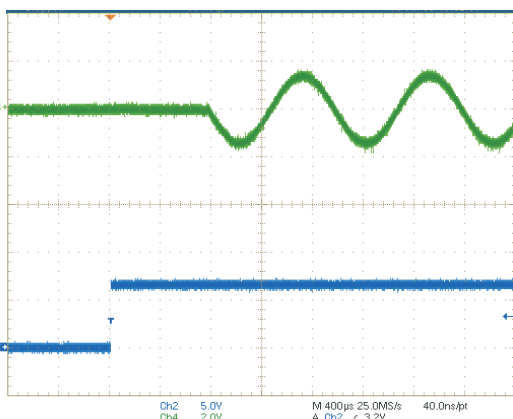


図11. 開始

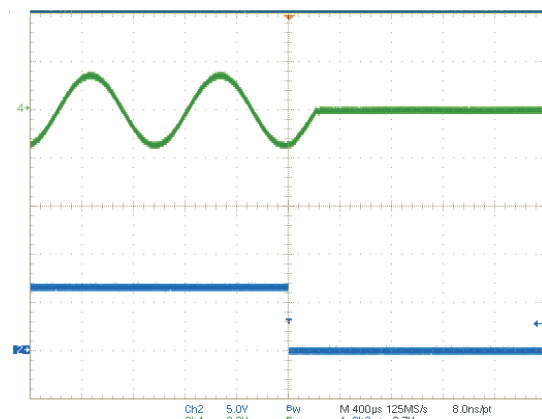


図12. 停止

アプリケーション情報

ライン・ドライバ・アンプ

一般的な単一電源のヘッドホンおよびライン・ドライバ・アンプは、DCブロッキング・コンデンサを必要とします。図13の上側の図は、従来のライン・ドライバ・アンプでの負荷接続および出力信号を示しています。

ほとんどの場合、ヘッドホン・アンプのDCブロッキング・コンデンサは大きな値を有しています。また、ヘッドホンとライン・ドライバの両方に対して、起動時のクリック音やポップ音を最小限に抑えるためにミュート回路が必要となります。これらの出力コンデンサやミュート回路は、PCB実装領域を増やし、組み立てコストを増加させ、オーディオ出力信号の忠実度を低下させる場合があります。

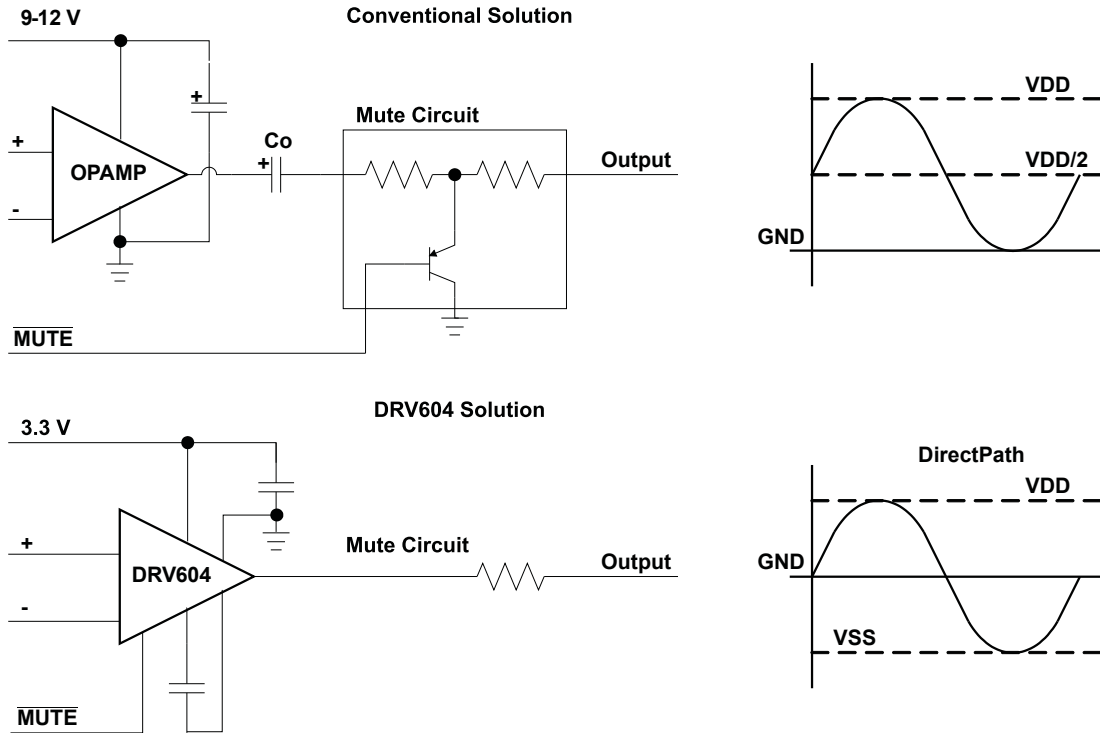


図13. 従来およびDirectPathのヘッドホン/ライン・ドライバ

DirectPath™アンプ・アーキテクチャは、単一電源で動作しますが、内部のチャージ・ポンプを使用して負の電圧レールを提供します。

ユーザが提供する正のレールとICで生成される負のレールを組み合わせることにより、デバイスは実質的な分割電源モードで動作します。

出力電圧は0Vを中心として正レールまたは負レールにスイングできます。さらに、クリック/ポップ音低減回路を内蔵することで、DirectPath™アンプでは出力DCブロッキング・コンデンサを必要としません。

図13の下側のブロック図および波形は、グランド基準のヘッドホンおよびライン・ドライバ・アーキテクチャを示しています。これがDRV604のアーキテクチャです。

部品の選択

チャージ・ポンプ

チャージ・ポンプのフライング・コンデンサは、負電源電圧の生成時に電荷を転送する働きをします。最大の電荷転送を実現するには、PVSSコンデンサの容量がチャージ・ポンプ・コンデンサの容量以上である必要があります。低ESRのコンデンサが理想的であり、値は1μFが標準です。ヘッドホン部に対しては、1μFより小さいコンデンサ値は推奨できません。これは、低インピーダンス負荷での負電圧スイングが制限されるためです。

デカップリング・コンデンサ

DRV604は、DirectPath™アンプであり、ノイズと全高調波歪（THD）を低減するために適切な電源デカップリングを必要とします。等価直列抵抗（ESR）の低いセラミック・コンデンサ（標準で1 μ F）をデバイスのPVDDリードにできる限り近づけて配置するのが最適です。このデカップリング・コンデンサをDRV604の近くに配置することは、アンプの性能にとって重要です。より低い周波数のノイズ信号をフィルタリングするために、10 μ F以上のコンデンサをオーディオ・パワー・アンプの近くに配置することも有用ですが、このデバイスではPSRRが高いため、ほとんどのアプリケーションではこのコンデンサは不要です。

ゲイン設定抵抗の範囲

ゲイン設定抵抗 R_{in} および R_{fb} は、DRV604のノイズ、安定性、および入力コンデンサ・サイズが許容制限内に収まるよう選択する必要があります。電圧ゲインは、 R_{fb} を R_{in} で割った値として定義されます。選択する値が低すぎると、大きな入力AC結合コンデンサ C_{IN} が必要になります。選択する値が高すぎると、アンプのノイズが増加します。表1に、各ゲイン設定に対して推奨される抵抗値を示します。

表1. 推奨抵抗値

| 入力抵抗値、 R_{in} | 帰還抵抗値、 R_{fb} | 差動入力ゲイン | 反転入力ゲイン | 非反転入力ゲイン |
|-----------------|-----------------|----------|-----------|----------|
| 10 k Ω | 10 k Ω | 1.0 V/V | -1.0 V/V | 2.0 V/V |
| 10 k Ω | 15 k Ω | 1.5 V/V | -1.5 V/V | 2.5 V/V |
| 10 k Ω | 20 k Ω | 2.0 V/V | -2.0 V/V | 3.0 V/V |
| 4.7 k Ω | 47 k Ω | 10.0 V/V | -10.0 V/V | 11.0 V/V |

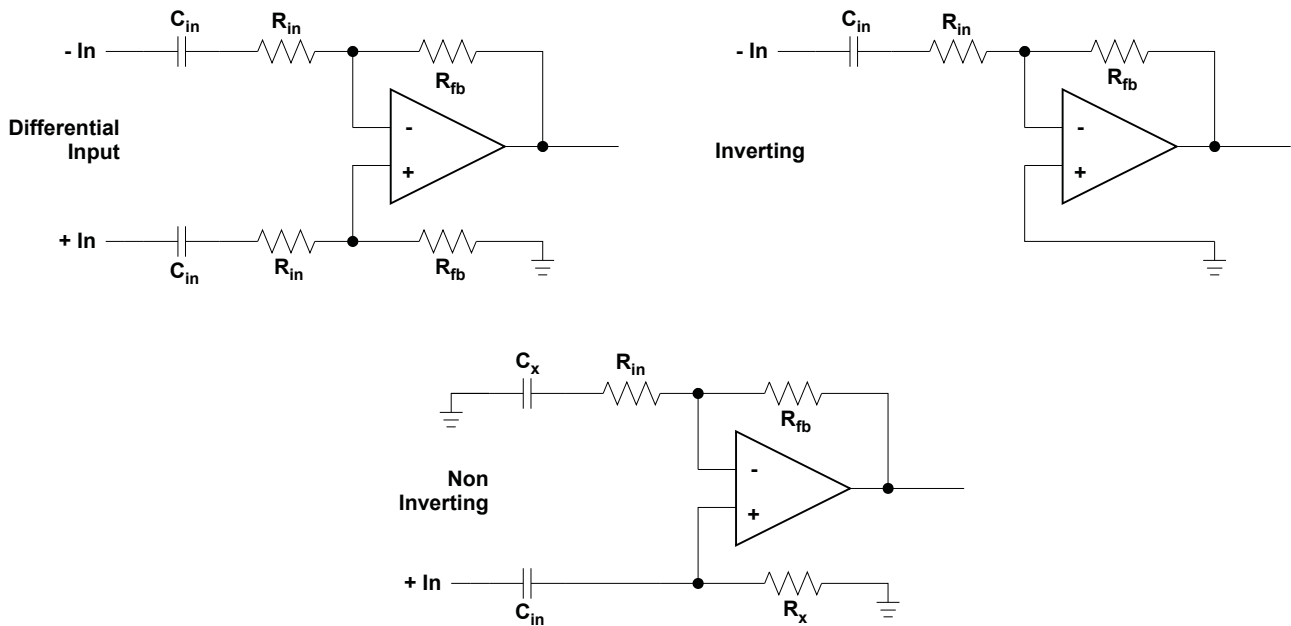
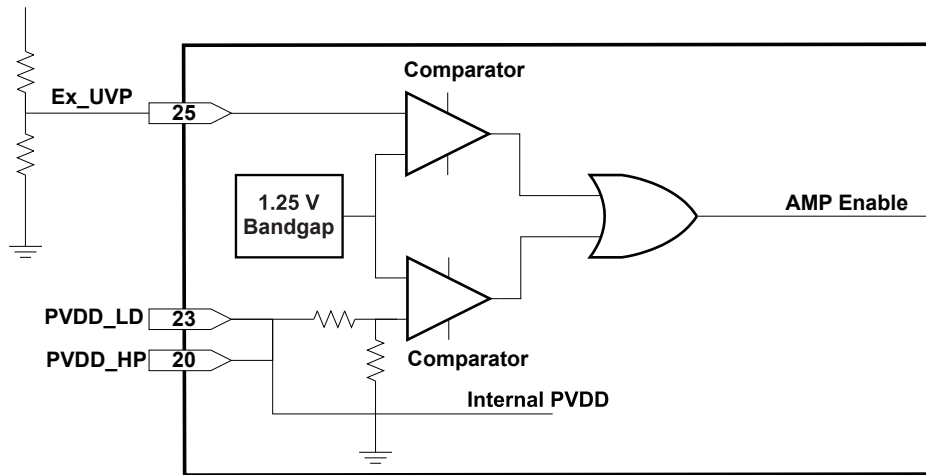


図14. 差動、反転、および非反転ゲイン構成

内部および外部低電圧検出とRESET出力

DRV604には、内部に高精度のバンドギャップ・リファレンス電圧と2つのコンパレータが搭載されています。1つは電源電圧PVDD_LDおよびPVDD_HPの監視に使用され、もう1つはピン25のユーザが選択可能な外部電圧の監視に使用されます。内部PVDD監視は、2.8V（ヒステリシス200mV）に設定されています。

外部低電圧検出を使用して、入力デバイスにポップ音が発生する前にDRV604をシャットダウンすることができます。Ex_UVPピンのシャットダウン・スレッシュホールドは1.25Vです。分圧抵抗を使用して、アプリケーションに適したシャットダウン・スレッシュホールドおよびヒステリシスを設定できます。



選択するスレッショールドは次のように求めることができます。

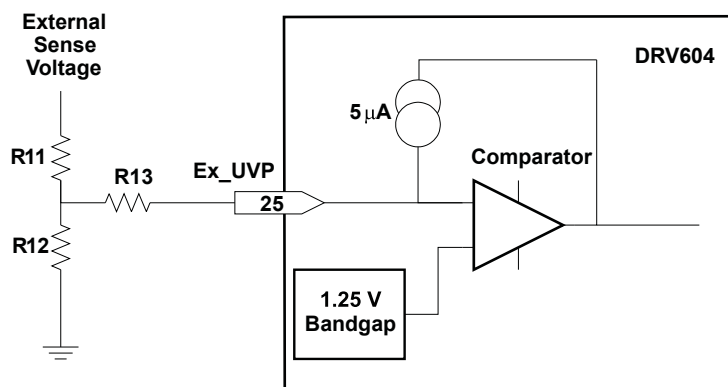
$$V_{\text{UVP}} = 1.25 \text{ V} \times \frac{(R11 + R12)}{R12} \quad (1)$$

$$V_{\text{Hysteresis}} = 5 \mu\text{A} \times R13 \times \left(\frac{R11}{R12} + 1 \right) \quad (2)$$

ここで、 $R13 \gg R11 \parallel R12$ です。

例えば、 $V_{\text{UVP}}=4.5\text{V}$ でヒステリシスを400mVに設定するには、 $R11=10\text{k}\Omega$ 、 $R12=3\text{k}\Omega$ 、および $R13=22\text{k}\Omega$ を使用します。

電源のスパイクやノイズをフィルタリングするには、 $R12$ と並列にコンデンサを追加できます。



入力ブロッキング・コンデンサ

DRV604の入力ピンへのオーディオ信号と直列に、DC入力ブロッキング・コンデンサを追加する必要があります。これらのコンデンサは、オーディオソースのDC成分をブロックし、DRV604の入力を適切にバイパスして性能を最大限に高めます。また、入力ブロッキング・コンデンサはDCゲインを1に制限し、出力のDCオフセット電圧を制限します。

これらのコンデンサは、入力抵抗 R_{in} とハイパス・フィルタを形成します。カットオフ周波数は、式1で計算されます。この計算で使用されている容量は、入力ブロッキング・コンデンサであり、抵抗は表1から選択された入力抵抗です。それにより、周波数および容量は、いずれか一方の値が与えられれば求めることができます。

$$f_{\text{cin}} = \frac{1}{2\pi \times R_{\text{in}} \times C_{\text{in}}} \quad C_{\text{in}} = \frac{1}{2\pi \times f_{\text{cin}} \times R_{\text{in}}} \quad (3)$$

RV604を2次フィルタとして使用

最近のオーディオDACの一部は、帯域外ノイズを除去するために外部ローパス・フィルタを必要とします。これは、標準的なオペアンプのように使用できるDRV604にもあてはまる可能性があります。いくつかのフィルタ・トポロジはシングルエンドと差動の両方で実装できます。下の図は、差動入力とシングルエンド入力のマルチ・フィードバック（MFB）型を示しています。

ソースからのDC成分を除去するAC結合コンデンサが示されています。これは、ソースからのすべてのDC成分をブロッキングするとともに、DCゲインを1に制限することで、出力DCオフセットを最小限に抑える働きをします。

各部品値は、次のWebサイトで提供されているTIのFilterPro™プログラムによって計算できます。

<http://focus.ti.com/docs/toolsw/folders/print/filterpro.html>

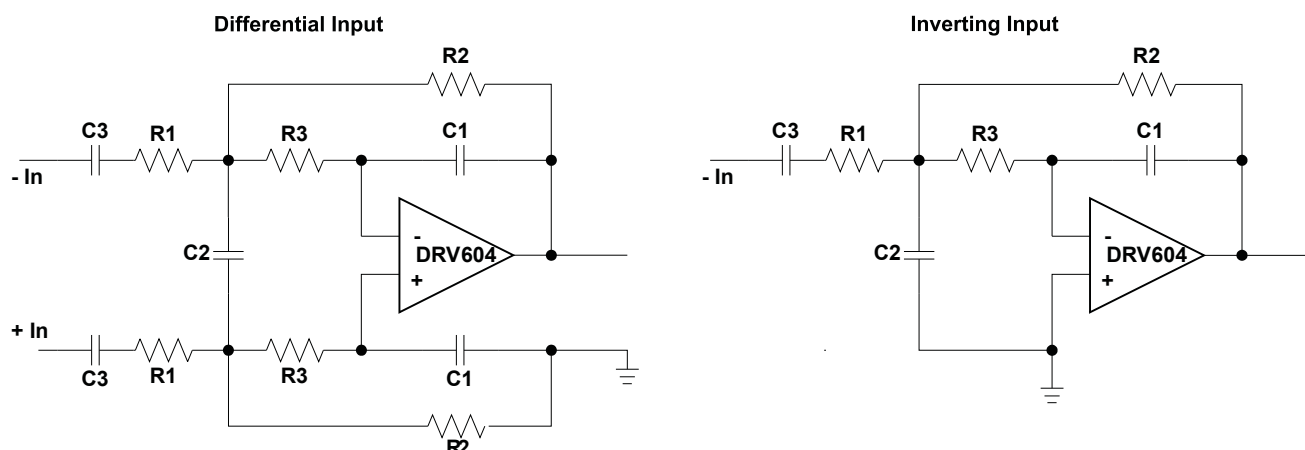


図15. 2次アクティブ・ローパス・フィルタ

抵抗値は、ノイズ低減のために小さくする必要がありますが、AC結合コンデンサのサイズを小さくするためには、ある程度大きい必要があります。C2は、中点をGNDに接続して2つに分割できます。それにより、同相モードの減衰が大きくなる場合があります。

ポップフリー・パワーアップ

電源電圧の上昇中または下降中にEN_LDおよびEN_HPまたはEx_UVPを“Low”に保持することで、ポップフリー・パワーアップを保証できます。EN_xxピンを“High”にアサートする前に、入力AC結合コンデンサが完全に充電されるまで、これらのピンを“Low”に保持する必要があります。それにより、AC結合の適切なプリチャージが行われ、ポップ音のないパワーアップが実現されます。図16に、推奨シーケンスを示します。

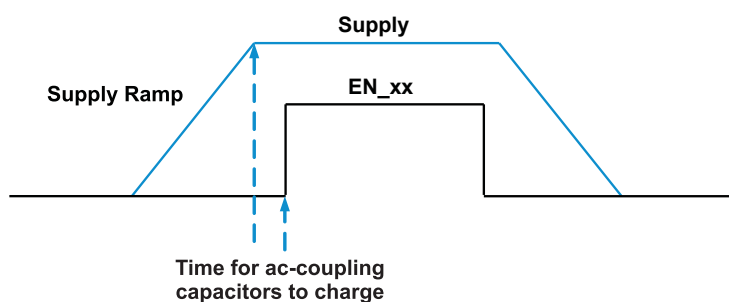


図16. パワーアップ/ダウン・シーケンス

デュアル・ステレオ・ライン・ドライバ

DRV604のヘッドホン・ステレオ・アンプは、ライン・ドライバとしても使用でき、5k Ω の負荷インピーダンス駆動条件にてライン・アンプと同じ高出力電圧能力を提供します。これにより、DRV604は、液晶テレビのデュアルSCART出力のようなアプリケーションに最適です。また、DVDやBlue-rayプレーヤーなどの複数ライン出力で、2個のDRV604を使用すれば、非常にスペース効率の良い8チャンネル・ライン出力を実現できます。

容量性負荷

DRV604は、220pFまでの高い容量性負荷を直接ドライブできます。それより高い容量性負荷は、ライン・ドライバ出力に対して47 Ω 以上の出力直列抵抗を追加することで対応できます。

レイアウトに関する推奨事項

DRV604EVMユーザ・ガイド (SLOU288) にDRV604の推奨レイアウトが記載されています。また、Gerberファイルをwww.ti.comからダウンロードできます。DRV604製品フォルダを開いて、Tools and Softwareフォルダを参照してください。

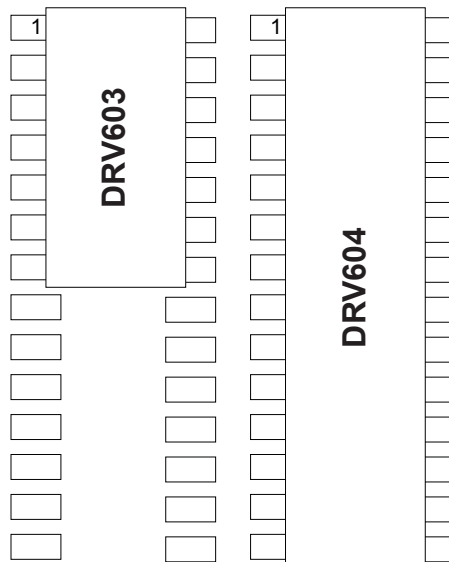
ゲイン設定抵抗 R_{in} および R_{fb} は、入力ピンの近くに配置する必要があります。それにより、これらの入力ピンの容量性負荷が最小限に抑えられ、DRV604の安定性を最大限に確保できます。

ハム干渉を最小限に抑えるため、グラウンド・パターンはスター・グラウンドとして配線することを推奨します。

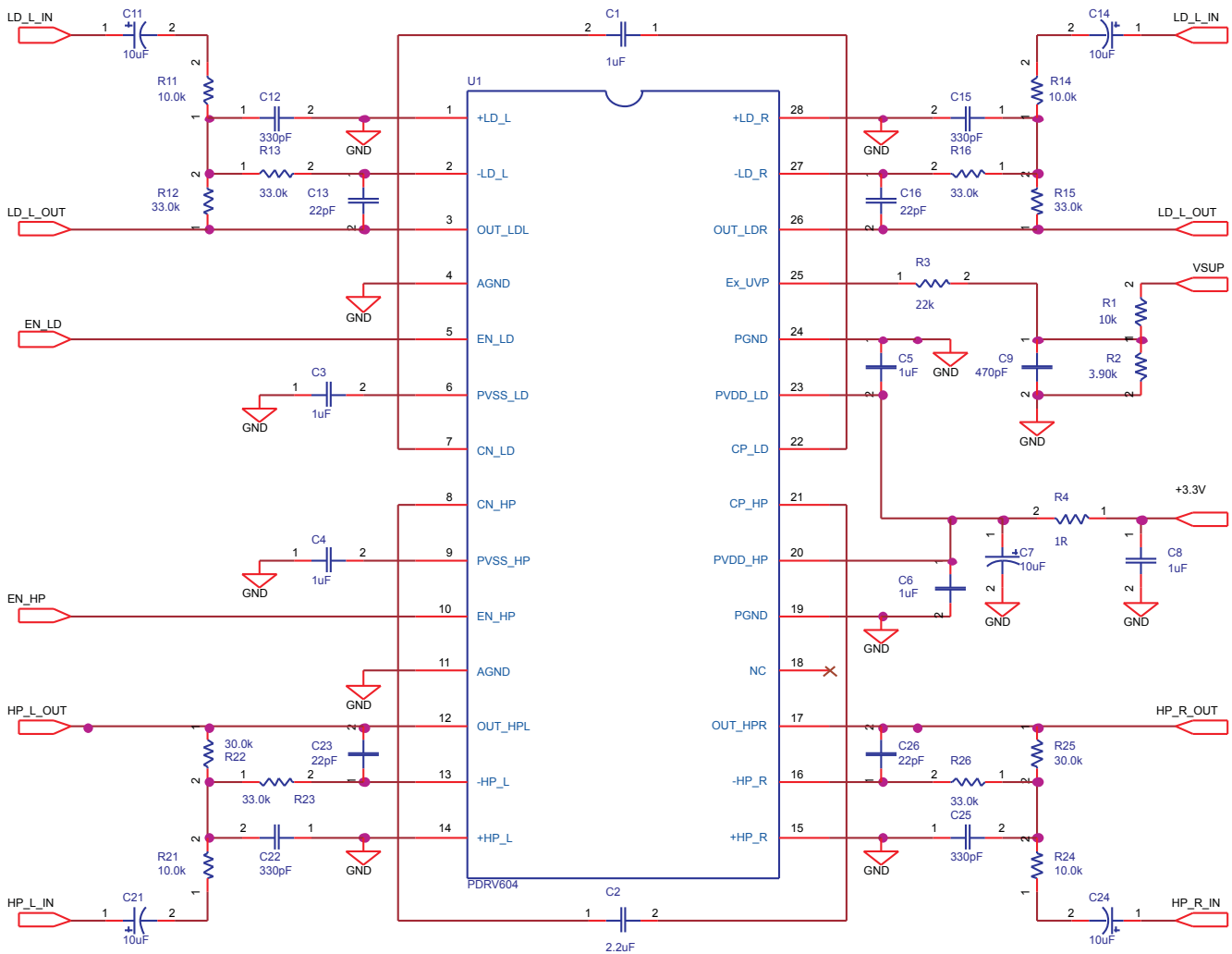
PVDD、PVSSデカップリング・コンデンサ、およびチャージ・ポンプ・コンデンサは、短いパターンで接続する必要があります。

DRV603と互換性のあるフットプリント

DRV604のステレオ・ライン・ドライバ部は、DRV603とピン・コンパチブルです。したがって、スタッフィング・オプションにより1つのPCBレイアウトで異なる出力構成が可能です。



アプリケーション回路



シングルエンド入力および出力、ライン部のゲインは3.3x、ヘッドホン部のゲインは3x。AC結合入力、ハイパス極1.6Hz、2次ローパス・フィルタ50kHz。

パッケージ情報

| Orderable Device | Status ⁽¹⁾ | Package Type | Package Drawing | Pins | Package Qty | Eco Plan ⁽²⁾ | Lead/Ball Finish | MSL Peak Temp ⁽³⁾ |
|------------------|-----------------------|--------------|-----------------|------|-------------|-------------------------|------------------|------------------------------|
| DRV604PWP | ACTIVE | HTSSOP | PWP | 28 | 50 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR |
| DRV604PWPR | ACTIVE | HTSSOP | PWP | 28 | 2000 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR |

(1) マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) および Green (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD：Pb-Free/Green 変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”（鉛フリー）は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

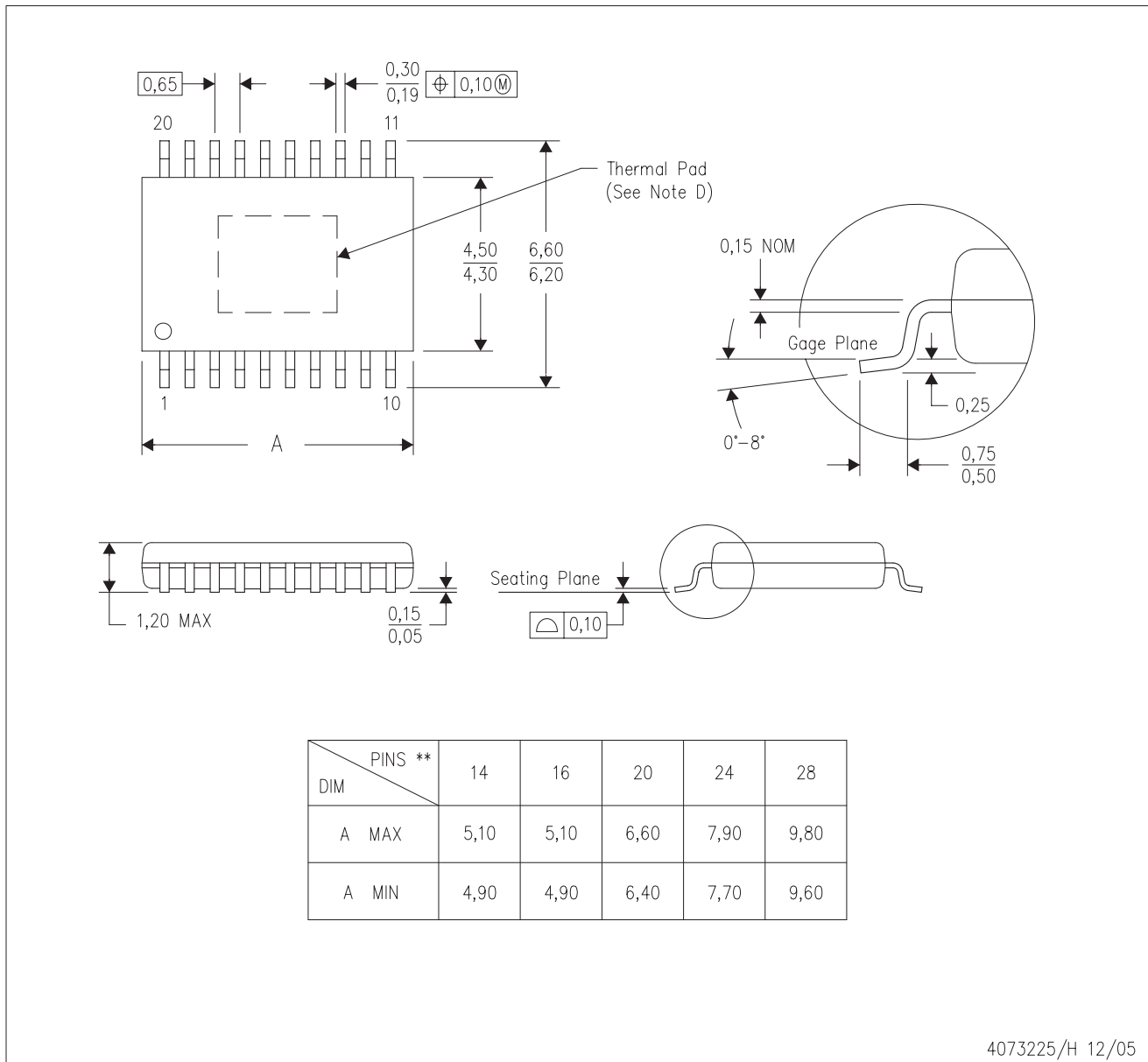
Pb-Free (RoHS Exempt)：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free” (RoHS 互換) に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない (均質な材質中の Br または Sb 重量が0.1%を超えない) ことを意味しています。

(3) MSL、ピーク温度 -- JEDEC 業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく適切な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

いかなる場合においても、そのような情報から生じたTIの責任は、このドキュメント発行時点でのTI製品の価格に基づくTIから顧客への合計購入価格（年次ベース）を超えることはありません。



4073225/H 12/05

注記:

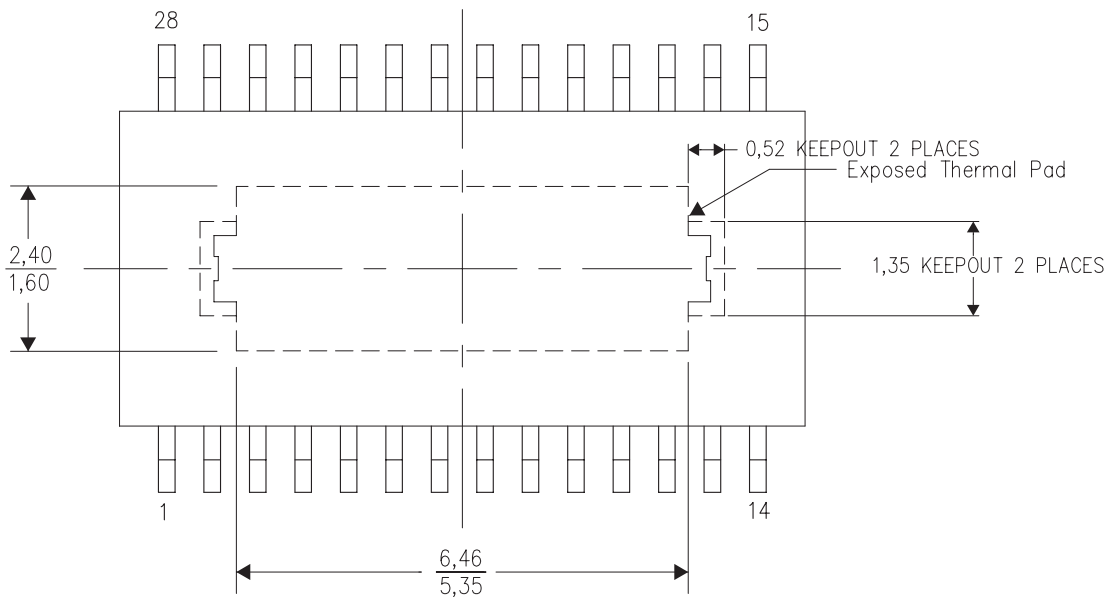
- A. 全ての線寸法の単位はミリメートルです。
- B. 図は予告なく変更することがあります。
- C. このパッケージは、基板上的サーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI 文献番号 SLMA002) を参照してください。これらのドキュメントは、ホームページ www.ti.com で入手できます。
- D. JEDEC MO-153 に準拠しています。

サーマル・インフォメーション

このPowerPAD™パッケージには、外付けヒートシンクに直に取り付けるように設計された露出放熱パッドを備えています。放熱パッドは、プリント基板（PCB）に直接半田付けしなくてはなりません。半田付け終了後、PCBはヒートシンクとして使用可能です。さらに、サーマル・ビアを使用することで、放熱パッドは、デバイス用の電気回路図に示すように適正な銅プレーンに直に取り付けることができ、あるいは、PCB内に組み込むような特殊ヒートシンク構造に取り付けることができます。この設計により、集積回路（IC）からの熱移動を最適化します。

PowerPADパッケージおよびその放熱機能の利用方法に関する追加情報については、技術資料、TI文献番号SLMA002、PowerPAD Thermally Enhanced Packageおよびアプリケーション資料、TI文献番号SLMA004、PowerPAD Made Easyをご覧ください。両文献は、www.ti.comにて入手可能です。

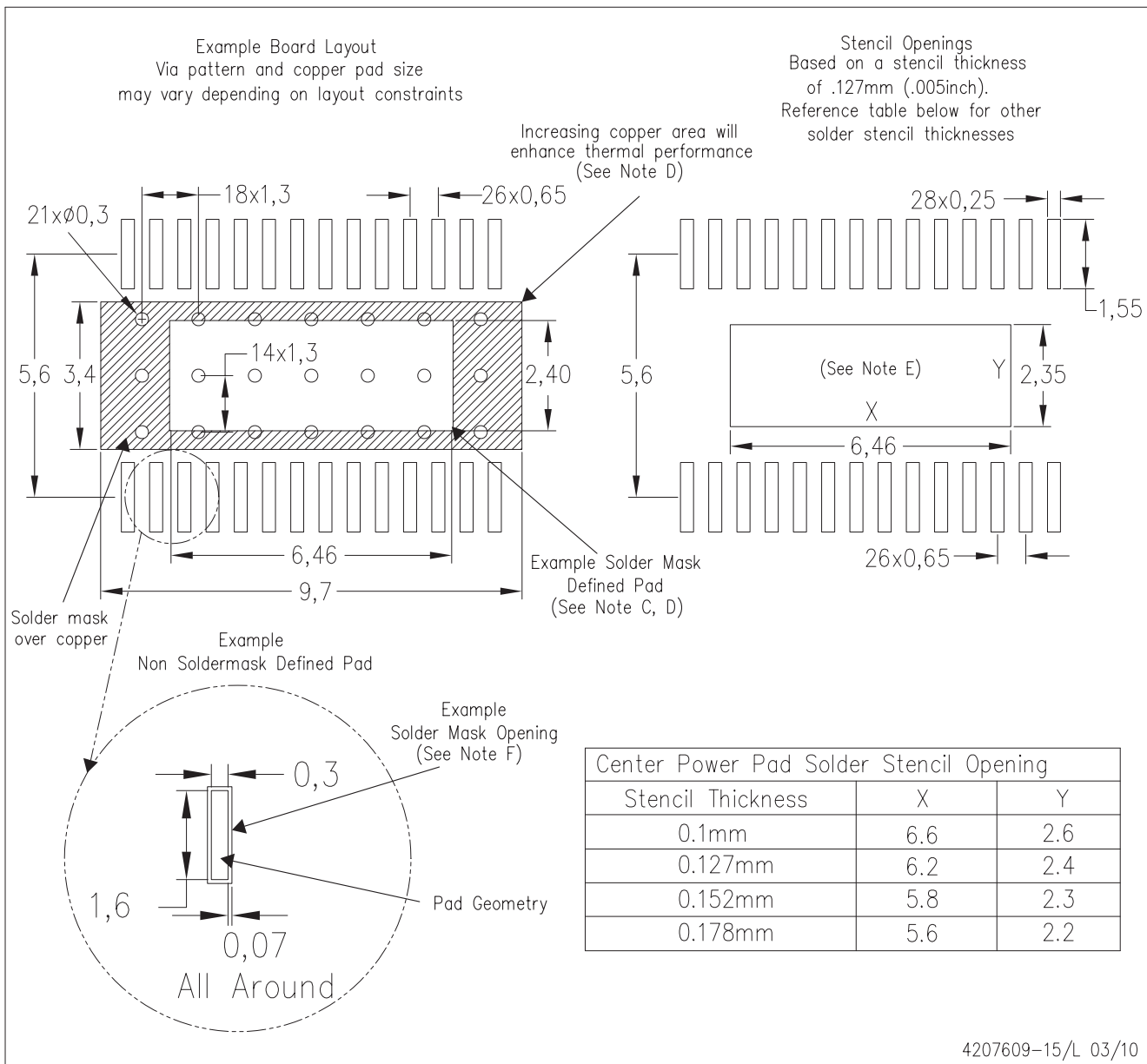
本パッケージ用の露出放熱パッドの寸法は、以下のイラストに記しています。



Top View

注記：
長さ寸法の単位すべてはミリメートルです。

露出放熱パッド寸法



4207609-15/L 03/10

注記:

- A. 全ての線寸法の単位はミリメートルです。
- B. 図は予告なく変更することがあります。
- C. 中央の半田マスク定義パッドを変更しないように、回路基板組み立て図に注記を書き込んでください
- D. このパッケージは、基板上的サーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI 文献番号 SLMA002)を参照してください。これらのドキュメントは、ホームページ www.ti.com で入手できます。
- E. レーザ切断開口部の壁面を台形にし、角に丸みをつけることで、ペーストの離れがよくなります。ステンレス設計要件については、基板組み立て拠点にお問い合わせください。例に示したステンシル設計は、50%容積のメタルロード半田ペーストに基づいています。ステンシルに関するほかの推奨事項については、IPC-7525を参照してください。
- F. 信号パッド間および信号パッド周囲の半田マスク許容差については、基板組み立て拠点にお問い合わせください。

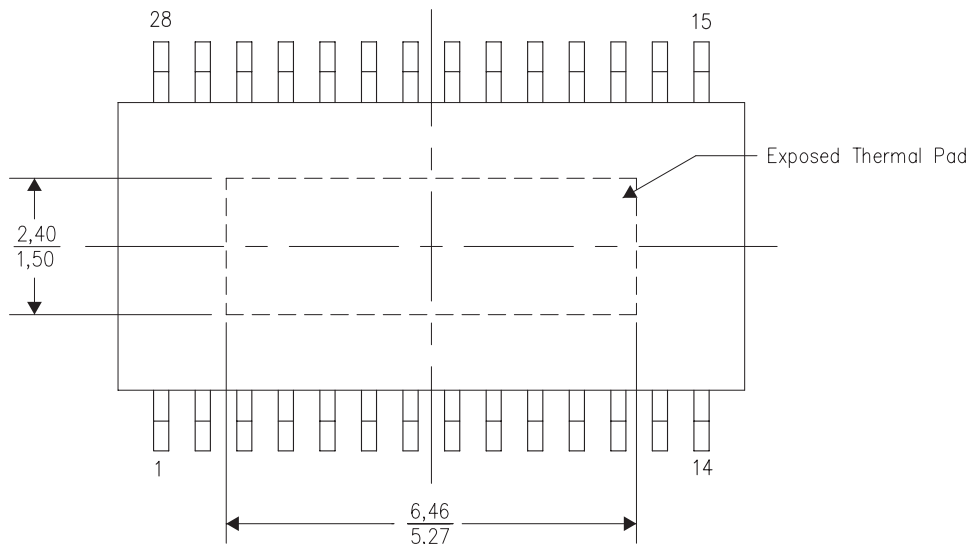
PowerPAD は、テキサス・インスツルメンツの商標です。

サーマル・インフォメーション

このPowerPAD™パッケージには、外付けヒートシンクに直に取り付けるように設計された露出放熱パッドを備えています。放熱パッドは、プリント基板（PCB）に直接半田付けしなくてはなりません。半田付け終了後、PCBはヒートシンクとして使用可能です。さらに、サーマル・ビアを使用することで、放熱パッドは、デバイス用の電気回路図に示すように適正な銅プレーンに直に取り付けることができ、あるいは、PCB内に組み込むような特殊ヒートシンク構造に取り付けることができます。この設計により、集積回路（IC）からの熱移動を最適化します。

PowerPADパッケージおよびその放熱機能の利用方法に関する追加情報については、技術資料、TI文献番号SLMA002、PowerPAD Thermally Enhanced Packageおよびアプリケーション資料、TI文献番号SLMA004、PowerPAD Made Easyをご覧ください。両文献は、www.ti.comにて入手可能です。

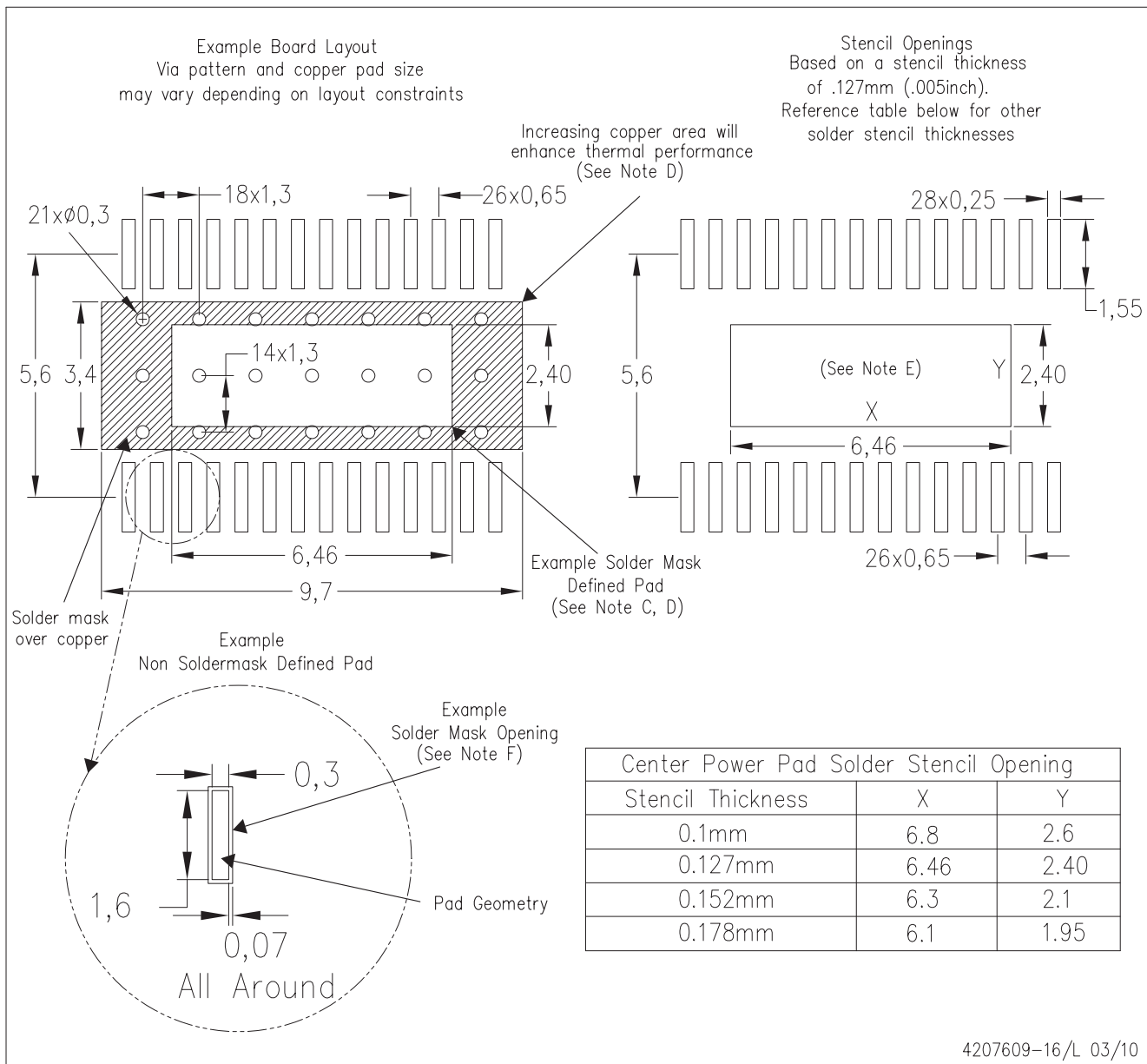
本パッケージ用の露出放熱パッドの寸法は、以下のイラストに記しています。



Top View

注記：
長さ寸法の単位すべてはミリメートルです。

露出放熱パッド寸法



注記:

- A. 全ての線寸法の単位はミリメートルです。
- B. 図は予告なく変更することがあります。
- C. xx
- D. このパッケージは、基板上的サーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ TI 文献番号 SLMA002、SLMA004 を参照してください。これらのドキュメントは、ホームページ www.ti.com で入手できます。代替設計については、資料 IPC-7351 を推奨します。
- E. 信号パッド間および信号パッド周囲の半田マスク許容差については、基盤組み立て拠点にお問い合わせください。

PowerPAD は、テキサス・インスツルメンツの商標です。

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは承認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上