

I²C互換インターフェイスおよびリモート・センス搭載、 3Aプロセッサ電源

特 長

- ピーク出力電流：3A
- 最高の効率：
 - 低R_{DS,on}のスイッチとアクティブ整流回路
 - 軽負荷時のパワーセーブ・モード
- I²Cハイスピード対応インターフェイス
- プログラミング可能な出力電圧によるデジタル電圧スケールリング
 - TPS62360/62：0.77V～1.4V、10mVステップ
 - TPS62361B/63：0.5V～1.77V、10mVステップ
- 優れた直流と交流の出力電圧レギュレーション特性
 - 負荷電圧の差動検出
 - 高い直流出力電圧精度
 - DCS-Control™アーキテクチャによる高速で精密な過渡レギュレーション
- 複数の堅牢な動作と保護機能：
 - ソフト・スタート
 - 電圧変更時のスルー・レートをプログラミング可能
 - 過熱保護
 - 入力低電圧検出および誤動作防止
- 16ピン、2mm × 2mmのNanoFree™パッケージで供給
- 少ない外部部品数：27.5mm²のソリューション・サイズ

アプリケーション

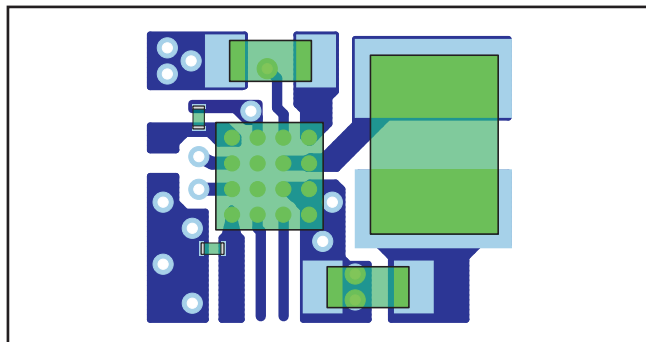
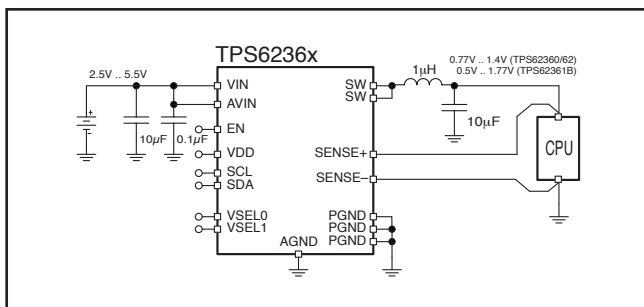
- 動的電圧スケール対応のプロセッサおよびDSP、メモリ
- SmartReflex™対応電源
- 携帯電話、スマートフォン
- タブレット、ネットブック、ウルトラブック（クラウドシエル）

概 要

TPS6236xファミリーは、ソリューション・サイズが小さく、バッテリー駆動ポータブル・アプリケーション用に最適化された、高周波の同期整流方式降圧型DC-DCコンバータです。入力電圧範囲は2.5V～5.5Vで、一般的なテクノロジーのバッテリーをサポートします。最大3Aのピーク負荷電流を供給し、2.5MHzの標準スイッチング周波数で動作します。

出力電圧範囲は0.77V～1.4V (TPS62360/62) および0.5V～1.77V (TPS62361B/63) であり、I²Cインターフェイスにより10mVステップでプログラミングできます。専用入力ピンを使用した選択により、プロセッサの処理に応じた動作点変更に応じて高速に電圧を変更します。

TPS6236xは、スマートフォンやハンドヘルド・コンピュータで使用される最新のサブミクロン・プロセスを使用した低電圧DSPおよびプロセッサ・コアをサポートします。専用のハードウェア入力ピンにより、プロセッサの性能に応じた様々な動作



DCS-Control, NanoFree, SmartReflexは、テキサス・インスツルメンツの登録商標です。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては何なる責任も負いません。

点や待機モードへの電圧変更をシンプルに実現します。

これらのデバイスは、高い出力電圧精度に重点を置いています。差動センシングとDCS-Control™アーキテクチャにより、静的および動的な過渡出力電圧レギュレーションを高い精度で実現します。

TPS6236xデバイスでは、高効率の降圧変換が行われます。最大効率領域を低い出力電流まで拡張することで、プロセッサが待機モードで動作している間の効率を高め、また、最大出力電流まで拡張することで、バッテリーの稼働時間を延長させます。

堅牢なアーキテクチャと複数の安全機能によって、完全なシステム統合を可能にします。

2mm × 2mmのパッケージで供給され、必要な外部部品数も少ないため、約27.5mm²の小さなソリューション・サイズを実現できます。



静電気放電対策

これらのデバイスは、限定的なESD(静電破壊)保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

製品情報

部品番号	パッケージ捺印	パッケージ	デバイス固有の機能 ⁽¹⁾	
			Output Voltage Range	Output Voltage Presets
TPS62360 ⁽²⁾	「パッケージ概要」を参照	CSP-16	V _{OUT} = 0.77V~1.4V、10mVステップ	1.40V, 1.00V, 1.40V, 1.10V
TPS62361B ⁽²⁾	「パッケージ概要」を参照	CSP-16	V _{OUT} = 0.5V~1.77V、10mVステップ	0.96V, 1.40V, 1.16V, 1.16V
TPS62362 ⁽²⁾	「パッケージ概要」を参照	CSP-16	V _{OUT} = 0.77V~1.4V、10mVステップ	1.23V, 1.10V, 1.20V, 1.10V
TPS62363 ⁽²⁾	「パッケージ概要」を参照	CSP-16	V _{OUT} = 0.5V~1.77V、10mVステップ	1.20V, 1.36V, 1.50V, 1.00V

- (1) 他の出力電圧または機能を持つ製品の供給状況については、工場までお問い合わせください。
 (2) YZHパッケージはテープ/リールでも供給できます。1リールあたり3000個の供給の場合は、部品番号の末尾にRを追加します(TPS62360YZHR)。1リールあたり250個の場合は、部品番号の末尾にTを追加します(TPS62360YZHT)。最新のパッケージおよびご発注情報については、最新の英文データシートの巻末にある「PACKAGE OPTION ADDENDUM」を参照するか、ti.comでデバイスの製品フォルダをご覧ください。
 (3) YZHパッケージはテープ/リールでも供給できます。1リールあたり3000個の供給の場合は、部品番号の末尾にRを追加します(TPS62361BYZHR)。1リールあたり250個の場合は、部品番号の末尾にTを追加します(TPS62361BYZHT)。最新のパッケージおよびご発注情報については、最新の英文データシートの巻末にある「PACKAGE OPTION ADDENDUM」を参照するか、ti.comでデバイスの製品フォルダをご覧ください。
 (4) YZHパッケージはテープ/リールでも供給できます。1リールあたり3000個の供給の場合は、部品番号の末尾にRを追加します(TPS62362YZHR)。1リールあたり250個の場合は、部品番号の末尾にTを追加します(TPS62362YZHT)。最新のパッケージおよびご発注情報については、最新の英文データシートの巻末にある「PACKAGE OPTION ADDENDUM」を参照するか、ti.comでデバイスの製品フォルダをご覧ください。

絶対最大定格

動作温度範囲内(特に記述のない限り)⁽¹⁾

		VALUE		単位
		MIN	MAX	
Voltage range	VIN, AVIN, SW pin ⁽²⁾	-0.3	7	V
	EN, VSEL0, VSEL1, SENSE+ ⁽²⁾	-0.3	(V _{AVIN} +0.3V)	V
	SENSE- ⁽²⁾	-0.3	0.3	V
	SCL, SDA ⁽²⁾	-0.3	(V _{DD} +0.3V)	V
	VDD ⁽²⁾	-0.3	3.6	V
Continuous RMS VIN / SW current ⁽³⁾			1275	mA
Temperature	Operating ambient temperature range, T _A ⁽⁴⁾	-40	85	°C
	Maximum operating junction temperature, T _J (MAX)	-40	150	°C
	Storage temperature range, T _{stg}	-65	150	°C
ESD rating ⁽⁵⁾	Machine model		200	V
	Charge device model		500	V
	Human body model		2	kV

- (1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。
 (2) すべての電圧値は回路のグランド端子を基準としています。
 (3) シリコン・チップに対するTIの信頼性要件(接合部温度105°Cで10万時間のパワーオン)に準拠し、半田内でのエレクトロマイグレーション障害を防ぐために、電流はVINピンで1275mA、SWピンで2550mAを連続的に超えないようにする必要があります。「熱およびデバイス寿命に関する情報」を参照してください。
 (4) 消費電力が高い、またはパッケージの熱抵抗が低いアプリケーションの場合、最大周囲温度のディレーティングが必要になる場合があります。最大周囲温度[T_{A(max)}]は、最大動作接合部温度[T_{J(max)}]、アプリケーションでのデバイスの最大消費電力[P_{D(max)}]、およびアプリケーションでのデバイス/パッケージの接合部周囲間熱抵抗(θ_{JA})に依存し、次の式で表されます。T_{A(max)} = T_{J(max)} - (θ_{JA} × P_{D(max)})
 (5) HBM(Human Body Model)は、100pFのコンデンサから1.5kΩの抵抗を経由して各ピンに放電した場合です。マシン・モデルは、200pFのコンデンサから各ピンに直接放電した場合です。

熱特性について

THERMAL METRIC ⁽¹⁾		TPS6236x	単位
		YZH	
		16 PINS	
θ_{JA}	Junction-to-ambient thermal resistance ⁽²⁾	94.8	°C/W
$\theta_{Jc\text{top}}$	Junction-to-case (top) thermal resistance ⁽³⁾	25	
θ_{JB}	Junction-to-board thermal resistance ⁽⁴⁾	60	
Ψ_{JT}	Junction-to-top characterization parameter ⁽⁵⁾	3.2	
Ψ_{JB}	Junction-to-board characterization parameter ⁽⁶⁾	57	
$\theta_{Jc\text{bot}}$	Junction-to-case (bottom) thermal resistance ⁽⁷⁾	n/a	

- (1) 従来の熱特性パラメータと新しい熱特性パラメータの詳細については、アプリケーション・レポート『IC Package Thermal Metrics』(SPRA953)を参照してください。
- (2) 自然状態での接合部-周囲間熱抵抗は、JESD51-2aに記載の環境で、JESD51-7に規定されたJEDEC標準High-K基板上のシミュレーションによって求められます。
- (3) 接合部-ケース(上面)間の熱抵抗は、パッケージ上面での冷却板試験のシミュレーションによって求められます。指定のJEDEC標準試験はありませんが、類似した内容がANSI SEMI規格のG30-88で参照できます。
- (4) 接合部-基板間の熱抵抗は、JESD51-8の規定に従い、PCB温度を制御するリング型冷却板測定器を用いた環境でのシミュレーションによって求められます。
- (5) 接合部-上面間の特性化パラメータ Ψ_{JT} は、実システムでのデバイスの接合部温度を見積もるために使用され、JESD51-2a(セクション6および7)に規定される手順を用いて θ_{JA} を求めるシミュレーション・データから抽出されます。
- (6) 接合部-基板間の特性化パラメータ Ψ_{JB} は、実システムでのデバイスの接合部温度を見積もるために使用され、JESD51-2a(セクション6および7)に規定される手順を用いて θ_{JA} を求めるシミュレーション・データから抽出されます。
- (7) 接合部-ケース(底面)間の熱抵抗は、露出したパッド(PowerPAD)上での冷却板試験のシミュレーションによって求められます。指定のJEDEC標準試験はありませんが、類似した内容がANSI SEMI規格のG30-88で参照できます。

推奨動作条件

		MIN	TYP	MAX	単位
V_{IN}	Input voltage range, V_{IN}	$I_{OUT} \leq 2.5A$	2.5	5.5	V
		$I_{OUT} > 2.5A$	3	5.5	V
I_{OUT}	Max. continuous output current ⁽¹⁾	2.5			A
T_A	Operating ambient temperature	-40		85	°C
T_J	Operating junction temperature	-40		125	°C

- (1) 2.5Aを超える連続電流は、デバイスの寿命に影響を与える可能性があります。詳細については、「熱およびデバイス寿命に関する情報」を参照してください。

電気的特性

特に記述のない限り、仕様は $V_{IN} = 3.6V$ および動作周囲温度範囲 $-40^\circ C \leq T_A \leq 85^\circ C$ に対して適用。
「パラメータ測定情報」に記載の回路で測定(特に記述のない限り)。標準値は $T_A = 25^\circ C$ での値。

パラメータ	テスト条件	MIN	TYP	MAX	単位		
INPUT							
V_{IN}	Input voltage range at V_{IN} , AV_{IN}	2.5		5.5	V		
V_{DD}	I ² C and registers supply voltage range	1.15		3.6	V		
$I_{SD(AVIN)}$	Shutdown current into AV_{IN}	EN = LOW, $V_{DD} = 0V$		0.65	5	μA	
$I_{SD(VIN)}$	Shutdown current into V_{IN}	EN = LOW, $V_{DD} = 0V$		0.5	1	μA	
				1	3	μA	
$I_{SD(VDD)}$	Shutdown current into V_{DD}	EN = LOW, I ² C bus idle		0.01		μA	
I_Q	Operating quiescent current into ($AV_{IN} + V_{IN}$)	EN = HIGH, $I_{OUT} = 0mA$, not switching		56		μA	
				180		μA	
V_{UVLO}	Under voltage lock out at AV_{IN}	Input voltage falling, EN = High		2.3	2.45	V	
		Input voltage rising, EN = Low		1.3		V	
$V_{UVLO,HYST(AVIN)}$	Under voltage lock out hysteresis at AV_{IN}	Input voltage rising		110		mV	
$V_{DD,UVLO}$	Under voltage lock out at V_{DD}	Input voltage falling		0.7	0.92	1.1	V
$V_{UVLO,HYST(VDD)}$	Under voltage lock out hysteresis at V_{DD}	Input voltage rising		50		mV	

電気的特性

特に記述のない限り、仕様はVIN = 3.6Vおよび動作周囲温度範囲-40°C ≤ TA ≤ 85°Cに対して適用。
「パラメータ測定情報」に記載の回路で測定(特に記述のない限り)。標準値はTA = 25°Cでの値。

パラメータ		テスト条件		MIN	TYP	MAX	単位
LOGIC INTERFACE							
V _{IH}	High-level input voltage at EN, VSEL0, VSEL1			1.2			V
V _{IL}	Low-level input voltage at EN, VSEL0, VSEL1					0.4	V
t _{rf}	Signal transition time at EN, VSEL0, VSEL1	rising and falling edge		30			mV/μs
V _{IH,I2C}	High-level input voltage at SCL, SDA			0.7x V _{DD}			V
V _{IL,I2C}	Low-level input voltage at SCL, SDA					0.3x V _{DD}	V
I _{LKG}	Logic input leakage current at EN, VSEL0, VSEL1, SDA, SCL	Internal pulldown resistors disabled			0.05		μA
R _{PD}	Pull down resistance at EN, VSEL0, VSEL1	Internal pulldown resistors enabled			300		kΩ
	I ² C clock frequency	Fast mode				400	kHz
		High speed mode				3.4	MHz
POWER SWITCH							
R _{DS(on)}	High side MOSFET switch	V _{IN} = 3.6V		25	44	75	mΩ
	Low side MOSFET switch	V _{IN} = 3.6V		25	32	50	mΩ
I _{LIMF}	High side MOSFET forward current limit	V _{IN} = 3.6V		3.0	3.6	4.3	A
	Low side MOSFET forward current limit	V _{IN} = 3.6V		2.6	3	3.8	A
	Low side MOSFET negative current limit	V _{IN} = 3.6V, PWM mode		2.2	2.5	2.9	A
f _{SW}	Nominal switching frequency	PWM mode		2.5			MHz
T _{JEW}	Die temperature early warning			120			°C
T _{JSD}	Thermal shutdown			150			°C
T _{JSD,HYST}	Thermal shutdown hysteresis			20			°C
t _{ON,min}	Minimum on time			120			ns
OUTPUT							
V _{OUT}	Output voltage range	10mV increments	TPS62360/62	0.77		1.4	V
			TPS62361B/63	0.5		1.77	
	Output voltage accuracy	TPS62360/62: V _{IN} = 2.5V .. 5.5V V _{OUT} = 0.77V .. 1.4V	No load, Forced PWM, V _{OUT} = [0.77V, 1.3V] T _J = 85°C	-0.5%		+0.5%	
TPS62361B/63: V _{IN} = 2.7V .. 5.5V V _{OUT} = 0.5V .. 1.77V		No load, Forced PWM, T _J = -40.. 150°C	-1%	±0.5%	+1%		
	Line regulation	I _{OUT} = 1A, forced PWM		< 0.1			%/V
	Load regulation	V _{OUT} = 1.2V, forced PWM		< 0.05			%/A
t _{Start}	Start-up time	Time from active EN to V _{OUT} = 1.4V, C _{OUT} < 100μF, RMP[2:0] = 000, I _{OUT} = 0mA				1	ms
R _{Sense}	Input resistance between Sense+, Sense-				2.2		MΩ
	Ramp timer	RMP[2:0] = 000			32		mV/μs
		RMP[2:0] = 001			16		
		RMP[2:0] = 010			8		
		RMP[2:0] = 011			4		
		RMP[2:0] = 100			2		
		RMP[2:0] = 101			1		
		RMP[2:0] = 110			0.5		
		RMP[2:0] = 111			0.25		

I²Cインターフェイスのタイミング要件⁽¹⁾⁽²⁾

パラメータ		テスト条件	MIN	MAX	単位	
f _(SCL)	SCL clock frequency	Standard mode		100	kHz	
		Fast mode		400	kHz	
		High-speed mode (write operation), C _B – 100 pF max		3.4	MHz	
		High-speed mode (read operation), C _B – 100 pF max		3.4	MHz	
		High-speed mode (write operation), C _B – 400 pF max		1.7	MHz	
		High-speed mode (read operation), C _B – 400 pF max		1.7	MHz	
t _{BUF}	Bus free time between a STOP and START condition	Standard mode		4.7	μs	
		Fast mode		1.3	μs	
t _{HD} , t _{STA}	Hold time (repeated) START condition	Standard mode		4	μs	
		Fast mode		600	ns	
		High-speed mode		160	ns	
t _{LOW}	Low period of the SCL clock	Standard mode		4.7	μs	
		Fast mode		1.3	μs	
		High-speed mode, C _B – 100 pF max		160	ns	
		High-speed mode, C _B – 400 pF max		320	ns	
t _{HIGH}	High period of the SCL clock	Standard mode		4	μs	
		Fast mode		600	ns	
		High-speed mode, C _B – 100 pF max		60	ns	
		High-speed mode, C _B – 400 pF max		120	ns	
t _{SU} , t _{STA}	Setup time for a repeated START condition	Standard mode		4.7	μs	
		Fast mode		600	ns	
		High-speed mode		160	ns	
t _{SU} , t _{DAT}	Data setup time	Standard mode		250	ns	
		Fast mode		100	ns	
		High-speed mode		10	ns	
t _{HD} , t _{DAT}	Data hold time	Standard mode		0	3.45	μs
		Fast mode		0	0.9	μs
		High-speed mode, C _B – 100 pF max		0	70	ns
		High-speed mode, C _B – 400 pF max		0	150	ns
t _{RCL}	Rise time of SCL signal	Standard mode	20 + 0.1 C _B	1000	ns	
		Fast mode	20 + 0.1 C _B	300	ns	
		High-speed mode, C _B – 100 pF max	10	40	ns	
		High-speed mode, C _B – 400 pF max	20	80	ns	
t _{RCL1}	Rise time of SCL signal after a repeated START condition and after an acknowledge bit	Standard mode	20 + 0.1 C _B	1000	ns	
		Fast mode	20 + 0.1 C _B	300	ns	
		High-speed mode, C _B – 100 pF max	10	80	ns	
		High-speed mode, C _B – 400 pF max	20	160	ns	
t _{FCL}	Fall time of SCL signal	Standard mode	20 + 0.1 C _B	300	ns	
		Fast mode	20 + 0.1 C _B	300	ns	
		High-speed mode, C _B – 100 pF max	10	40	ns	
		High-speed mode, C _B – 400 pF max	20	80	ns	

- (1) S/M = スタンバイ・モード、F/M = ファースト・モード
(2) 設計で規定されています。実製品の検査は行っていません。

I²Cインターフェイスのタイミング要件⁽¹⁾⁽²⁾

パラメータ	テスト条件	MIN	MAX	単位
t _{RDA} Rise time of SDA signal	Standard mode	20 + 0.1 C _B	1000	ns
	Fast mode	20 + 0.1 C _B	300	ns
	High-speed mode, C _B – 100 pF max	10	80	ns
	High-speed mode, C _B – 400 pF max	20	160	ns
t _{FDA} Fall time of SDA signal	Standard mode	20 + 0.1 C _B	300	ns
	Fast mode	20 + 0.1 C _B	300	ns
	High-speed mode, C _B – 100 pF max	10	80	ns
	High-speed mode, C _B – 400 pF max	20	160	ns
t _{SU} , t _{STO} Setup time for STOP condition	Standard mode	4		μs
	Fast mode	600		ns
	High-speed mode	160		ns
C _B Capacitive load for SDA and SCL			400	pF

(1) S/M = スタンバイ・モード、F/M = ファースト・モード
 (2) 設計で規定されています。実製品の検査は行っていません。

I²C タイミング図

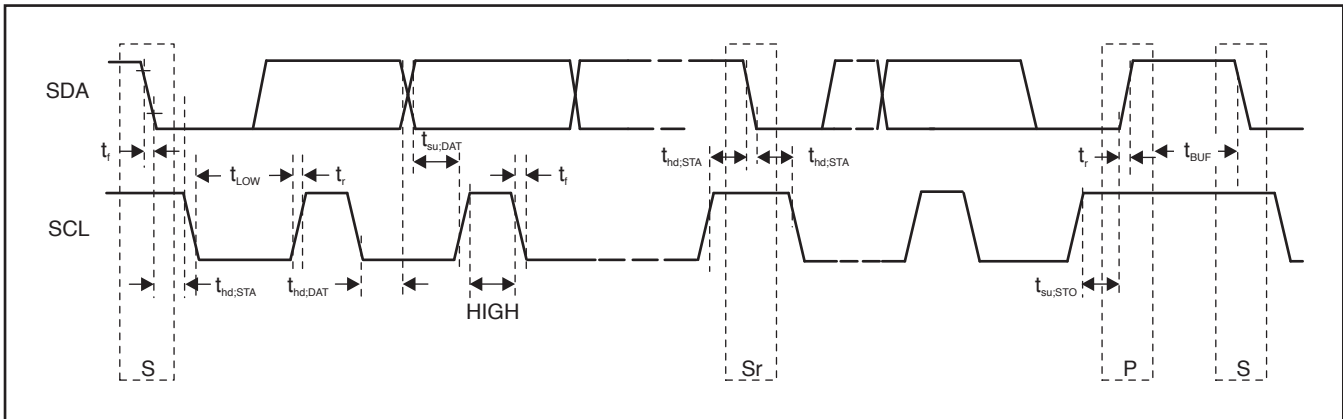


図 1. F/Sモードのシリアル・インターフェイス・タイミング

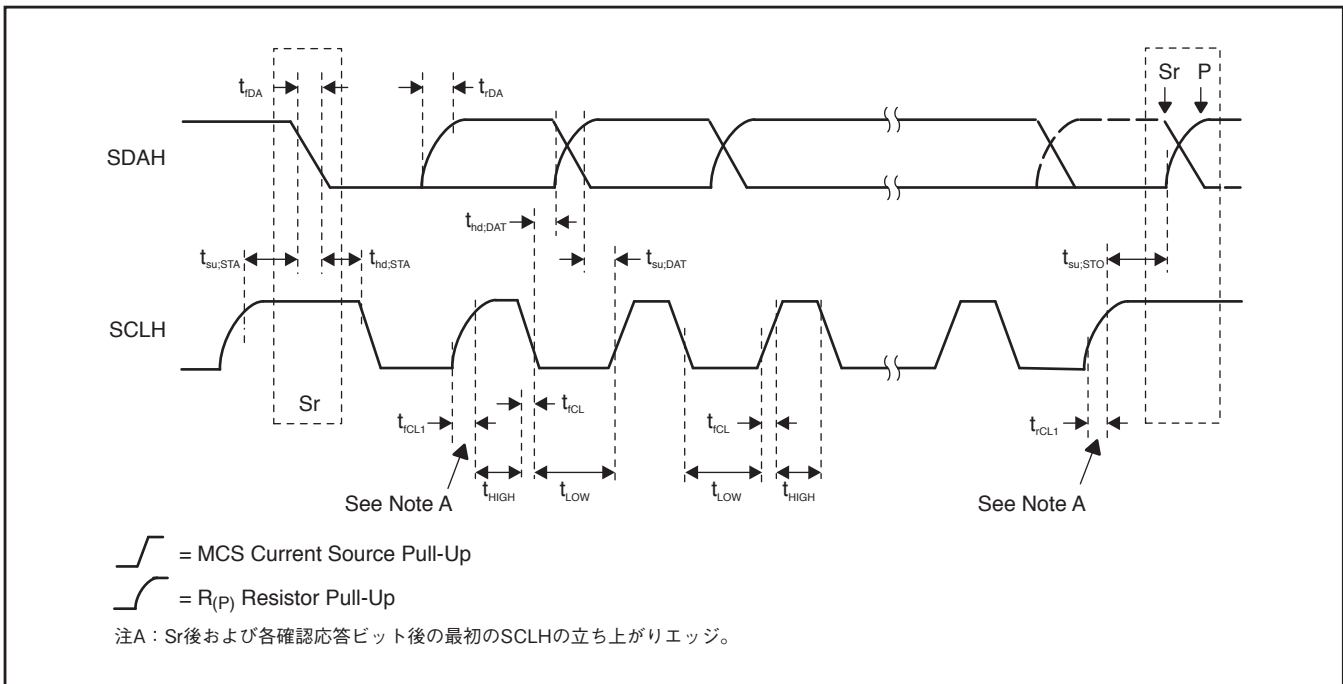
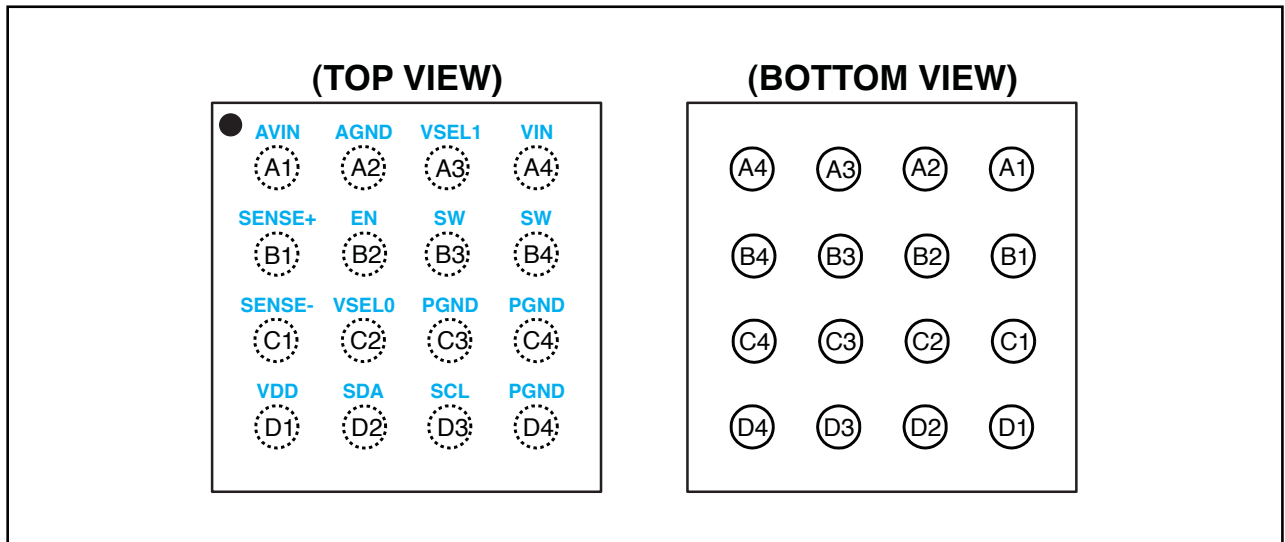


図 2. H/Sモードのシリアル・インターフェイス・タイミング

製品情報

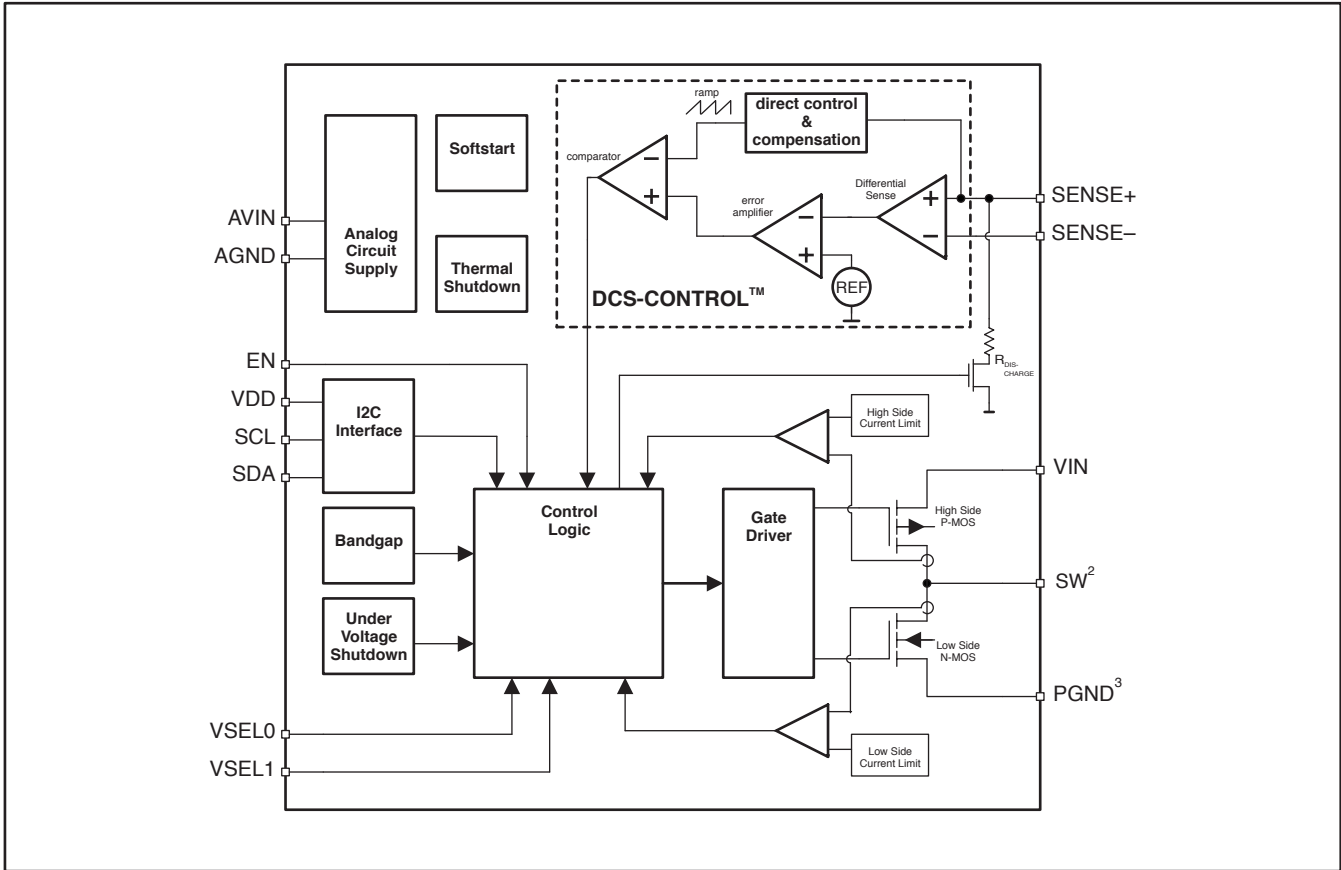
ピン配置



ピン機能

ピン		I/O	説明
名前	番号		
AVIN	A1	I	アナログ電源電圧入力
AGND	A2	-	アナログ・グランド接続
EN	B2	I	デバイス・イネーブル論理入力。Highにするとデバイスがイネーブルになります。Lowにするとデバイスがディスエーブルになり、シャットダウンされます。内部プルダウン抵抗を使用しない場合、このピンはHighまたはLowのいずれかに終端する必要があります。
VDD	D1	I	I ² Cロジックおよびレジスタ用電源電圧。内部レジスタをリセットするには、このピンをUVLOレベルより低くします。
SCL	D3	I/O	I ² Cクロック信号
SDA	D2	I/O	I ² Cデータ信号
VSEL0	C2	I	出力設定の選択用論理入力。出力電圧およびモードを設定するために、定義済みのレジスタ設定を選択できます。内部プルダウン抵抗を使用しない場合、これらのピンはHighまたはLowのいずれかに終端する必要があります。
VSEL1	A3	I	
SW	B3	-	インダクタ接続
	B4		
SENSE+	B1	I	正出力電圧のリモート・センス。負荷電源ノードにできる限り近づけて接続する必要があります。
SENSE-	C1	I	負出力電圧のリモート・センス。負荷グランド・ノードにできる限り近づけて接続する必要があります。
VIN	A4	I	電源電圧入力
PGND	C3	-	パワー・グランド接続
	C4		
	D4		

機能ブロック図



標準的特性 グラフ一覧

				図
η	効率	対 出力電流 (パワーセーブおよび強制PWMモード)	$V_{OUT} = 1.5V$	図 3
			$V_{OUT} = 1.4V$	図 4
			$V_{OUT} = 1.2V$	図 5
			$V_{OUT} = 1.1V$	図 6
			$V_{OUT} = 1.0V$	図 7
			$V_{OUT} = 0.9V$	図 8
			$V_{OUT} = 0.6V$	図 9
		対 入力電圧 (パワーセーブおよび強制PWMモード)	$I_{OUT} = 3000mA$	図 10
			$I_{OUT} = 1000mA$	図 11
			$I_{OUT} = 100mA$	図 12
$I_{OUT} = 10mA$	図 13			
V_O	DC出力電圧	対 出力電流 (パワーセーブおよび強制PWMモード)	$V_{OUT} = 1.5V, T_A = 25^\circ C$	図 14
			$V_{OUT} = 1.2V, T_A = 25^\circ C$	図 15
			$V_{OUT} = 0.9V, T_A = 25^\circ C$	図 16
			$V_{OUT} = 0.6V, T_A = 25^\circ C$	図 17
	スタートアップ	無負荷	$V_{OUT} = 0.5V, I_{OUT} = 0mA$	図 18
			$V_{OUT} = 1.5V, I_{OUT} = 0mA$	図 19
		負荷	$V_{OUT} = 0.5V, I_{OUT} = 1000mA$	図 20
			$V_{OUT} = 1.5V, I_{OUT} = 1000mA$	図 21
	スイッチング波形		$I_{OUT} = 10mA$	図 22
			$I_{OUT} = 200mA$	図 23
			$I_{OUT} = 1000mA$	図 24
			$I_{OUT} = 3000mA$	図 25
	出力電圧上昇制御	0.6Vから1.5Vへの遷移	$I_{OUT} = 0mA$	図 26
			$I_{OUT} = 1000mA$	図 27
	負荷過渡応答		$I_{OUT} = 5mA$ to 200mA	図 28
			$I_{OUT} = 5mA$ to 1000mA	図 29
			$I_{OUT} = 200mA$ to 1000mA	図 30
			$I_{OUT} = 1000mA$ to 3000mA	図 31
	ライン過渡応答		$V_{IN} = 3.2$ to 4.2V	図 32
$I_{SD(VIN)}, I_{SD(AVIN)}$	AVINおよびVINのシャットダウン電流	対 入力電圧	$T_A = [-40^\circ C, 25^\circ C, 125^\circ C]$	図 33
I_Q	静止電流 Current	対 入力電圧	$T_A = [-40^\circ C, 25^\circ C, 125^\circ C]$, 自動PFM/PWM	図 34
			$T_A = [-40^\circ C, 25^\circ C, 125^\circ C]$, 強制PWM	図 35
f_{SW}	スイッチング周波数	対 出力電流	$V_{OUT} = 1.2V$	図 36
I_{LIM}	電流制限	対 入力電圧		図 37

標準的特性

効率 対 出力電流
 $V_{OUT} = 1.5V$

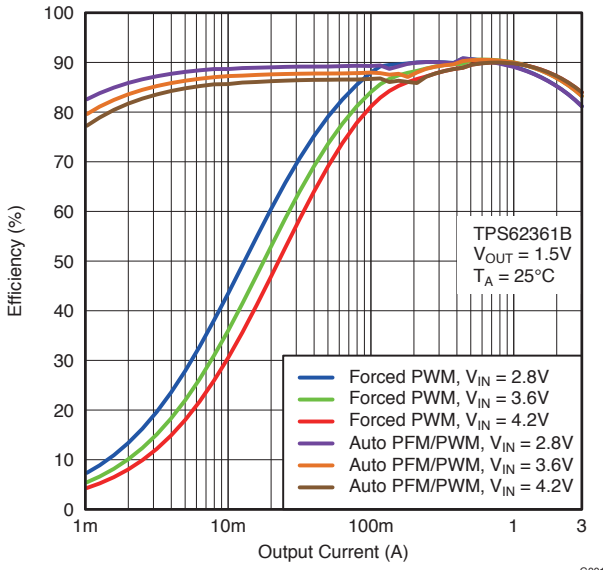


図 3

効率 対 出力電流
 $V_{OUT} = 1.4V$

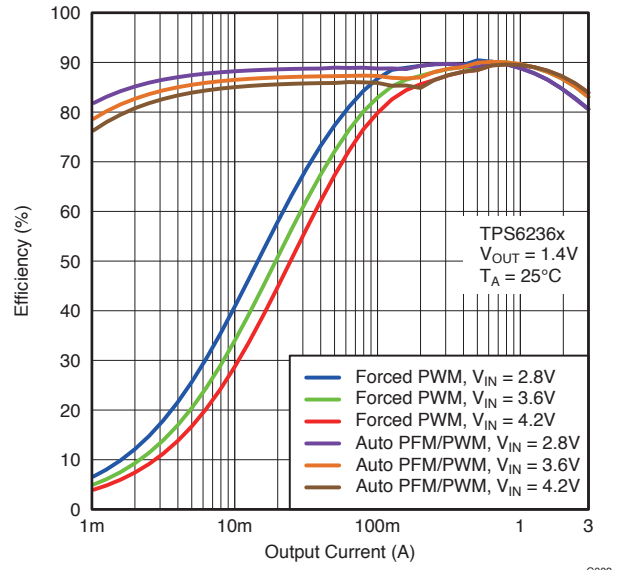


図 4

効率 対 出力電流
 $V_{OUT} = 1.2V$

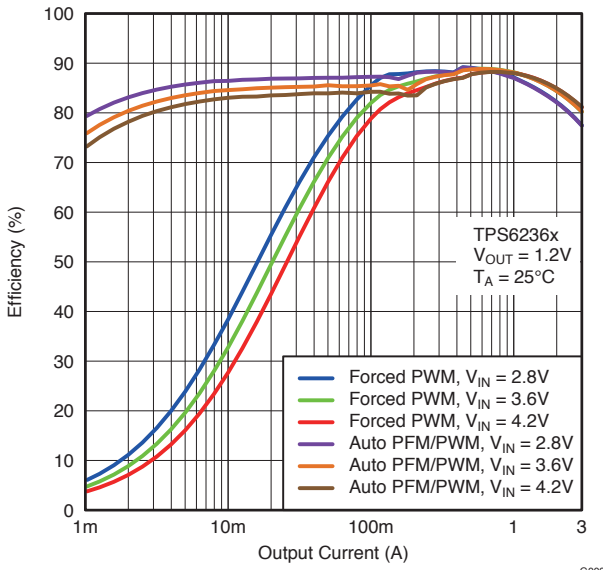


図 5

効率 対 出力電流
 $V_{OUT} = 1.1V$

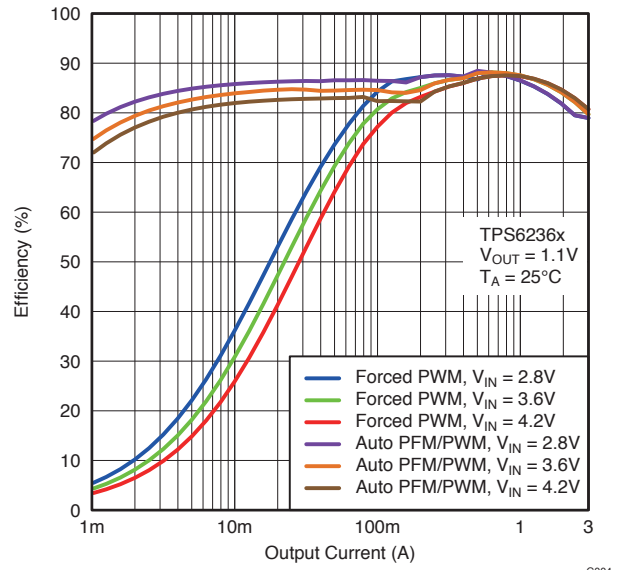


図 6

標準的特性

効率 対 出力電流
 $V_{OUT} = 1.0V$

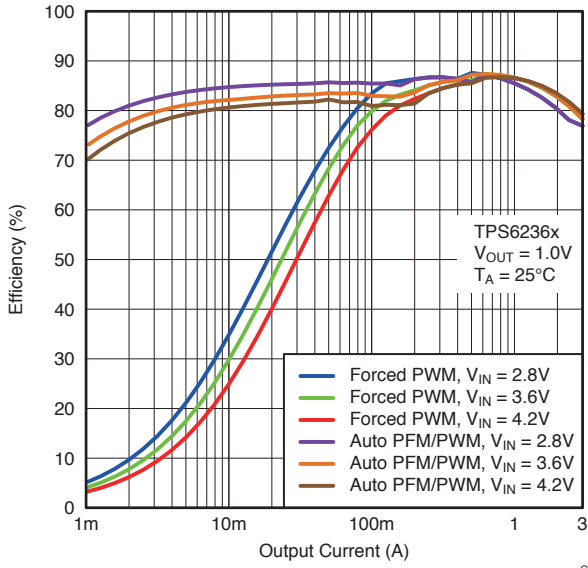


図 7

効率 対 出力電流
 $V_{OUT} = 0.9V$

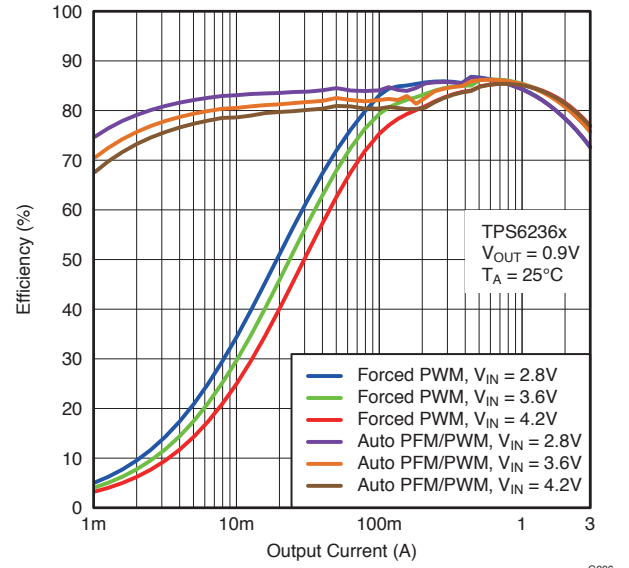


図 8

効率 対 出力電流
 $V_{OUT} = 0.6V$

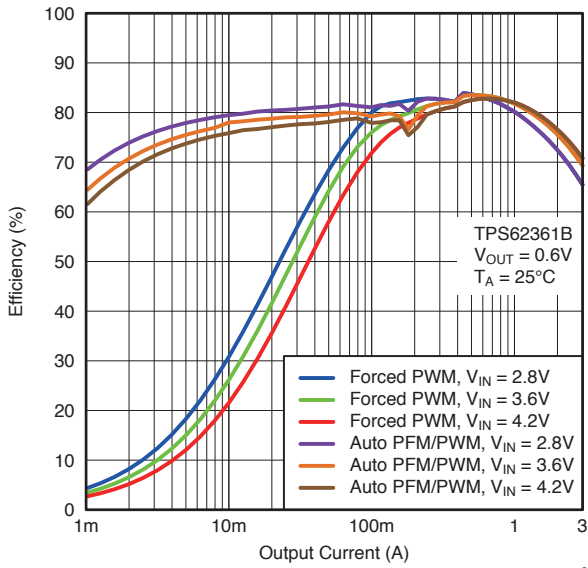


図 9

効率 対 入力電圧
 $I_{OUT} = 3A$

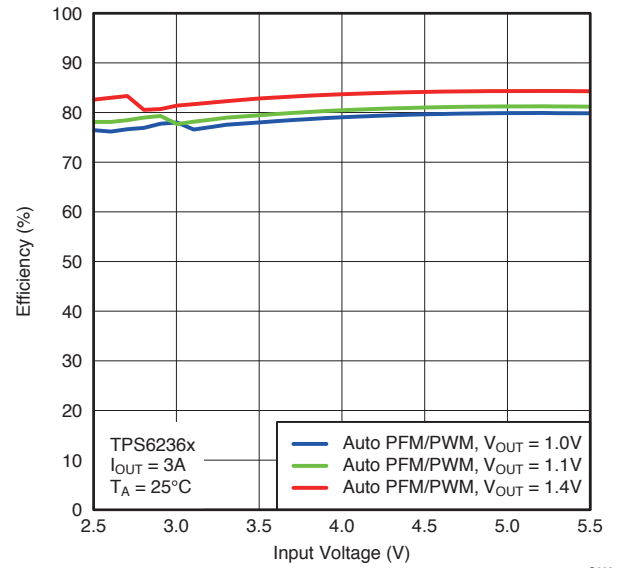


図 10

標準的特性

効率 対 入力電圧
 $I_{OUT} = 1A$

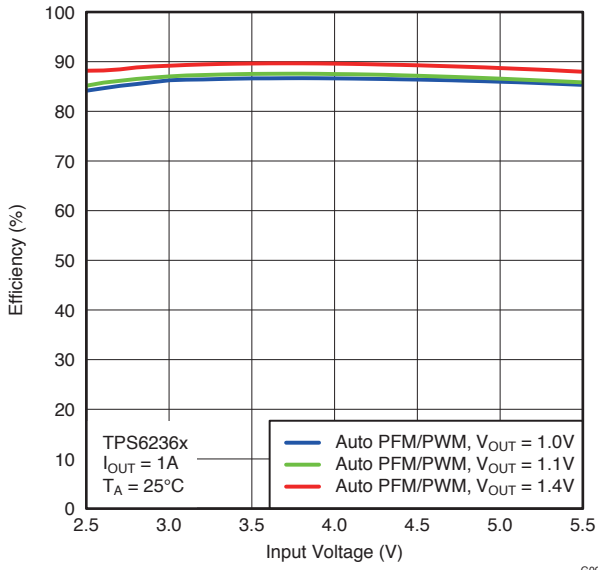


図 11

効率 対 入力電圧
 $I_{OUT} = 100mA$

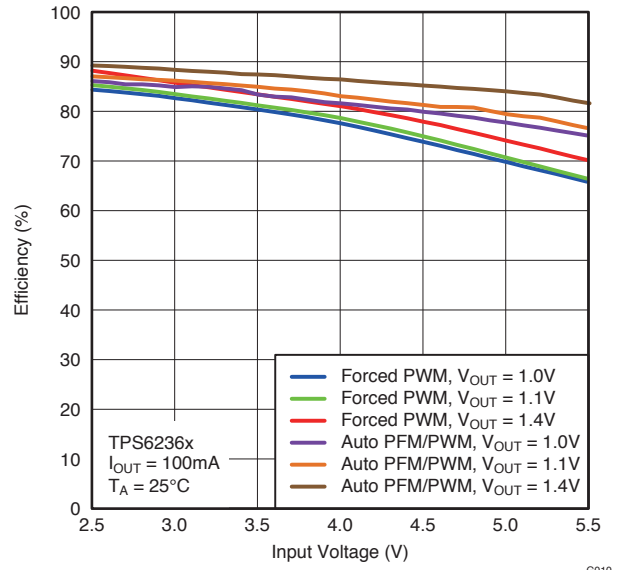


図 12

効率 対 入力電圧
 $I_{OUT} = 10mA$

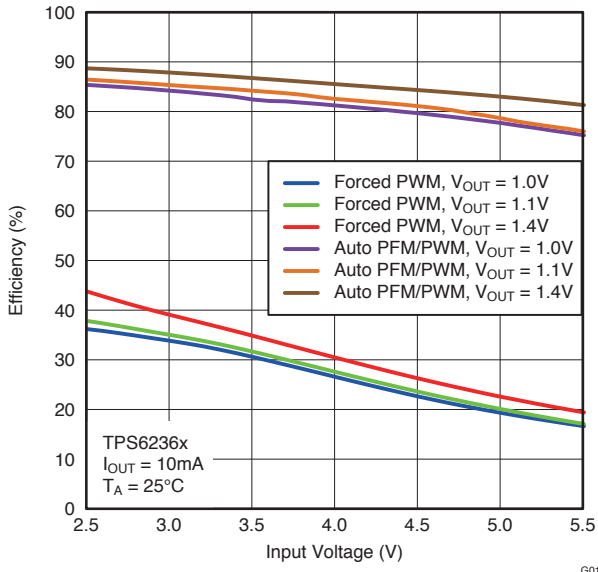


図 13

DC出力電圧 対 出力電流
 $V_{OUT} = 1.5V$

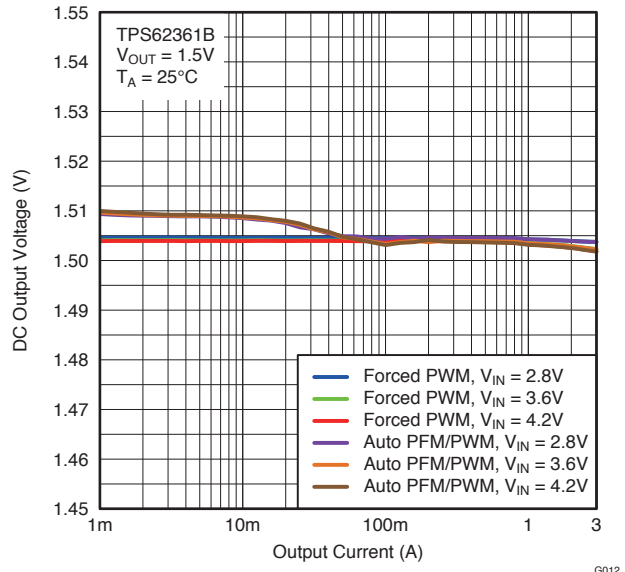


図 14

標準的特性

DC出力電圧 対 出力電流
 $V_{OUT} = 1.2V$

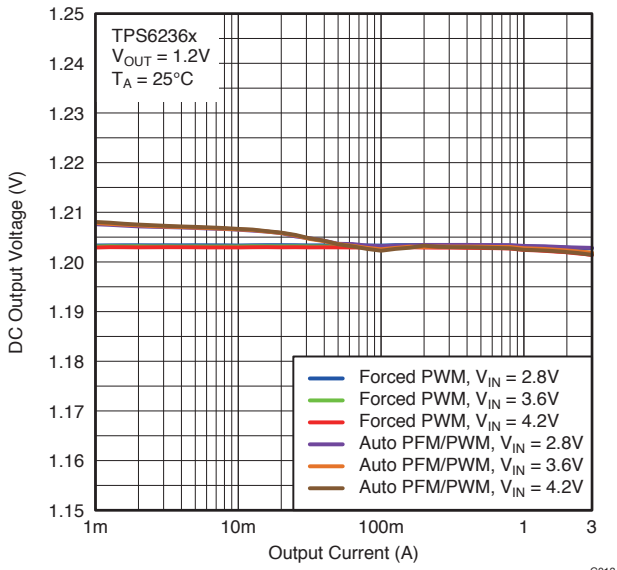


図 15

DC出力電圧 対 出力電流
 $V_{OUT} = 0.9V$

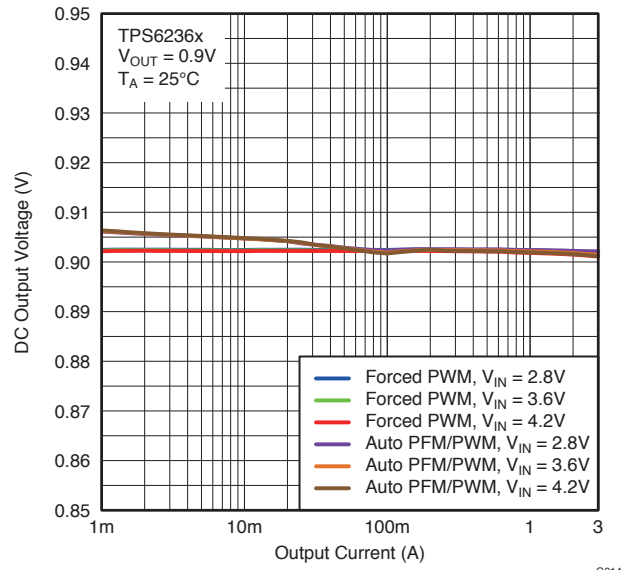


図 16

DC出力電圧 対 出力電流
 $V_{OUT} = 0.6V$

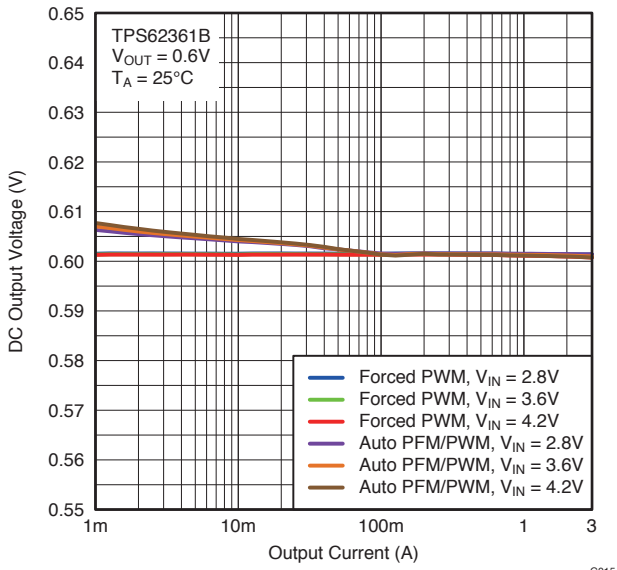


図 17

無負荷時のスタートアップ
 $V_{OUT} = 0.5V$

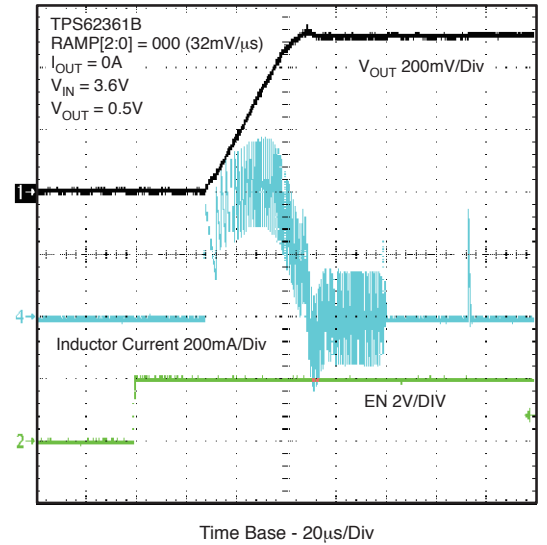
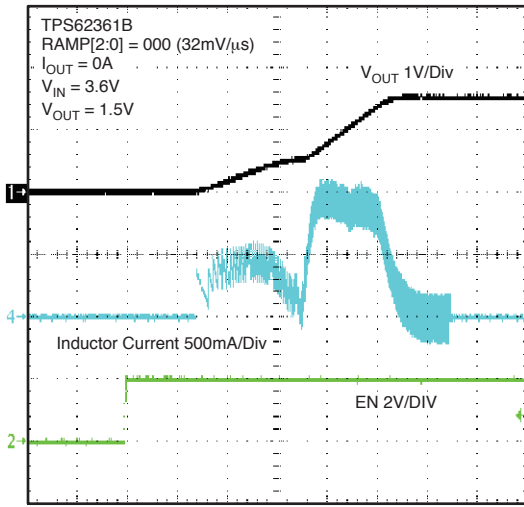


図 18

標準的特性

無負荷時のスタートアップ
 $V_{OUT} = 1.5V$

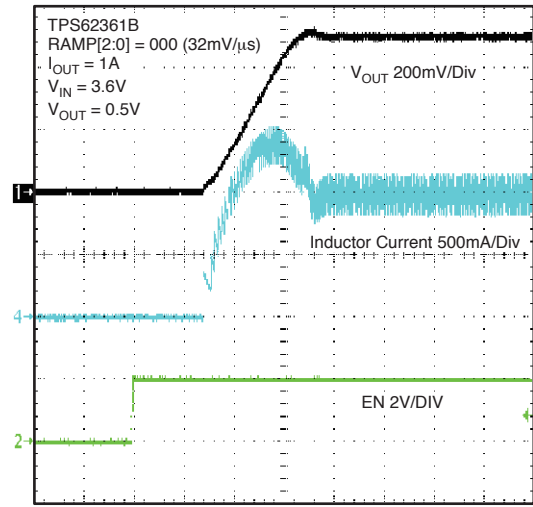


Time Base - 20μs/Div

図 19

G018

有負荷時のスタートアップ
 $V_{OUT} = 0.5V$

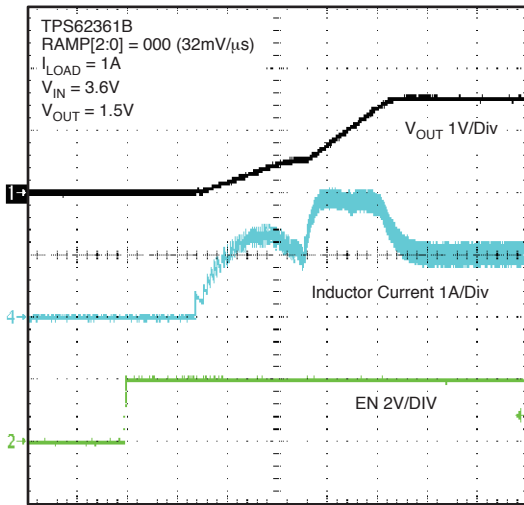


Time Base - 20μs/Div

図 20

G019

有負荷時のスタートアップ
 $V_{OUT} = 1.5V$

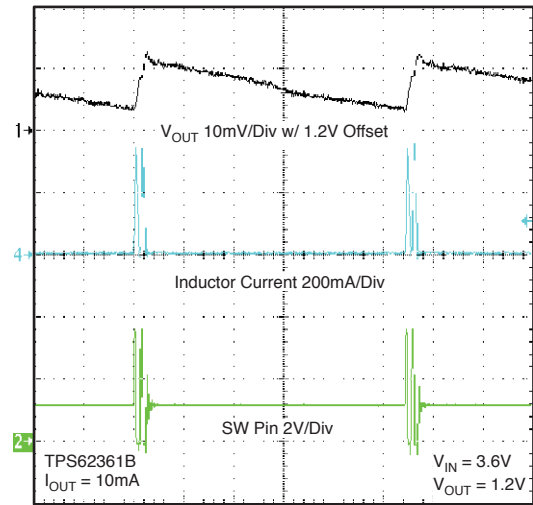


Time Base - 20μs/Div

図 21

G020

スイッチング波形
 $I_{OUT} = 10mA$



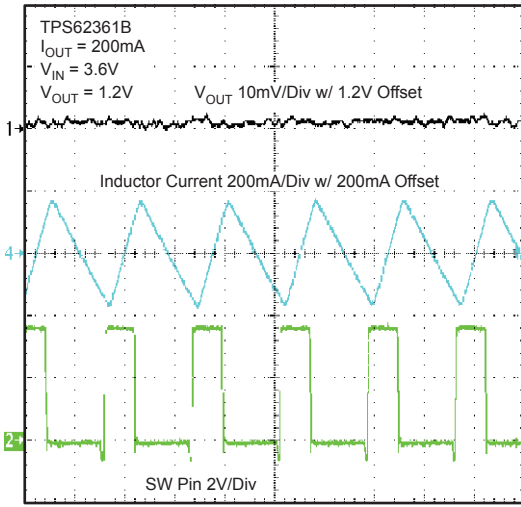
Time Base - 4μs/Div

図 22

G021

標準的特性

スイッチング波形
 $I_{OUT} = 200\text{mA}$

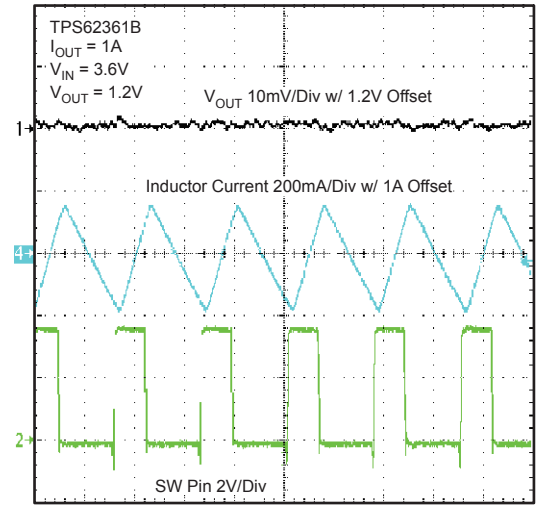


Time Base - 250ns/Div

G024

図 23

スイッチング波形
 $I_{OUT} = 1\text{A}$

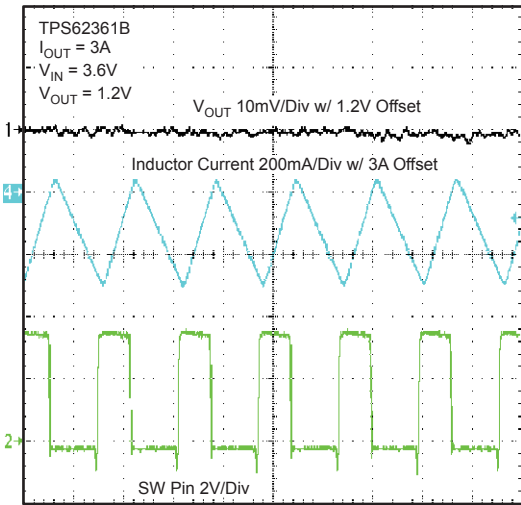


Time Base - 250ns/Div

G025

図 24

スイッチング波形
 $I_{OUT} = 3\text{A}$

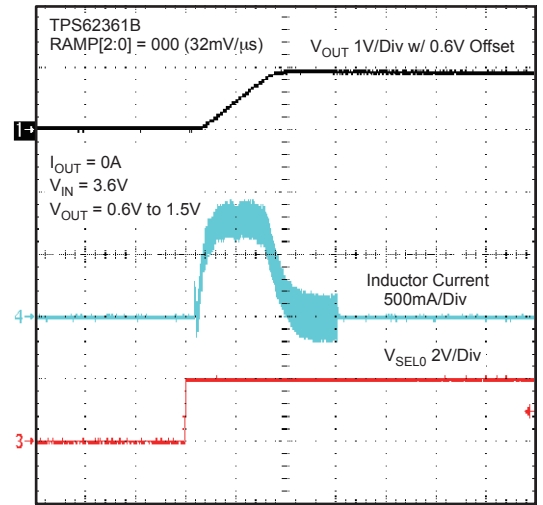


Time Base - 250ns/Div

G024

図 25

出力電圧上昇制御
 無負荷



Time Base - 20µs/Div

G025

図 26

標準的特性

出力電圧上昇制御
 $I_{OUT} = 1A$

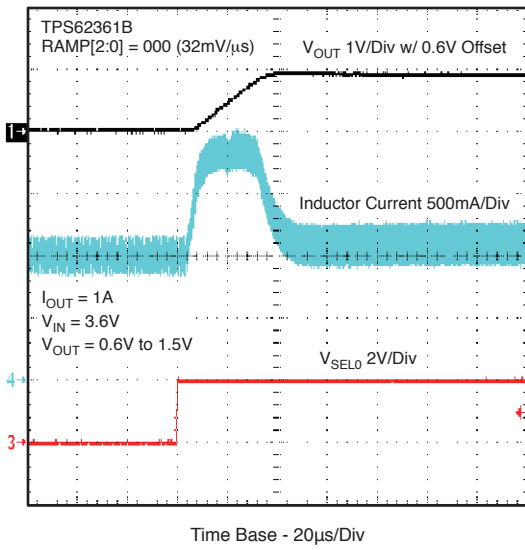


図 27

G026

負荷過渡応答
 I_{OUT} 範囲: 5mA~200mA

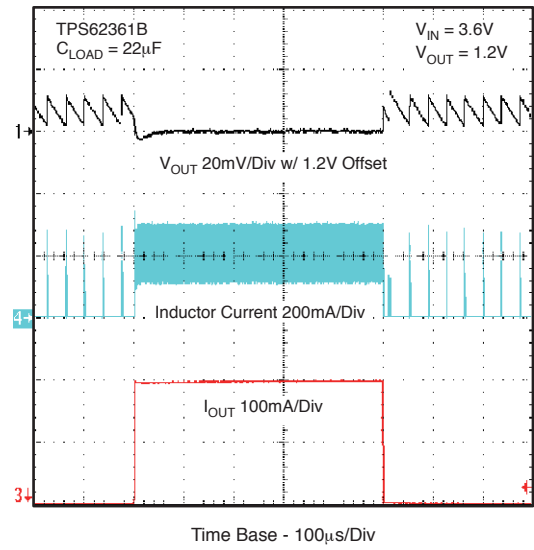


図 28

G027

負荷過渡応答
 I_{OUT} 範囲: 5mA~1A

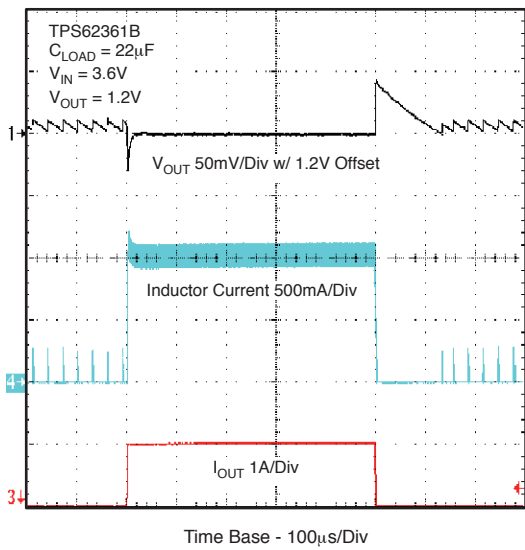


図 29

G028

負荷過渡応答
 I_{OUT} 範囲: 200mA~1A

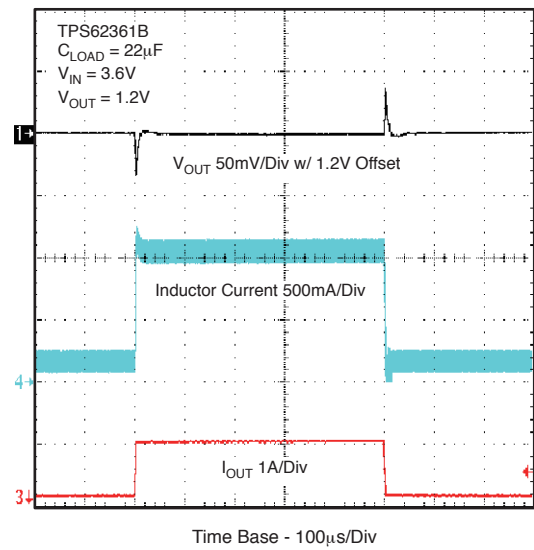


図 30

G029

標準的特性

負荷過渡応答
I_{OUT} 範囲: 1A~3A

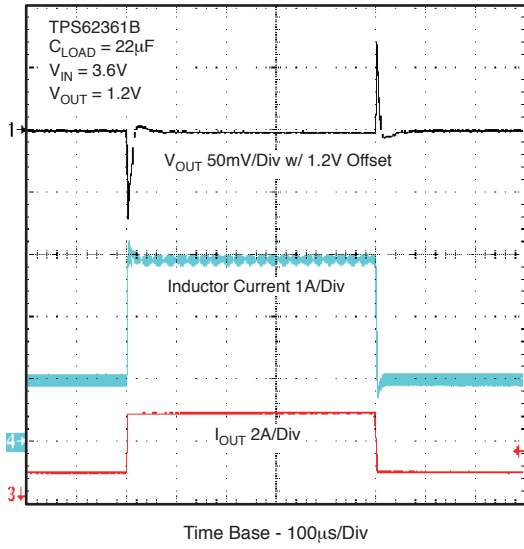


図 31

G030

ライン過渡応答
V_{IN} 範囲: 4.2V~3.2V

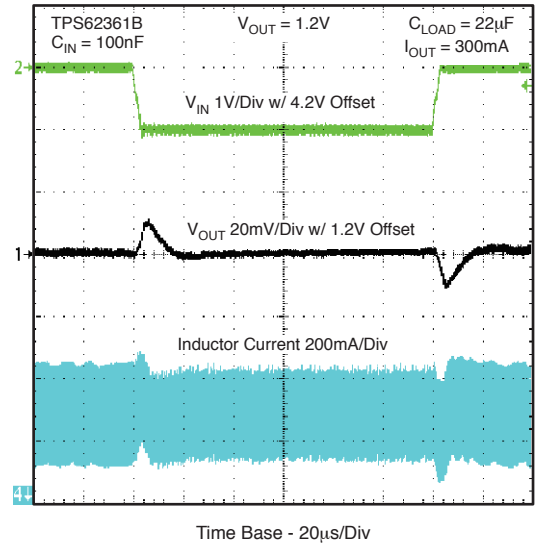


図 32

G031

シャットダウン電流 対 入力電圧

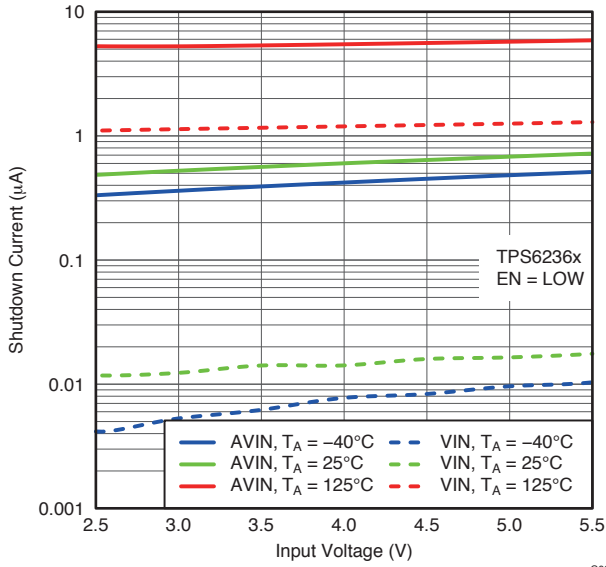


図 33

G034

静止電流 対 入力電圧

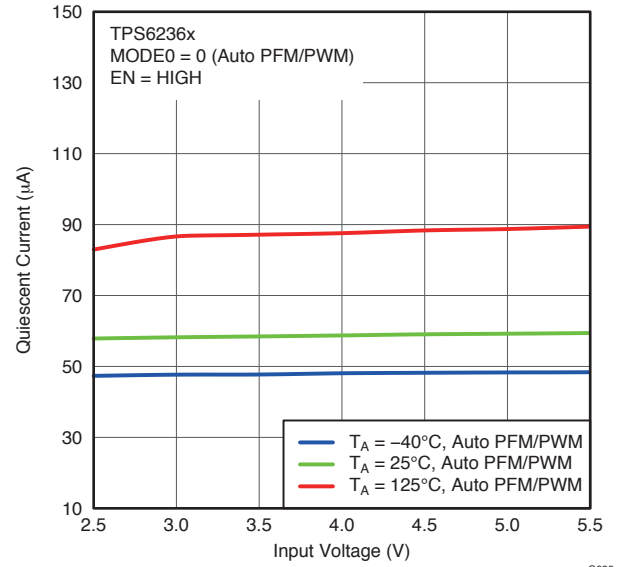


図 34

G035

標準的特性

静止電流 対 入力電圧

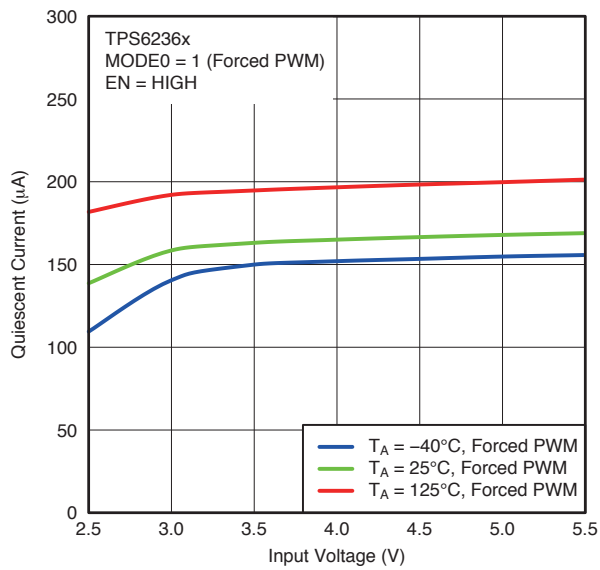


図 35

スイッチング周波数 対 出力電流

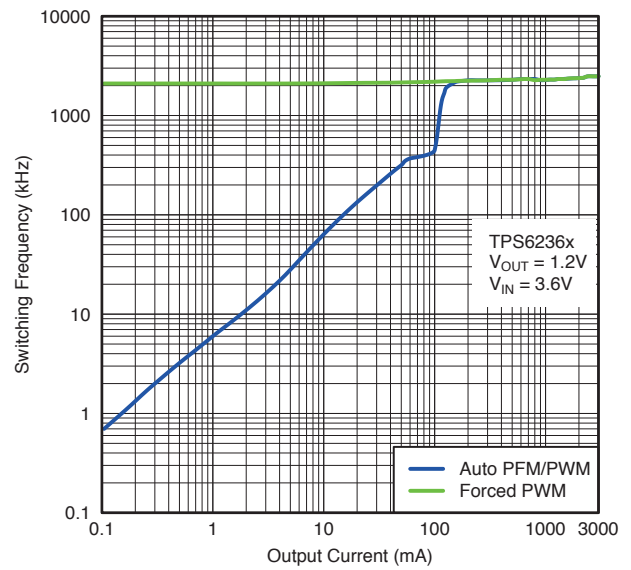


図 36

FET電流制限 対 入力電圧

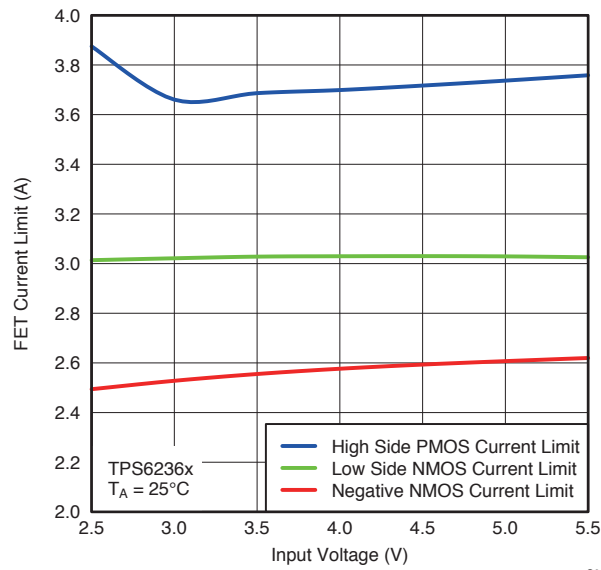
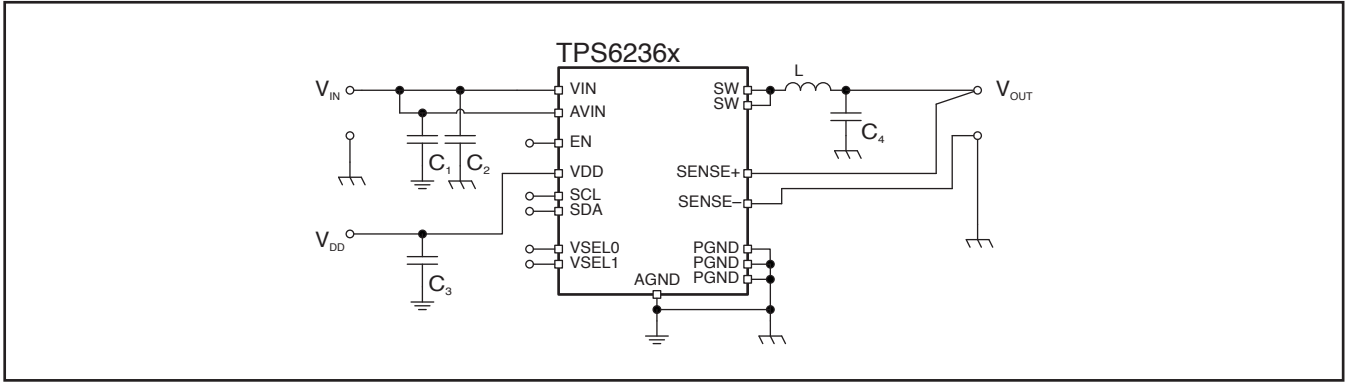


図 37

パラメータ測定情報



記号	説明	メーカー
TPS6236x	I ² C互換インターフェイスおよびリモート・センス搭載、3Aプロセッサ電源	Texas Instruments
L	1μH、4mm × 4mm × 2.1mm	Coilcraft (XFL4020-102ME1.0)
C ₂ , C ₄	10μF、セラミック、6.3V、X5R	Murata (GRM188R60J106ME84D)
C ₁ , C ₃	0.1μF、セラミック、10V、X5R	標準

表 1. 部品一覧

詳細説明

TPS6236xは、バッテリー駆動のポータブル・アプリケーション用に最適化された、高周波の同期整流方式降圧型DC-DCコンバータ・ファミリです。入力電圧範囲は2.5V~5.5Vで、一般的なテクノロジーのバッテリーをサポートします。

最大3Aのピーク負荷電流を供給し、2.5MHzの標準スイッチング周波数で動作します。

出力電圧範囲は0.77V~1.4V (TPS62360/TPS62362) および0.5V~1.77V (TPS62361B/TPS62363) であり、I²Cインターフェイスにより10mVステップでプログラミングできます。

TPS6236xは、スマートフォンやハンドヘルド・コンピュータ内で、最新のサブミクロン・プロセスを使用した保持モード対応の低電圧DSPやプロセッサ・コアをサポートし、SmartReflex™などのデジタル電圧スケール技術に対応します。

出力電圧およびモードは、I²C経由で完全にプログラミング可能です。各種の異なる性能動作点やスタートアップ条件に対応するため、4つの出力電圧/モード・プリセットを専用ハードウェア入力ピンによって選択でき、出力電圧の遷移を単純かつ遅延時間なしで実現できます。

これらのデバイスは、高い出力電圧精度に重点を置いていません。完全差動センシングとDCS-Control™アーキテクチャにより、静的および動的な過渡出力電圧レギュレーションを高い精度で実現します。その結果、安定したプロセッサ動作が得られます。出力電圧の電圧マージンを少なくする事が可能となり、システム全体の効率を向上できます。

TPS6236xデバイスでは、高効率の降圧変換が行われます。最大効率領域を低い出力電流まで拡張することで、プロセッサが保持モードで動作している間の効率を高め、また、最大出力電流まで拡張することで、電力損失を低減します。これにより、各プロセッサの電源プロファイルに対応します。プロセッサの保持モードをサポートし、バッテリーでの稼働時間を延長させるには、低出力電流での高効率変換が必要です。プロセッサの最大性能動作点での最大出力電流の状態においても高い効率変換によって、バッテリーの稼働時間延長と入力電力の低減を可能としています。

堅牢なアーキテクチャと複数の安全機能によって、完全なシステム統合を可能にします。

2mm × 2mmのパッケージで供給され、必要な外部部品数も少ないため、約27.5mm²の小さなソリューション・サイズを実現できます。

動作

TPS6236xファミリの同期スイッチド・モード・パワー・コンバータは、DCS-Control™に基づいています。これは、ヒステリシス、電圧モード、および電流モードの制御アーキテクチャの利点を組み合わせた先進のレギュレーション・トポロジです。

コンパレータ・ステージによって優れた負荷過渡応答を実現しながら、追加の電圧ループによって高いDC精度を確保します。TPS6236xは、負荷端で出力電圧を差動センスすることに

より、負荷でのグラウンドシフトを補償します。

内部ランプ生成回路は、負荷電流および高速の出力電圧変化に関する情報を提供します。内部補償されたレギュレーション回路により、低ESRコンデンサを用いて、高速で安定した動作を実現できます。

DCS-Control™トポロジは、中負荷および重負荷状態ではPWM (パルス幅変調) モードをサポートし、軽負荷ではパワーセーブ・モードをサポートします。PWM時には、連続導通モードにより公称スイッチング周波数で動作します。この周波数は標準で約2.5MHzであり、入力電圧に依存した周波数変動制御が行われます。負荷電流が減少すると、コンバータはパワーセーブ・モードに入り、軽負荷に至るまで高い効率を維持します。PWMからパワーセーブ・モードへの遷移はシームレスに行われ、出力過渡電圧を防止します。

内部の電流制限により、最大3Aの公称出力電流がサポートされます。TPS6236xファミリでは、優れたDC電圧と負荷過渡レギュレーションに加え、出力電圧リップルが非常に小さくなり、RF回路への干渉が最小限に抑えられます。

デバイスのイネーブルとディスエーブル

EN入力をHighに設定することで、デバイスがイネーブルになります。また、Lowにすると、デバイスがディスエーブルになります。デバイスがイネーブルになると、内部の電力段でスイッチングが開始され、出力電圧がプログラミングされたスレッシュホールドにレギュレーションされます。内部のプルダウン抵抗を接続しない場合、EN入力は終端する必要があります。

I²Cインターフェイスは、ENピンの状態に関係なく、VDDおよびAVINが印加されていれば動作可能です。

ENピンをLowにしてデバイスをディスエーブルにした場合、出力コンデンサはアクティブに放電することが可能です。デフォルトでは、この放電機能はディスエーブルです。EN_DISCビットをHighにプログラミングすると、SENSE+ピンに接続された標準300Ωのパスを介して出力コンデンサが放電されます。

ソフト・スタート

TPS6236xには、デバイスのイネーブル後に出力電圧の上昇を制御するソフト・スタート回路が内蔵されています。この回路により、1次電池や内部インピーダンスの高い充電式バッテリーで、突入電流によって過剰な電圧降下が生じるのを防ぎます。

ソフト・スタート中は、プログラミング可能な最小出力電圧に達するまで、出力電圧が単調に上昇します。このスレッシュホールドに達した後は、プログラミングされた出力電圧に達するまでの間、ランプ・レート設定でプログラミングされた傾きに従って、出力電圧がさらに上昇します (「ランプ・レート制御」を参照)。公称電圧に達すると、引き続き前述の通常動作が行われます。

デバイスは、出力コンデンサがプリバイアス状態にあっても起動できます。

入力ピン		プリセット	I ² Cレジスタ	デフォルト動作モード	デフォルト出力電圧 [V]			
VSEL1	VSEL0			TPS62360, TPS62361B, TPS62362, TPS62363	TPS62360	TPS62361B	TPS62362	TPS62363
0	0	SET0	0x00h - 表12、表13、表14を参照	パワーセーブ・モード	1.40	0.96	1.23	1.20
0	1	SET1	0x01h - 表15、表16、表17を参照	パワーセーブ・モード	1.00	1.40	1.00	1.36
1	0	SET2	0x02h - 表18、表19、表20を参照	パワーセーブ・モード	1.40	1.16	1.20	1.50
1	1	SET3	0x03h - 表21、表22、表23を参照	パワーセーブ・モード	1.10	1.16	1.10	1.00

表 2. 出力プリセット

出力のプログラミング

TPS6236xデバイスでは、4つの同様なレジスタを使用して出力をプログラミングします。アクティブなレジスタの選択用に、2本の専用ハードウェア入力ピンVSEL0およびVSEL1が実装されています。VSEL0とVSEL1の論理状態によって、どのレジスタの設定を出力するかが決まります。内部のプルダウン抵抗を接続しない場合、VSEL0およびVSEL1ピンは終端する必要があります。

これらのレジスタには、特定の初期値 (表2を参照) があり、動作中にI²C経由で設定変更できます。

これらの専用入力ピンを使用することにより、いくつかの出力オプション間で簡単に切り替えが可能です。また、プリセット値は動作中に設定変更できるため、柔軟性が高まります。

I²Cインターフェイスおよび4つのプリセット・オプションを使用して、以下の出力パラメータを変更できます。

- 出力電圧：0.77V~1.4V (TPS62360/62) および0.5V~1.77V (TPS62361B/TPS62363)、10mVステップ
- 動作モード：パワーセーブ・モードまたは強制PWMモード

異なる出力電圧間を遷移する際の傾き (ランプ・レート) も、I²C経由で変更できます。この傾きは、すべてのプリセットに対してグローバルに適用されます。詳細については、「ランプ・レート制御」を参照してください。

出力パラメータは、専用ピンによるプリセット選択、およびI²Cによって変更できるため、以下のような利用方法が可能です。

- プリセットをプログラミングした後、専用ピンのみでデバイスを制御し、プログラミング済みの設定内で選択や変更を行う。
- I²C経由のみでプログラミング。専用入力ピンは設定を固定。変更は、アクティブなレジスタのプリセット値を変更することで行う。
- 専用入力ピンとI²Cの両方を使用。非アクティブなプリセットを変更。新しい出力状態への遷移には専用入力ピンを使用。アクティブな状態のプリセットの変更もI²C経由で可能。

動的電圧スケールリング

出力電圧は動的に調整できます。4つの出力レジスタをそれぞれ個別にプログラミングできます。SET0、SET1、SET2、SET3レジスタ内で、OV[5:0] (TPS62360/62) およびOV[6:0] (TPS62361B/63) をそれぞれ設定します。

レジスタ：SET0、SET1、SET2、SET3	
OV[D5:D0]	出力電圧
00 0000	770 mV
00 0001	780 mV
00 0010	790 mV
00 0011	800 mV
...	...
11 1101	1380 mV
11 1110	1390 mV
11 1111	1400 mV

表 3. TPS62360およびTPS62362のレジスタSET0、SET1、SET2、SET3に対する出力電圧設定

レジスタ：SET0、SET1、SET2、SET3	
OV[D6:D0]	出力電圧
000 0000	500 mV
000 0001	510 mV
000 0010	520 mV
000 0011	530 mV
...	...
111 1101	1750 mV
111 1110	1760 mV
111 1111	1770 mV

表 4. TPS62361B/63のレジスタSET0、SET1、SET2、SET3に対する出力電圧設定

アクティブな状態のレジスタ (VSEL0およびVSEL1で選択されている) で出力電圧が変更された場合、これらの変更は、I²Cコマンドの送信後に適用されます。

パワーセーブ・モードおよび強制PWMモード

TPS6236xデバイスには、軽負荷電流状態での効率を向上させるパワーセーブ・モードが用意されています。高負荷時はパルス幅変調 (PWM)、軽負荷電流時はパルス周波数変調 (PFM) で動作し、これらの間を自動的に遷移します。これにより、軽負荷電流時と重負荷電流時の両方で高い効率が維持されます。PFMモードでは、プログラミングされた出力電圧の保持が必要なときに、単発のスイッチング・パルスが生成されます。

パワーセーブ・モードへ入る時と出る時の遷移は、レギュレーション全体の一部として、両方向ともシームレスに行われます。

PWM動作からPFM動作への遷移が発生する出力電流は、次式で見積もることができます。

$$I_{OUT,TRANS} = \frac{V_{IN} - V_{OUT}}{2} \times \frac{V_{OUT}}{V_{IN}} \times \frac{1}{(f \times L)} \quad (1)$$

ここで

V_{IN} = 入力電圧

V_{OUT} = 出力電圧

f = スwitchング周波数 (標準2.5MHz)

L = インダクタの値

TPS6236xは、出力電圧リップルが低くなるよう最適化されています。したがって、PFMモードでのピーク・インダクタ電流は小さく保たれ、次のように計算できます。

$$I_{L,PFM,peak} = \frac{t_{ON}}{L} \times (V_{IN} - V_{OUT}) \quad (2)$$

および

$$t_{ON} = \frac{V_{OUT}}{V_{IN}} \times 350ns + 20ns \quad (3)$$

ここで

V_{IN} = 入力電圧

V_{OUT} = 出力電圧

t_{ON} = ハイサイドFETのオン時間 (式 (3)より)

L = インダクタの値

TPS6236xでは、強制PWMモードも使用できます。このモードでは、軽負荷電流時でもコンバータが強制的にPWMモードに設定されます。これにより、コンバータがより低い出力電圧リップルで動作できる利点があります。PFMモードと比較すると、軽負荷電流時の効率は低くなります。

出力電圧に応じて、I²C経由でMODE0~MODE3のビットD7を設定することにより、各プリセットに対してパワーセーブ・モード/強制PWMモードを個別にプログラミングできます。表2に、I²Cをイネーブルにした後の出荷時プリセットを示します。柔軟性を高めるために、現在アクティブなプリセットでもパワーセーブ・モードの変更ができます。

ランプ・レート制御

出力電圧が変更された場合、TPS6236xは遷移時の電圧のランプ・レートをアクティブに制御できます。タイミング精度を高めるために、内部発振回路が組み込まれています。

図38および図39に、動作原理を示します。出力電圧が変更されると、デバイスは、プログラミングされたランプ・レート(対応する遷移時間)に従い、出力電圧を階段状に変化させます。

上昇/下降の傾きは、I²Cインターフェイス経由でプログラミングできます (表5を参照)。

RMP [2:0]	ランプ・レート	
	[mV/μs]	[μs/10mV]
000	32	0.3125
001	16	0.625
010	8	1.25
011	4	2.5
100	2	5
101	1	10
110	0.5	20
111	0.25	40

表5. ランプ・レート

出力電圧が $V_{OUT,A}$ から $V_{OUT,B}$ へ(またはその逆に)遷移する場合、結果の上昇/下降の傾きは次のように計算できます。

$$\frac{\Delta V_{OUT}}{\Delta t} = 32 \frac{mV}{\mu s} \frac{1}{2^{(RMP[2-0])_2}} \quad (4)$$

デバイスが強制PWMモードで動作している場合、デバイスは上昇と下降の両方の傾きをアクティブに制御します。

パワーセーブ・モードがアクティブの場合、電圧上昇時はプログラミングされた傾きに従います。

パワーセーブ・モードで、出力電圧が下降時に指定の傾きに従うようにするには、RAMP_PFMビットを設定する必要があります。これにより、コンバータはPFM動作中でも強制的に、下降時の傾きに従います。

パワーセーブ・モードでRAMP_PFMビットを設定しない場合、低出力電流時には、デバイスが出力コンデンサから入力へとソース・エネルギーをアクティブに戻さないため、傾きは小さくなる可能性があります。また、高出力電流時には、出力コンデンサがすばやく放電されるため、傾きが急になる可能性があります。

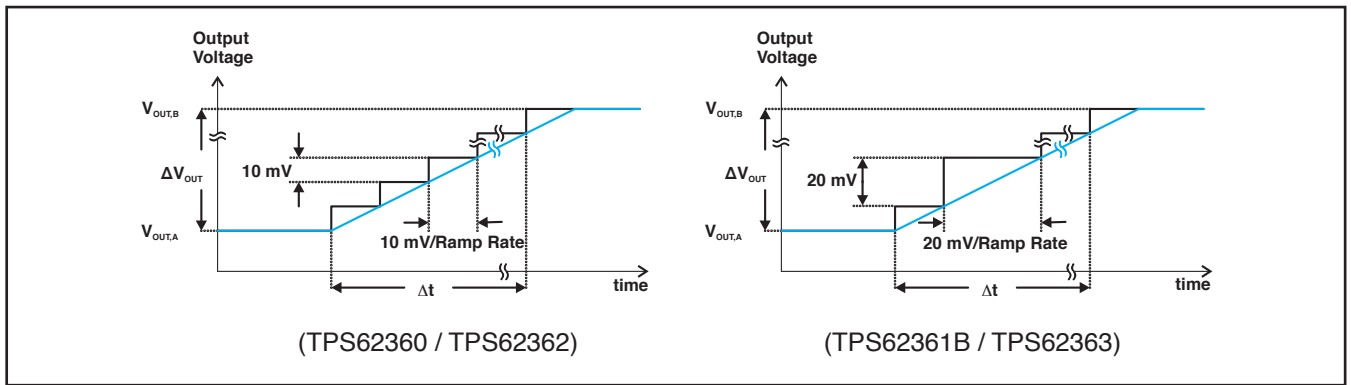


図 38. 上昇時

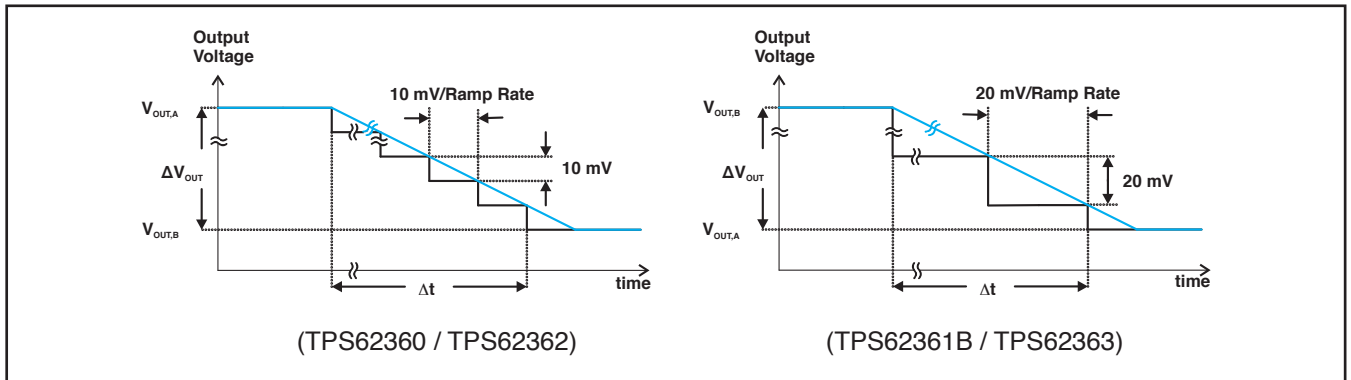


図 39. 下降時

TPS62360およびTPS62362は、10mVステップで出力電圧を変化させます。TPS62361B/TPS62363は、20mVステップで出力電圧を変化させ、必要に応じて最後は10mVのステップとなります。結果の傾きは、どちらのデバイスでも等しくなります。

出力電圧の設定点は階段状にデジタルで変化しますが、接続された出力コンデンサによってステップが平坦化され、出力電圧はリニアに変化します。

安全動作および保護機能

インダクタの電流制限

インダクタの電流制限によって、デバイスから過大なインダクタ電流が流れだしたり、バッテリーから過大な電流が流れこむのを防ぎます。過大な電流は、インダクタが短絡/飽和した場合や、重負荷/出力短絡の状態で生じる可能性があります。

内蔵のインダクタ・ピーク電流制限機能では、ハイサイド・パワーMOSFETがオンのときの電流を測定します。電流制限がトリップすると、ハイサイドMOSFETがオフになり、ローサイドMOSFETがオンになって、インダクタ電流が減少します。これにより、バッテリーから大きな電流が流れるのを防ぎます。

ローサイドMOSFETがオンになると、ローサイドの順方向電流制限により、ローサイドMOSFETを流れる電流がローサイドの順方向電流制限スレッシュホールドを下回るまでの間、ローサイドMOSFETがオンに保持されます。

出力からバッテリーへと電流が還流した場合、逆流電流制限が動作します。これは、PWM時とPFM時では動作が異なります。PWM動作時には、逆流電流制限により、過大な電流がインダクタを通してバッテリーへと逆流するのを防ぎ、スイッチング・

ノードでの異常な電圧の発生を防止します。PFM動作時には、ゼロ電流制限により、負のインダクタ電流を防ぐことで、バッテリーへの電力の逆流を禁止します。

ダイ温度監視および過熱保護

TPS6236xは、ダイ温度の監視および保護を2段階で実行します。

早期警告監視機能では、デバイスの温度を監視し、ダイ温度が高い範囲内にあることをホストに通知します。デバイスの接合部温度 T_J が標準 120°C を超えた場合、TJEWビットがHighになります。過熱シャットダウンのトリガを避けるため、TPS6236xから供給する電流はこの早い段階で低減される必要があります。

過熱保護機能は、重負荷や高い周囲温度によって温度が上昇した場合に、デバイスをディスエーブルにします。デバイスのダイ温度を監視し、必要に応じて、ダイ温度が十分低下するまでの間、デバイスをシャットダウンします。

接合部温度 T_J が標準 150°C を超えた場合、デバイスは過熱シャットダウン状態になります。このモードでは、電源段がオフになります。過熱シャットダウンの間、 $I^2\text{C}$ インターフェイスは引き続き動作可能です。レジスタ値はすべて保持されます。

過熱シャットダウンでは、シャットダウンのトリガ後にデバイスが十分冷却できるように、標準 20°C のヒステリシスがあります。接合部温度 T_J が標準 130°C まで低下すると、デバイスは動作を再開します。

過熱シャットダウンが発生した場合、TJTSビットはラッチされ、VDDおよびAVINが印加されている間、また、ビットがホストによってリセットされるまでは、Highに保持されます。

入力低電圧保護

入力低電圧保護は、入力電圧が低い状態でのデバイスの誤動作を防ぐために実装されています。デバイスがイネーブルになった後、AVINが低電圧誤動作防止スレッシュホールドより低い状態では、デバイスはスイッチングを開始しません。AVINが低電圧保護スレッシュホールドを下回った場合、デバイスは即時に低電圧シャットダウン状態となり、電源段がオフになって、すべての内部レジスタがリセットされます。入力低電圧保護は、VDD入力にも実装されています。VDDが低電圧保護スレッシュホールドを下回ると、デバイスはすべての内部レジスタをリセットします。

AVINには $V_{UVLO,HYST(AVIN)}$ の低電圧誤動作防止ヒステリシスが実装され、VDDには $V_{UVLO,HYST(VDD)}$ のヒステリシスが実装されています。

AVINおよびVDDが印加されている場合、I²C互換インターフェイスは引き続き完全に機能します。動作中にAVINまたはVDDの低電圧誤動作防止がトリガされると、すべての内部レジスタがデフォルト値にリセットされます。図40に、UVLOのブロック図を示します。

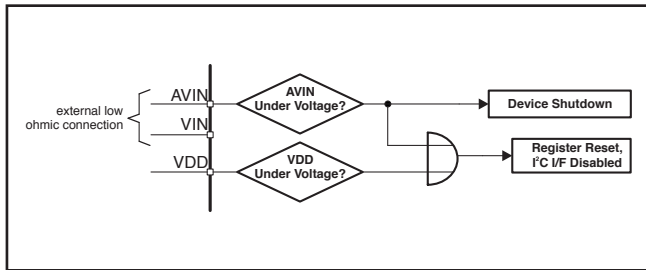


図 40. UVLOの状態図

VINとAVINを同じ電位に接続することにより、VINが低電圧監視に含まれます。AVINにローパス入力フィルタを適用した場合 (TPS6236xでは必須ではありません)、遅延時間および電圧レベルのシフトは、AVINでの標準静止電流 I_Q を使用して計算できます。例として、 I_Q と 10Ω の直列抵抗により、約 $560\mu V$ の微小静的シフトとなります。

適切なデバイス動作のためには、VINとAVINピンを同じ電源供給源に接続する必要があります。

アプリケーション情報

I²Cインターフェイス

シリアル・インターフェイスの説明

I²Cは、Philips Semiconductor社によって開発された2線式シリアル・インターフェイスです (I²C-Bus Specification, Version 2.1』(2000年1月) を参照)。バスは、プルアップ構造を持つデータ・ライン(SDA)とクロック・ライン(SCL)で構成されます。バスがアイドルのときは、SDAとSCLの両方がHighになります。I²C互換のデバイスはすべて、オープン・ドレインのI/OラインであるSDAおよびSCLを介してI²Cバスに接続します。マスタ・デバイス(通常はマイクロコントローラまたはデジタル信号プロセッサ)がバスを制御します。SCLの信号およびデバイス・アドレスは、マスタが生成する必要があります。また、マスタは、データ転送の開始と停止を示す特定の条件も生成します。スレーブ・デバイスは、マスタ・デバイスの制御に従ってバス上でデータを送受信します。

TPS6236xデバイスはスレーブとして動作し、I²Cバス仕様で定義されている以下のデータ転送モードをサポートします。

- 標準モード (100kbps)
- ファースト・モード (400kbps)
- ファースト・モード・プラス (1Mbps)
- ハイスピード・モード (3.4Mbps)

このインターフェイスは電源ソリューションの柔軟性を高めます。ほとんどの機能は、瞬間的なアプリケーション要件に応じて新しい値にプログラミングできます。VDDおよびAVINが指定の範囲に保持されている限り、レジスタの内容は影響を受けません。AVINまたはVDDの低電圧誤動作防止がトリップすると、レジスタが消去され、電源の再印加時にはデフォルト値に設定されます。

標準モードとファースト・モードのデータ転送プロトコルはまったく同じであるため、このデータシートではこれらのモードをF/Sモードと呼びます。ハイスピード・モードのプロトコルはF/Sモードとは異なり、ここではHSモードと呼びます。TPS6236xデバイスは、7ビット・アドレッシングをサポートします。10ビット・アドレッシングおよびジェネラル・コール・アドレッシングはサポートしません。

表6に、各TPS6236xデバイスに割り当てられたI²Cアドレスを示します。

デバイス・オプション	I ² Cアドレス	
	16進コード	2進コード
TPS62360	(0x60) _{HEX}	(110 0000) ₂
TPS62361B	(0x60) _{HEX}	(110 0000) ₂
TPS62362	(0x60) _{HEX}	(110 0000) ₂
TPS62363	(0x60) _{HEX}	(110 0000) ₂

表 6. I²Cアドレス

F/Sモードのプロトコル

マスタがスタート条件を生成して、データ転送を開始します。スタート条件は、図41に示されるように、SCLがHighの間にSDAラインがHighからLowに遷移すると発生します。すべてのI²C互換デバイスが、スタート条件を認識する必要があります。

次に、マスタはSCLパルスを生成し、7ビットのアドレスと読み取り/書き込み方向ビットR/WをSDAライン上で送信します。すべての送信中、マスタはデータが有効であることを確認します。データが有効であるためには、クロック・パルスのHigh期間全体にわたってSDAラインが安定している必要があります(図42を参照)。すべてのデバイスは、マスタによって送信されたアドレスを認識して、デバイス内部の固定アドレスと比較します。一致するアドレスを持つスレーブ・デバイスだけが、9回目のSCLサイクルのHigh期間全体でSDAラインをLowにすることで、確認応答を生成します(図43を参照)。この確認応答を検出することで、マスタはスレーブとの通信リンクが確立されたことを認識します。

マスタは、スレーブへのデータ送信(R/Wビット = 1)またはスレーブからのデータ受信(R/Wビット = 0)を行うために、引き続きSCLサイクルを生成します。いずれの場合も、送信側から送信されたデータに対して受信側が確認応答を返す必要があります。したがって、確認応答信号は、どちらが受信側かに応じて、マスタが生成する場合とスレーブが生成する場合があります。8ビットのデータと1ビットの確認応答から構成される9ビットの有効なデータ・シーケンスを、必要な長さだけ続けることができます。

データ転送の終わりを通知するときには、マスタはSCLラインがHighの間にSDAラインをLowからHighにすることで、ストップ条件を生成します(図41を参照)。これによってバスが解放され、アドレス指定されたスレーブとの通信リンクが停止します。すべてのI²C互換デバイスが、ストップ条件を認識する必要があります。すべてのデバイスは、ストップ条件の受信によってバスが解放されたことを知り、スタート条件および一致するアドレスが送信されるのを待ちます。

ここに示されていないレジスタ・アドレスからデータを読み取ろうとした場合には、00hが読み出されます。

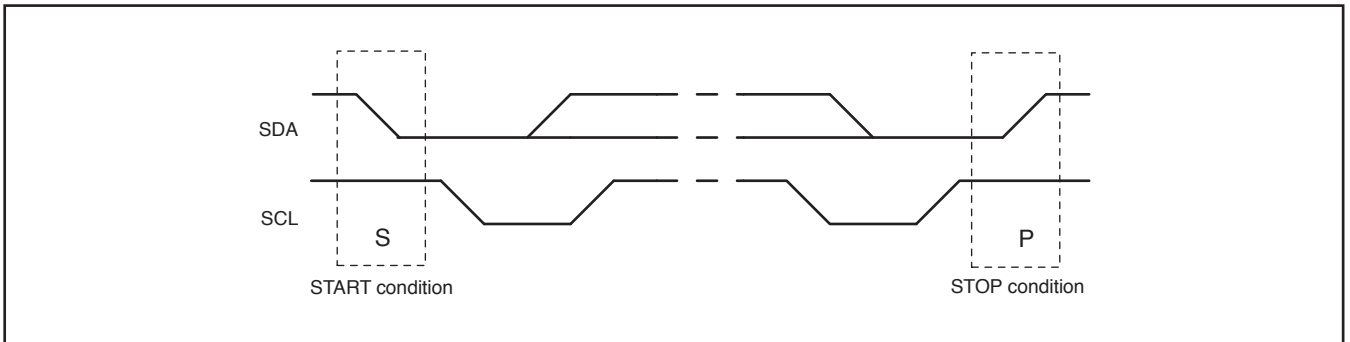


図 41. スタート条件とストップ条件

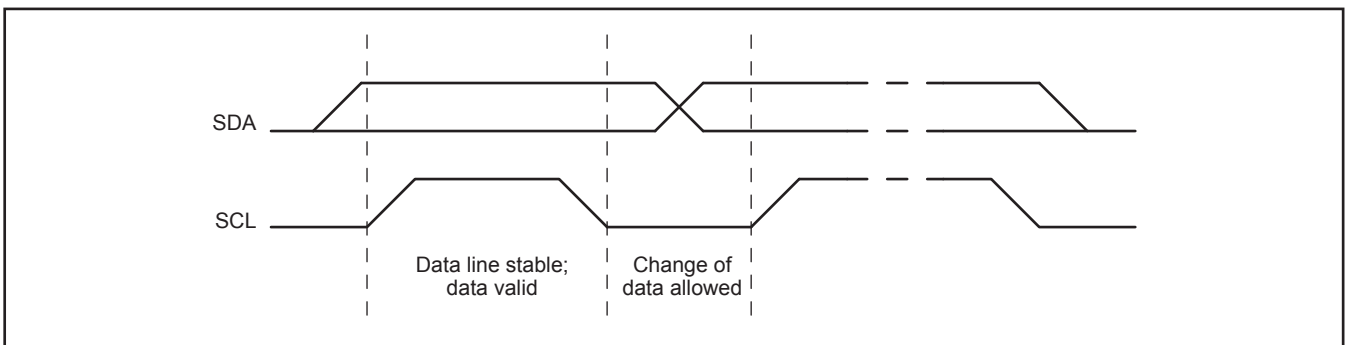


図 42. シリアル・インターフェイスでのビット転送

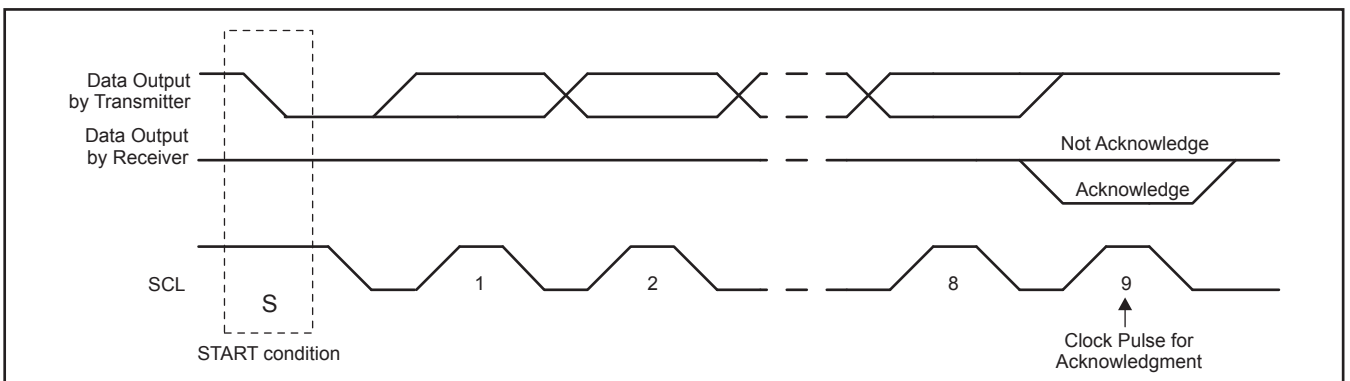


図 43. I²Cバスにおける確認応答

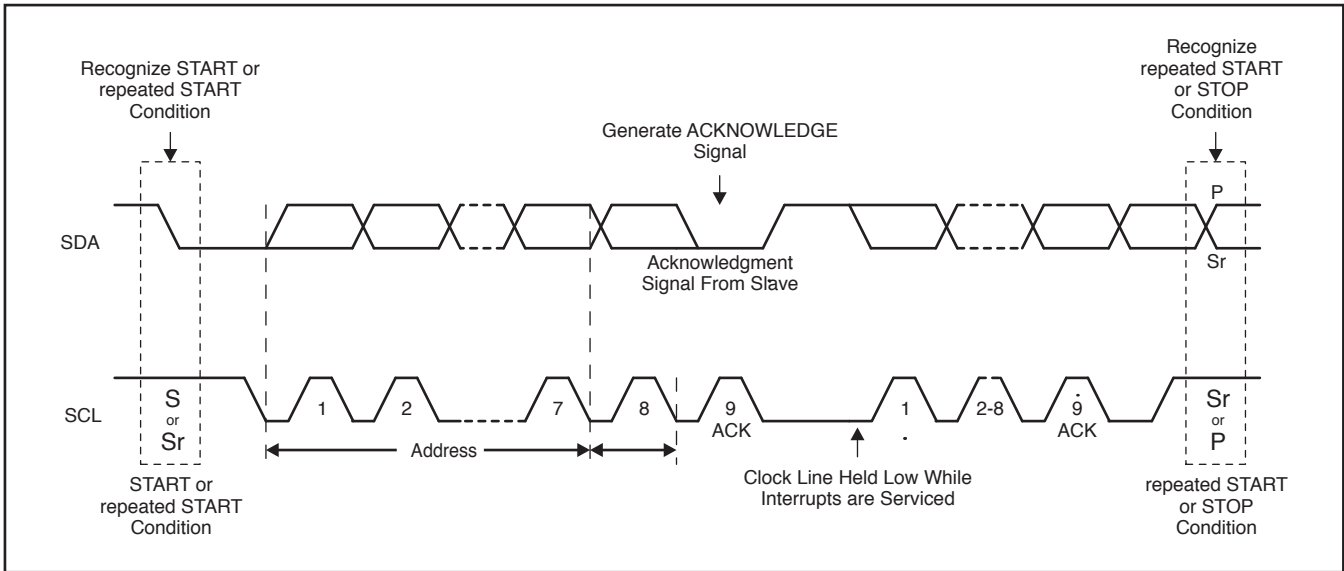


図 44. バス・プロトコル

HSモードのプロトコル

バスがアイドルのときは、プルアップ素子によってSDAラインとSCLラインの両方がHighになります。

マスタはスタート条件を生成した後、HSマスタ・コード00001XXXを含む有効なシリアル・バイトを送信します。この送信は、F/Sモードで400Kbps以下の速度で行われます。どのデバイスもHSマスタ・コードに対して確認応答はできませんが、すべてのデバイスがそれを認識し、3.4Mbps動作をサポートするために内部設定を切り替える必要があります。

次に、マスタは繰り返しスタート条件を生成します（繰り返しスタート条件のタイミングはスタート条件の場合と同じです）。この繰り返しスタート条件の後には、最大3.4Mbpsの送信速度が許可されることを除き、プロトコルはF/Sモードと同じです。ストップ条件によってHSモードが終了し、スレーブ・デバ

イスのすべての内部設定はF/Sモードをサポートするように切り替わります。HSモードでバスを確保するためには、ストップ条件を使用する代わりに、繰り返しスタート条件を使用する必要があります。

ここに示されていないレジスタ・アドレスからデータを読み取ろうとした場合には、00hが読み出されます。

I²C更新シーケンス

TPS6236xでは、1回の更新のために、スタート条件、有効なI²Cアドレス、レジスタ・アドレス・バイト、およびデータ・バイトを必要とします。各バイトの受信後、TPS6236xデバイスは、1つのクロック・パルスのHigh期間中にSDAラインをLowにすることで、確認応答を行います。有効なI²Cアドレスによって、TPS6236xが選択されます。TPS6236xは、LSBバイトに続く確認応答信号の立ち下がりエッジで更新を実行します。

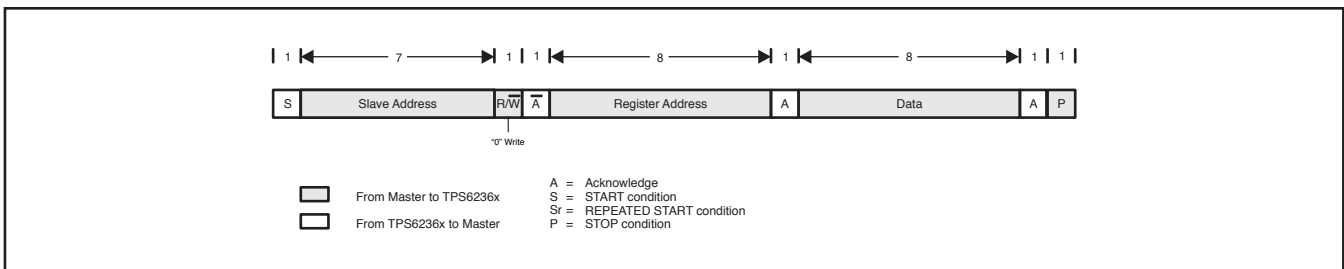


図 45. F/Sモードでの書き込みデータ転送形式

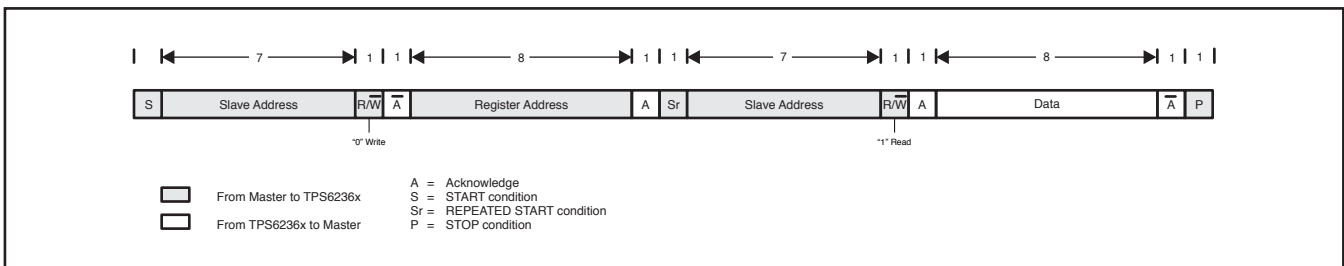


図 46. F/Sモードでの読み取りデータ転送形式

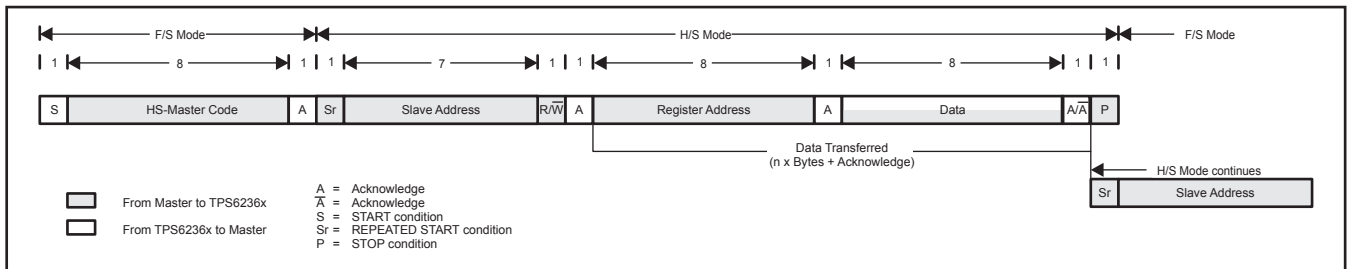


図 47. H/Sモードでのデータ転送形式

スレーブ・アドレス・バイト

MSB							LSB
X	X	X	X	X	X	A1	A0

スレーブ・アドレス・バイトは、マスタ・デバイスからスタート条件に続いて受信される最初のバイトです。

レジスタ・アドレス・バイト

MSB						D2	D1	LSB
0	0	0	0	0	0	D2	D1	D0

スレーブ・アドレスの確認応答が正常に行われた後、バス・マスタから、アクセスするレジスタのアドレスを含むバイトがTPS6236xに送信されます。

I²Cレジスタのリセット

I²Cレジスタは、VDDをGNDにプルダウンすることでリセットできます。詳細については、「入力低電圧保護」を参照してください。

プルダウン抵抗

EN、VSEL0、VSEL1の各入力には、内部プルダウン抵抗が備えられ、いずれかのピンが接続されていない場合や、高インピーダンスのソースによってトリガされた場合に、電位を放電します。

可能な限り最小の静止電流を実現する為に、レジスタPD_{EN}、PD_{VSEL0}、およびPD_{VSEL1}のI²Cプログラミングによって、EN、VSEL0、およびVSEL1のプルダウン抵抗を個別にディスエーブルにできます。

デフォルトでは、各プルダウン抵抗はイネーブルです。

入力コンデンサの選択

VINからデバイスに流れ込むパルス電流をバッファリングし、入力電圧リップルを低減するために、入力コンデンサが必要となります。このパルス電流は、降圧型コンバータの動作原理によって生じるものです。

入力電圧のフィルタリングを最適化し、他のシステム部品への干渉を最小限にするために、低ESRの入力コンデンサが必要です。最高の性能を得るには、スイッチング周波数で低ESRとなるセラミック・コンデンサが推奨されます。X7RまたはX5Rタイプのコンデンサを使用してください。

ほとんどのアプリケーション・シナリオで、公称範囲C_{IN} = 4.7μF~22μFのセラミック入力コンデンサが良い選択肢となります。一般に、入力コンデンサの容量に上限はありません。

標準的な動作には、10μFのX5Rタイプのコンデンサが推奨されます。表7に、推奨コンデンサの一覧を示します。

AVIN、VDDのデカップリング・コンデンサ

AVINおよびVDDをデカップリング・コンデンサでバッファリングすることにより、ノイズの影響を減らすことができます。AVINおよびVDDのバッファリングには、AVIN-AGND間およびVDD-AGND間にそれぞれ、0.1μF以上のX5RまたはX7Rセラミック・コンデンサを接続することを推奨します。高周波数でのインピーダンスを低く保つため、ピンに最も近いコンデンサは小さい値(0.22μF未満)にする必要があります。一般に、合計容量に上限はありません。

TPS6236xでは、ノイズのフィルタリング用にAVINにローパス入力フィルタを追加(例、直列抵抗を追加)することは必須ではありません。

容量 [μF]	種類	寸法 L x W x H [mm ³]	メーカー
10	GRM188R60J106M	0603: 1.6 x 0.8 x 0.8	Murata
10	CL10A106MQ8NRNC	0603: 1.6 x 0.8 x 0.8	Samsung
22	GRM188R60G226M	0603: 1.6 x 0.8 x 0.8	Murata
22	CL10A106MQ8NRNC	0603: 1.6 x 0.8 x 0.8	Samsung

表 7. 推奨コンデンサ一覧

インダクタの選択

インダクタの種類と値の選択は、インダクタのリップル電流、PFMからPWM動作への移行点、出力電圧リップル、および精度に影響を与えます。適切なインダクタの選択方法について、以下に記述します。

インダクタンス値

TPS6236xは、1μHの公称インダクタンス値で最適に動作するように設計されています。

1μHより小さい値を選択すると、負荷過渡動作が向上します。一方、それより大きい値を選択すると、リップル電流が減少する結果、出力電圧リップルが低下し、DC出力レギュレーションが向上します。インダクタ電流リップルは、次のように計算できます。

$$\Delta I_L = V_{OUT} \times \frac{1 - \frac{V_{OUT}}{V_{IN}}}{L \times f} \quad (5)$$

ここで

V_{IN} = 入力電圧

V_{OUT} = 出力電圧

f = スイッチング周波数 (標準2.5MHz)

L = インダクタの値

インダクタの飽和電流

インダクタは、その電流定格を考慮して選択する必要があります。適切な飽和電流定格を選択するために、最大インダクタ電流を次のように計算できます。

$$I_{L,MAX} = I_{OUT,MAX} + \frac{\Delta I_L}{2} \quad (6)$$

ここで

ΔI_L = インダクタ・リップル電流 (式 (5) を参照)

$I_{OUT,MAX}$ = 最大出力電流

インダクタンス値は飽和効果および温度の影響によって低下する場合があるため、インダクタは、温度および飽和の影響下で0.6μH以上の実効インダクタンスを持つよう選択する必要があります。

出力コンデンサの選択

独自のヒステリシス制御方式により、小型のセラミック・コンデンサを使用できます。最高の性能を得るには、高い変換効率と低い出力電圧リップルを実現するために、低ESR値のセラミック・コンデンサが推奨されます。安定動作のために、X7RまたはX5Rタイプのコンデンサを推奨します。

TPS6236xは、デバイスの出力に10μF~22μFの出力コンデンサを配置して動作するように設計されています。さらに、0.1μFのコンデンサを出力に追加することで、負荷の急激な変化によって生じる高周波成分を低減できます。

軽負荷時、デバイスがPFMモードで動作している場合には、より大きな値を選択することで、電圧リップルを最小限に抑え、DC出力精度を向上させることができます。

10μF~22μFのセラミック・コンデンサを追加してプロセッサ入力電流をバッファリングすると、プロセッサ入力での電圧の品質、および動的な負荷ステップ動作が向上します。これは特に、TPS6236xとマイクロプロセッサを接続するパターンが、可能な最小長よりも長い場合に有用です。推奨容量値に関しては、この追加のコンデンサも考慮に入れる必要があります。安定性のために、 V_{OUT} コンデンサの合計値は、75μFの実効容量を超えないようにしてください。

表7に、テスト済みのコンデンサの一覧を示します。TPS6236xは、ポリマー、タンタル、または電解出力コンデンサを使用するには設計されていません。

出力フィルタの設計

インダクタと出力コンデンサによって、出力フィルタが形成されます。負荷は入力コンデンサ C_{LOAD} でバッファリングすることが可能であり、それを考慮に入れる必要があります。出力コンデンサとインダクタンスの推奨値に基づき、 C_{LOAD} を考慮すると、これらの部品は次の範囲内とする必要があります。

- $C_{OUT} + C_{LOAD} = 10\mu F \sim 75\mu F$

- $L = 1\mu H$

さらなる性能向上のため、または特定の要求がある場合は、これらの値を微調整できます。いずれの場合も、制御ループの安定性が影響を受けるため、ループ安定性のチェックが必要となります。

インダクタンス [μH]	飽和電流定格 (インダクタンスが 30%低下、標準) [A]	寸法 $L \times W \times H$ [mm ³]	DC抵抗 [mΩ、標準]	種類	メーカー
1.0	3.4	3.2 × 2.5 × 1.2	51	PST032251B-1R0MS-11	Cyntec
1.0	3.9	3.2 × 2.5 × 1.0	48	DFE322510C1276AS-H-1R0N ⁽¹⁾	Toko
1.0	4.6	3.2 × 2.5 × 1.2	37	DFE322512C1277AS-H-1R0N ⁽¹⁾	Toko
1.0	3.8	2.5 × 2.0 × 1.2	45	DFE252012C1239AS-H-1R0N=P2	Toko
1.0	5.4	4 × 4 × 2.1	10	XFL4020-102ME1.0	Coilcraft
1.0	5.4	3.2 × 3 × 1.2	57	SPM3012T-1R0M	TDK

表 8. 推奨インダクター一覧

(1) 2011年第4四半期にリリース予定。
詳細については、メーカーにお問い合わせください。

熱およびデバイス寿命に関する情報

一般に、低背でファイン・ピッチの表面実装パッケージにICを実装する場合は、消費電力に特別な注意が必要です。熱結合、エアフロー、追加ヒートシンク、対流面、他の放熱部品の存在など、システムに依存する多くの問題により、特定の部品の消費電力制限が左右されます。

熱特性は、適切なPCBレイアウトによって向上させることができます。パワー・パターンは広いほど、放熱のシンク能力が高まります。各層へのビアを備えた多層PCB設計を使用すると、性能をさらに向上できます。

熱特性に重点を置いた適切なPCBレイアウトにより、接合部・周囲間の熱抵抗 θ_{JA} を低減し、それによってデバイスの接合部温度 T_J を低減できます。

シリコン・チップの寿命に関するTIの信頼性要件 ($T_J = 105^\circ\text{C}$ で10万時間のパワーオン)は、接合部温度と、VINピンおよびSWピンに流れる連続電流によって影響を受けます。シリコン・チップに対するTIの信頼性要件 ($T_J = 105^\circ\text{C}$ で100000時間のパワーオン)に準拠し、半田バンプ内でのエレクトロマイグレーション障害を防ぐために、VINピンの電流は1275mAを連続的に超えず、SWピンの電流は2550mAを連続的に超えないようにする必要があります。例えば、VINに1150mAが流れる場合は、標準で $I_{OUT} = 2350\text{mA}$ 、 $V_{OUT} = 1.5\text{V}$ 、および $V_{IN} = 3.6\text{V}$ となります。

VINピン/SWピンの電流定格を超えると、デバイスの信頼性に影響を与える可能性があります。例えば、基本の $I_{OUT} = 2000\text{mA}$ の連続出力電流に対して、アプリケーション動作時間の最大10%にわたって、 $I_{OUT} = 3000\text{mA}$ のピーク電流が流れる場合には、 $V_{IN} = 2.7\text{V}$ 、 $V_{OUT} = 1.5\text{V}$ 、 $T_J = 105^\circ\text{C}$ といった条件に対して、パワーオン時間が90000時間まで低下する可能性があります。この例で、 T_J が 105°C を超え、ピーク出力電流のデューティ・サイクルがさらに増加すれば、デバイス寿命への影響はさらに大きくなります。

熱パラメータの使用方法的詳細については、アプリケーション・ノート『Thermal Characteristics Application Note』(SZZA017)および『IC Package Thermal Metrics Application Note』(SPRA953)を参照してください。

PCBレイアウトに関する考慮事項

PCBレイアウトは、TPS6236xの高い性能を保持するために重要なステップです。高電流および高速スイッチング・ノードの両方が、PCBレイアウトへの十分な注意を必要とします。

入力/出力コンデンサ、およびインダクタは、できるだけICピンの近くに配置する必要があります。それにより、パターンが短く保たれます。これらのパターンを幅広くし、直接配線することで、パターン抵抗が減少し、寄生インダクタンスも低下します。共通のパワーGNDを使用してください。入力および出力コンデンサのローサイドは、パワーGNDに接続し、PGNDノードにも接続します。AGNDおよびPGNDは、ICの近くの1か所で接続する必要があります。

SENSE+およびSENSE-に接続されるセンス・パターンは、信号パターンです。誘導されるノイズを避けるために、特別な注意を払う必要があります。直接配線によって、寄生インダクタンスを小さくできます。寄生容量を小さく保てる場合は、GND層をシールドに使用できます。SENSE+とSENSE-を互いに近づけて配線することで、誘導性ノイズの侵入が最小限に抑えられます。これらのパターンは、スイッチング・ノードから、および $I^2\text{C}$ バスなどの高速で変化する信号ラインから離して配置する必要があります。

レイアウトが不適切であると、ラインまたは負荷レギュレーションの悪化、グラウンドや出力電圧のシフト、安定性の問題、不十分なEMI動作などの現象が見られる場合があります。

推奨レイアウトについては、図48を参照してください。

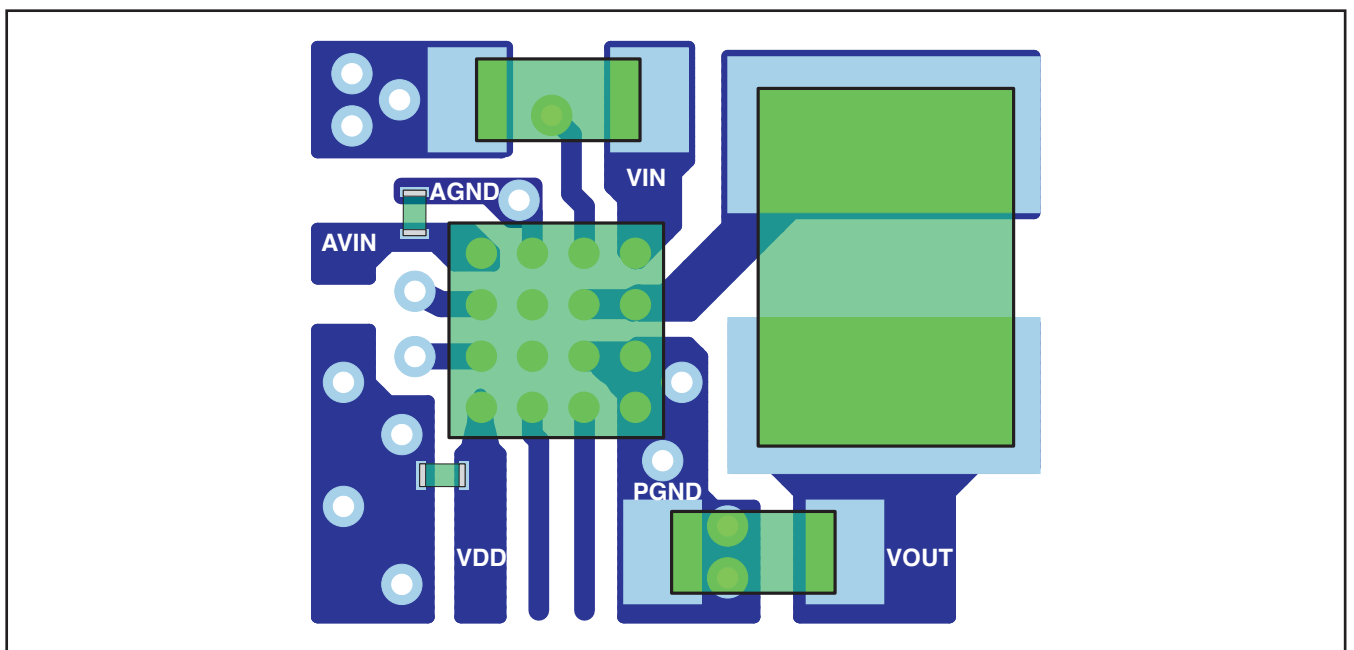


図 48. 推奨レイアウト(上面図)。全体ソリューション・サイズ: 27.5mm²

レジスタ設定

概要

アドレス	レジスタ	リセット/ デフォルト 状態	読み取り/ 書き込み	レジスタ (デフォルト/リセット値)								
				MSB							LSB	
				D7	D6	D5	D4	D3	D2	D1	D0	
0x00h	SET0	0x111111	R/W	MODE0							OV0[5:0]	
0x01h	SET1	0x010111	R/W	MODE1							OV1[5:0]	
0x02h	SET2	0x111111	R/W	MODE2							OV2[5:0]	
0x03h	SET3	0x100001	R/W	MODE3							OV3[5:0]	
0x04h	Ctrl	111xxxxx	R/W	PD_EN	PD_VSEL0	PD_VSEL1						
0x05h	Temp	xxxxx000	R/W						DIS_TS	TJEW	TJTS	
0x06h	RmpCtrl	000xx00x	R/W		RMP[2:0]					EN_DISC	RAMP_PFM	
0x07h	(予約済み)	xxxxxxxx										
0x08h	Chip_ID	100000xx	R									
0x09h	Chip_ID											

表 9. TPS62360のレジスタ設定概要

アドレス	レジスタ	リセット/ デフォルト 状態	読み取り/ 書き込み	レジスタ (デフォルト/リセット値)								
				MSB							LSB	
				D7	D6	D5	D4	D3	D2	D1	D0	
0x00h	SET0	00101110	R/W	MODE0							OV0[6:0]	
0x01h	SET1	01011010	R/W	MODE1							OV1[6:0]	
0x02h	SET2	01000010	R/W	MODE2							OV2[6:0]	
0x03h	SET3	01000010	R/W	MODE3							OV3[6:0]	
0x04h	Ctrl	111xxxxx	R/W	PD_EN	PD_VSEL0	PD_VSEL1						
0x05h	Temp	xxxxx000	R/W						DIS_TS	TJEW	TJTS	
0x06h	RmpCtrl	000xx00x	R/W		RMP[2:0]					EN_DISC	RAMP_PFM	
0x07h	(予約済み)	xxxxxxxx										
0x08h	Chip_ID	100001xx	R									
0x09h	Chip_ID											

表 10. TPS62361Bのレジスタ設定概要

アドレス	レジスタ	リセット/ デフォルト 状態	読み取り/ 書き込み	レジスタ (デフォルト/リセット値)								
				MSB							LSB	
				D7	D6	D5	D4	D3	D2	D1	D0	
0x00h	SET0	0x101110	R/W	MODE0							OV0[5:0]	
0x01h	SET1	0x010111	R/W	MODE1							OV1[5:0]	
0x02h	SET2	0x101011	R/W	MODE2							OV2[5:0]	
0x03h	SET3	0x100001	R/W	MODE3							OV3[5:0]	
0x04h	Ctrl	111xxxxx	R/W	PD_EN	PD_VSEL0	PD_VSEL1						
0x05h	Temp	xxxxx000	R/W						DIS_TS	TJEW	TJTS	
0x06h	RmpCtrl	000xx00x	R/W		RMP[2:0]					EN_DISC	RAMP_PFM	
0x07h	(予約済み)	xxxxxxxx										
0x08h	Chip_ID	100010xx	R									
0x09h	Chip_ID											

表 11. TPS62362のレジスタ設定概要

アドレス	レジスタ	リセット/ デフォルト 状態	読み取り/ 書き込み	レジスタ (デフォルト/リセット値)							
				MSB				LSB			
				D7	D6	D5	D4	D3	D2	D1	D0
0x00h	SET0	01000110	R/W	MODE0	OV0[6:0]						
0x01h	SET1	01010011	R/W	MODE1	OV1[6:0]						
0x02h	SET2	01100100	R/W	MODE2	OV2[6:0]						
0x03h	SET3	00110010	R/W	MODE3	OV3[6:0]						
0x04h	Ctrl	111xxxx	R/W	PD_EN	PD_VSEL0	PD_VSEL1					
0x05h	Temp	xxxxx000	R/W					DIS_TS	TJEW	TJTS	
0x06h	RmpCtrl	000xx00x	R/W	RMP[2:0]				EN_DISC	RAMP_PFM		
0x07h	(Reserved)	xxxxxxx									
0x08h	Chip_ID	100001xx	R								
0x09h	Chip_ID										

表 12. TPS62363のレジスタ設定概要

レジスタ0x00hの説明：SET0

これらのレジスタ設定は、SET0を選択することで適用されます(VSEL1 = LOW、VSEL0 = LOW)。

レジスタ・アドレス：0x00h 読み取り/書き込み			
ビット	名前	デフォルト	説明
D7	MODE0	MSB	0 SET0の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作
D6		x	将来の使用のために予約
D5	OV0[5:0]	1	SET0の出力電圧 デフォルト：(111111) ₂ = 1.4V
D4		1	D5-D0 出力電圧
D3		1	00 0000 770 mV
D2		1	00 0001 780 mV
D1		1	00 0010 790 mV
D0		1	... 11 1111 1400 mV
D0		LSB	1 $V_{OUT} = (xx\ xxxx)_2 \times 10mV + 770\ mV$

表 13. TPS62360のレジスタ0x00hの説明

レジスタ・アドレス：0x00h 読み取り/書き込み			
ビット	名前	デフォルト	説明
D7	MODE0	MSB	0 SET0の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作
D6	OV0[6:0]	0	SET0の出力電圧 デフォルト：(0101110) ₂ = 0.96V
D5		1	D6-D0 出力電圧
D4		0	000 0000 500 mV
D3		1	000 0001 510 mV
D2		1	000 0010 520 mV
D1		1	... 111 1111 1770 mV
D0		LSB	0 $V_{OUT} = (xxx\ xxxx)_2 \times 10mV + 500\ mV$

表 14. TPS62361Bのレジスタ0x00hの説明

レジスタ・アドレス：0x00h 読み取り/書き込み					
ビット	名前	デフォルト		説明	
D7	MODE0	MSB	0	SET0の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作	
D6			x	将来の使用のために予約	
D5	OV0[5:0]		1	SET0の出力電圧 デフォルト：(101110) ₂ = 1.23V	
D4			0	D5-D0	出力電圧
D3			1	00 0000	770 mV
D2			1	00 0001	780 mV
				00 0010	790 mV
D1			1
				11 1111	1400 mV
D0		LSB	0	$V_{OUT} = (xx\ xxxx)_2 \times 10\text{mV} + 770\text{ mV}$	

表 15. TPS62362のレジスタ0x00hの説明

レジスタ・アドレス：0x00h 読み取り/書き込み					
ビット	名前	デフォルト		説明	
D7	MODE0	MSB	0	SET0の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作	
D6	OV0[6:0]			1	SET0の出力電圧 デフォルト：(1000110) ₂ = 1.2V
D5		0		D6-D0	出力電圧
D4		0		000 0000	500 mV
D3		0		000 0001	510 mV
D2		1		000 0010	520 mV
D1		1	
				111 1111	1770 mV
D0		LSB	0	$V_{OUT} = (xxx\ xxxx)_2 \times 10\text{mV} + 500\text{ mV}$	

表 16. TPS62363のレジスタ0x00hの説明

レジスタ0x01hの説明：SET1

これらのレジスタ設定は、SET1を選択することで適用されます(VSEL1 = LOW、VSEL0 = HIGH)。

レジスタ・アドレス：0x01h 読み取り/書き込み				説明	
ビット	名前	デフォルト			
D7	MODE1	MSB	0	SET1の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作	
D6			x	将来の使用のために予約	
D5	OV1[5:0]		0	SET1の出力電圧 デフォルト：(010111) ₂ = 1.0V	
D4			1	D5-D0	出力電圧
D3			0	00 0000	770 mV
D2			1	00 0001	780 mV
				00 0010	790 mV
D1			1
				11 1111	1400 mV
D0		LSB	1	$V_{OUT} = (xx\ xxxx)_2 \times 10mV + 770\ mV$	

表 17. TPS62360のレジスタ0x01hの説明

レジスタ・アドレス：0x01h 読み取り/書き込み				説明	
ビット	名前	デフォルト			
D7	MODE1	MSB	0	SET1の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作	
D6	OV1[6:0]			1	SET1の出力電圧 デフォルト：(1011010) ₂ = 1.4V
D5		0			
D4		1		D6-D0	出力電圧
D3		1		000 0000	500 mV
D2		0		000 0001	510 mV
				000 0010	520 mV
D1		1	
		111 1111	1770 mV		
D0		LSB	0	$V_{OUT} = (xxx\ xxxx)_2 \times 10mV + 500\ mV$	

表 18. TPS62361Bのレジスタ0x01hの説明

レジスタ・アドレス：0x01h 読み取り/書き込み					
ビット	名前	デフォルト		説明	
D7	MODE1	MSB	0	SET1の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作	
D6			x	将来の使用のために予約	
D5	OV1[5:0]		0	SET1の出力電圧 デフォルト：(010111) ₂ = 1.0V	
D4			1	D5-D0	出力電圧
D3			0	00 0000	770 mV
D2			1	00 0001	780 mV
				00 0010	790 mV
D1			1
				11 1111	1400 mV
D0	LSB	1	$V_{OUT} = (xx\ xxxx)_2 \times 10\text{mV} + 770\text{ mV}$		

表 19. TPS62362のレジスタ0x01hの説明

レジスタ・アドレス：0x01h 読み取り/書き込み					
ビット	名前	デフォルト		説明	
D7	MODE1	MSB	0	SET1の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作	
D6	OV1[6:0]			1	SET1の出力電圧 デフォルト：(1010011) ₂ = 1.36V
D5		0			
D4		1		D6-D0	出力電圧
D3		0		000 0000	500 mV
D2		0		000 0001	510 mV
				000 0010	520 mV
D1		1	
		111 1111	1770 mV		
D0	LSB	1	$V_{OUT} = (xxx\ xxxx)_2 \times 10\text{mV} + 500\text{ mV}$		

表 20. TPS62363のレジスタ0x01hの説明

レジスタ0x02hの説明：SET2

これらのレジスタ設定は、SET2を選択することで適用されます (VSEL1 = HIGH、VSEL0 = LOW)。

レジスタ・アドレス：0x02h 読み取り/書き込み			
ビット	名前	デフォルト	説明
D7	MODE2	MSB	0 SET2の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作
D6		x	将来の使用のために予約
D5	OV2[5:0]	1	SET2の出力電圧 デフォルト： $(111111)_2 = 1.4V$
D4		1	D5-D0 出力電圧
D3		1	00 0000 770 mV
D2		1	00 0001 780 mV
			00 0010 790 mV
D1		1	...
			11 1111 1400 mV
D0		LSB	$V_{OUT} = (xx\ xxxx)_2 \times 10mV + 770\ mV$

表 21. TPS62360のレジスタ0x02hの説明

レジスタ・アドレス：0x02h 読み取り/書き込み			
ビット	名前	デフォルト	説明
D7	MODE2	MSB	0 SET2の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作
D6	OV2[6:0]	1	SET2の出力電圧 デフォルト： $(1000010)_2 = 1.16V$
D5		0	D6-D0 出力電圧
D4		0	000 0000 500 mV
D3		0	000 0001 510 mV
D2		0	000 0010 520 mV
D1		1	...
			111 1111 1770 mV
D0		LSB	$V_{OUT} = (xxx\ xxxx)_2 \times 10mV + 500\ mV$

表 22. TPS62361Bのレジスタ0x02hの説明

レジスタ・アドレス：0x02h 読み取り/書き込み					
ビット	名前	デフォルト		説明	
D7	MODE2	MSB	0	SET2の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作	
D6			x	将来の使用のために予約	
D5	OV2[5:0]		1	SET2の出力電圧 デフォルト：(101011) ₂ = 1.2V	
D4			0	D5-D0	出力電圧
D3			1	00 0000	770 mV
D2			0	00 0001	780 mV
				00 0010	790 mV
D1			1
				11 1111	1400 mV
D0	LSB	1	$V_{OUT} = (xx\ xxxx)_2 \times 10\text{mV} + 770\text{ mV}$		

表 23. TPS62362のレジスタ0x02hの説明

レジスタ・アドレス：0x02h 読み取り/書き込み					
ビット	名前	デフォルト		説明	
D7	MODE2	MSB	0	SET2の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作	
D6	OV2[6:0]			1	SET2の出力電圧 デフォルト：(1100100) ₂ = 1.5V
D5		1			
D4		0		D6-D0	出力電圧
D3		0		000 0000	500 mV
D2		1		000 0001	510 mV
				000 0010	520 mV
D1		0	
		111 1111	1770 mV		
D0	LSB	0	$V_{OUT} = (xxx\ xxxx)_2 \times 10\text{mV} + 500\text{ mV}$		

表 24. TPS62363のレジスタ0x02hの説明

レジスタ0x03hの説明：SET3

これらのレジスタ設定は、SET3を選択することで適用されます(VSEL1 = HIGH、VSEL0 = HIGH)。

レジスタ・アドレス：0x03h 読み取り/書き込み															
ビット	名前	デフォルト	説明												
D7	MODE3	MSB	0 SET3の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作												
D6			x 将来の使用のために予約												
D5	OV3[5:0]	1	SET3の出力電圧 デフォルト： $(100001)_2 = 1.1V$												
D4		0	<table border="1"> <tr> <th>D5-D0</th> <th>出力電圧</th> </tr> <tr> <td>00 0000</td> <td>770 mV</td> </tr> <tr> <td>00 0001</td> <td>780 mV</td> </tr> <tr> <td>00 0010</td> <td>790 mV</td> </tr> <tr> <td>...</td> <td>...</td> </tr> <tr> <td>11 1111</td> <td>1400 mV</td> </tr> </table>	D5-D0	出力電圧	00 0000	770 mV	00 0001	780 mV	00 0010	790 mV	11 1111	1400 mV
D5-D0		出力電圧													
00 0000		770 mV													
00 0001		780 mV													
00 0010		790 mV													
...		...													
11 1111	1400 mV														
D3	0														
D2	0														
D1	0														
D0	1	LSB	$V_{OUT} = (xx\ xxxx)_2 \times 10mV + 770\ mV$												

表 25. TPS62360のレジスタ0x03hの説明

レジスタ・アドレス：0x03h 読み取り/書き込み															
ビット	名前	デフォルト	説明												
D7	MODE3	MSB	0 SET3の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作												
D6			1 SET3の出力電圧 デフォルト： $(1000010)_2 = 1.16V$												
D5	OV3[6:0]	0	<table border="1"> <tr> <th>D6-D0</th> <th>出力電圧</th> </tr> <tr> <td>000 0000</td> <td>500 mV</td> </tr> <tr> <td>000 0001</td> <td>510 mV</td> </tr> <tr> <td>000 0010</td> <td>520 mV</td> </tr> <tr> <td>...</td> <td>...</td> </tr> <tr> <td>111 1111</td> <td>1770 mV</td> </tr> </table>	D6-D0	出力電圧	000 0000	500 mV	000 0001	510 mV	000 0010	520 mV	111 1111	1770 mV
D6-D0		出力電圧													
000 0000		500 mV													
000 0001		510 mV													
000 0010		520 mV													
...		...													
111 1111		1770 mV													
D4	0														
D3	0														
D2	0														
D1	1														
D0	0	LSB	$V_{OUT} = (xxx\ xxxx)_2 \times 10mV + 500\ mV$												

表 26. TPS62361Bのレジスタ0x03hの説明

レジスタ・アドレス：0x03h 読み取り/書き込み					
ビット	名前	デフォルト		説明	
D7	MODE3	MSB	0	SET3の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作	
D6			x	将来の使用のために予約	
D5	OV3[5:0]		1	SET3の出力電圧 デフォルト：(100001) ₂ = 1.1V	
D4			0	D5-D0	出力電圧
D3			0	00 0000	770 mV
D2			0	00 0001	780 mV
			0	00 0010	790 mV
D1			0
			0	11 1111	1400 mV
D0	LSB	1	$V_{OUT} = (xx\ xxxx)_2 \times 10\text{mV} + 770\text{ mV}$		

表 27. TPS62362のレジスタ0x03hの説明

レジスタ・アドレス：0x03h 読み取り/書き込み					
ビット	名前	デフォルト		説明	
D7	MODE3	MSB	0	SET3の動作モード 0 = PFM / PWMモード動作 1 = 強制PWMモード動作	
D6	OV3[6:0]			0	SET3の出力電圧 デフォルト：(0110010) ₂ = 1.0V
D5		1			
D4		1		D6-D0	出力電圧
D3		0		000 0000	500 mV
D2		0		000 0001	510 mV
		0		000 0010	520 mV
D1		1	
	1	111 1111	1770 mV		
D0	LSB	0	$V_{OUT} = (xxx\ xxxx)_2 \times 10\text{mV} + 500\text{ mV}$		

表 28. TPS62363のレジスタ0x03hの説明

レジスタ0x04hの説明：Ctrl

レジスタ・アドレス：0x04h 読み取り/書き込み			
ビット	名前	デフォルト	説明
D7	PD_EN	MSB	1 ENの内部プルダウン抵抗 0 = ディスエーブル 1 = イネーブル
D6	PD_VSELO		1 VSELOの内部プルダウン抵抗 0 = ディスエーブル 1 = イネーブル
D5	PD_VSEL1		1 VSEL1の内部プルダウン抵抗 0 = ディスエーブル 1 = イネーブル
D4			x 将来の使用のために予約
D3			x 将来の使用のために予約
D2			x 将来の使用のために予約
D1			x 将来の使用のために予約
D0			LSB x 将来の使用のために予約

表 29. TPS6236xのレジスタ0x04hの説明

レジスタ0x05hの説明：Temp

レジスタ・アドレス：0x05h 読み取り/書き込み			
ビット	名前	デフォルト	説明
D7		MSB	x 将来の使用のために予約
D6			x 将来の使用のために予約
D5			x 将来の使用のために予約
D4			x 将来の使用のために予約
D3			x 将来の使用のために予約
D2	DIS_TS		0 温度シャットダウン機能のディスエーブル 0 = 温度シャットダウンをイネーブル 1 = 温度シャットダウンをディスエーブル
D1	TJEW	0 T_J 早期警告ビット 0 = $T_J < 120^\circ\text{C}$ (typ) 1 = $T_J \geq 120^\circ\text{C}$ (typ)	
D0	TJTS	0 T_J 温度シャットダウン・ビット 0 = ダイ温度が有効範囲内 1 = 温度シャットダウンがトリガされた ビットは、ラッチ後にリセットされる必要があります。	
		LSB	

表 30. TPS6236xのレジスタ0x05hの説明

レジスタ0x06hの説明：RmpCtrl

レジスタ・アドレス：0x06h 読み取り/書き込み					
ビット	名前	デフォルト	説明		
D7	RMP[2:0]	MSB	出力電圧のランプ・タイミング		
D6			0	D7-D5	傾き
				000	32 mV / μ s
				001	16 mV / μ s
				010	8 mV / μ s
			
				110	0.5 mV / μ s
D5			0	111	0.25 mV / μ s
D5	0	$\frac{\Delta V_{OUT}}{\Delta t} = 32 \frac{mV}{\mu s} \frac{1}{2^{(RMP[2-0])_2}}$			
D4		x	将来の使用のために予約		
D3		x	将来の使用のために予約		
D2	EN_DISC	0	シャットダウン時の出力コンデンサのアクティブ放電 0 = ディスエーブル 1 = イネーブル		
D1	RAMP_PFM	0	デバイスがパワーセーブ(PFM)モードの場合のランプ動作を定義 0 = 出力コンデンサを負荷によって放電 1 = 出力電圧は強制的に下降時の傾きに追従		
D0		LSB	x 将来の使用のために予約		

表 31. TPS6236xのレジスタ0x06hの説明

レジスタ0x07hの説明：(予約済み)

レジスタ・アドレス：0x07h			
ビット	名前	デフォルト	説明
D7		MSB	x 将来の使用のために予約
D6			x 将来の使用のために予約
D5			x 将来の使用のために予約
D4			x 将来の使用のために予約
D3			x 将来の使用のために予約
D2			x 将来の使用のために予約
D1			x 将来の使用のために予約
D0			LSB

表 32. TPS6236xのレジスタ0x07hの説明

レジスタ0x08h、0x09hの説明：Chip_ID

レジスタ・アドレス：0x08h、0x09h 読み取り				
ビット	名前	デフォルト	説明	
D7		MSB	ベンダーID	
D6				1
D5				0
D4				0
D3		x	D3-D2	部品番号ID
D2			00	TPS62360
			01	TPS62361B
			10	TPS62362
D1	x	D1-D0	チップ版数ID	
		00	Rev. 1	
		01	Rev. 2	
D0	x	10	Rev. 3	
		11	Rev. 4	
		LSB		

表 33. TPS6236xのレジスタ0x08hおよび0x09hの説明

パッケージ概要

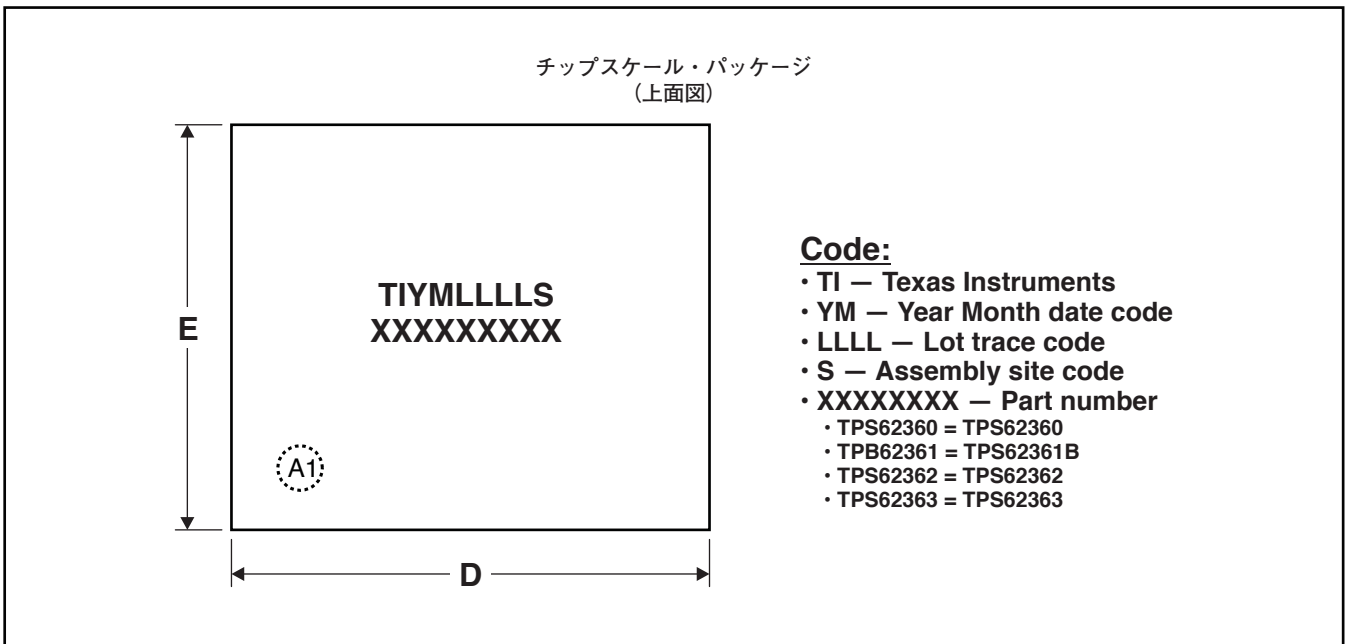


図 49. パッケージの捺印と寸法

チップスケール・パッケージの寸法

TPS6236xデバイスは、16バンプのチップスケール・パッケージ (YZH、NanoFree™) で供給されます。パッケージの寸法を次に示します。

- D = 2.076mm (+/- 0.03mm)
- E = 2.076mm (+/- 0.03mm)

パッケージ情報

製品情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾	Samples (Requires Login)
TPS62360YZHR	ACTIVE	DSBGA	YZH	16	3000	Green (RoHS & no Sb/Br)	Call TI	Level-1-260C-UNLIM	
TPS62360YZHT	ACTIVE	DSBGA	YZH	16	250	Green (RoHS & no Sb/Br)	Call TI	Level-1-260C-UNLIM	
TPS62361BYZHR	ACTIVE	DSBGA	YZH	16	3000	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM	
TPS62361BYZHT	ACTIVE	DSBGA	YZH	16	250	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM	
TPS62362YZHR	ACTIVE	DSBGA	YZH	16	3000	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM	
TPS62362YZHT	ACTIVE	DSBGA	YZH	16	250	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM	
TPS62363YZHR	ACTIVE	DSBGA	YZH	16	3000	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM	
TPS62363YZHT	ACTIVE	DSBGA	YZH	16	250	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM	

⁽¹⁾ マーケティングステータスは次のように定義されています。

ACTIVE: 製品デバイスが新規設計用に推奨されています。

LIFEBUY: TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND: 新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW: デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE: TIによりデバイスの生産が中止されました。

⁽²⁾ エコプラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) および Green (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD: Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS): TIにおける "Lead-Free" または "Pb-Free" (鉛フリー) は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリープロセスでの使用に適しています。

Pb-Free (RoHS Exempt): この部品は、1) ダイとパッケージの間に鉛ベースの半田バンブ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

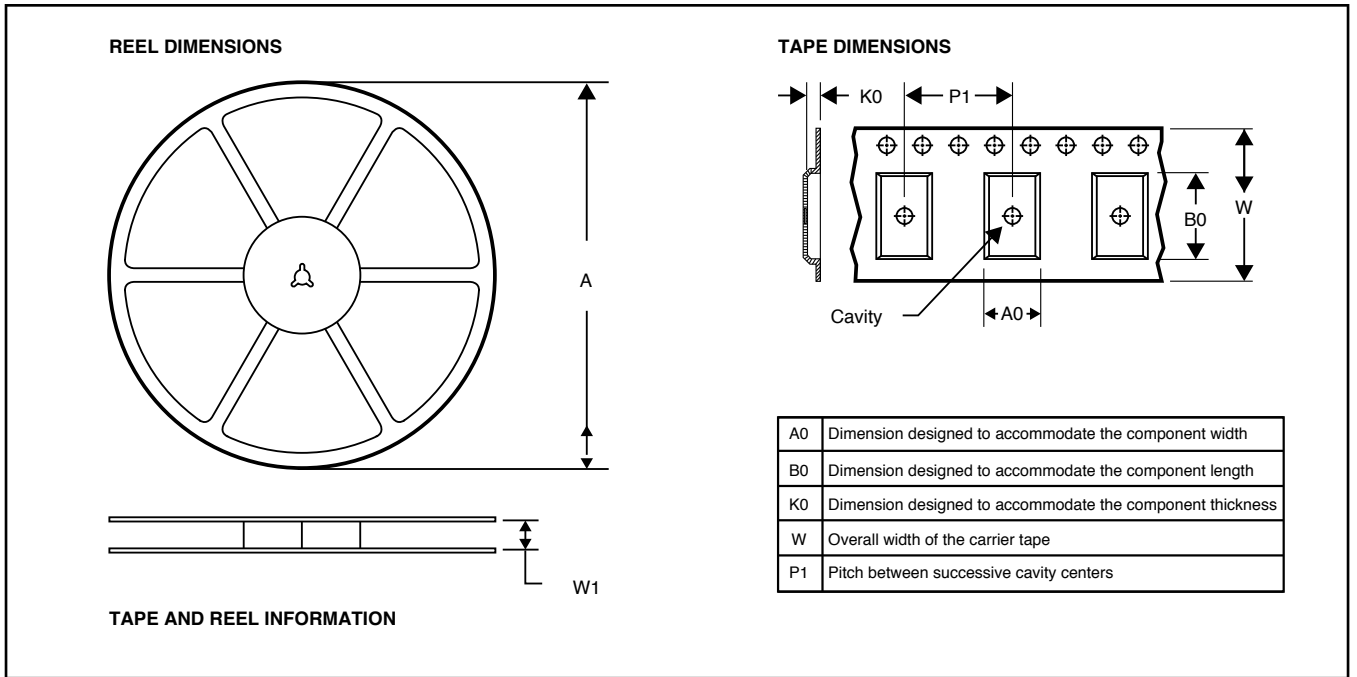
Green (RoHS & no Sb/Br): TIにおける "Green" は、"Pb-Free" (RoHS互換) に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない (均質な材質中のBrまたはSb重量が0.1%を超えない) ことを意味しています。

⁽³⁾ MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項: このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

パッケージ・マテリアル情報
 テープおよびリール・ボックス情報

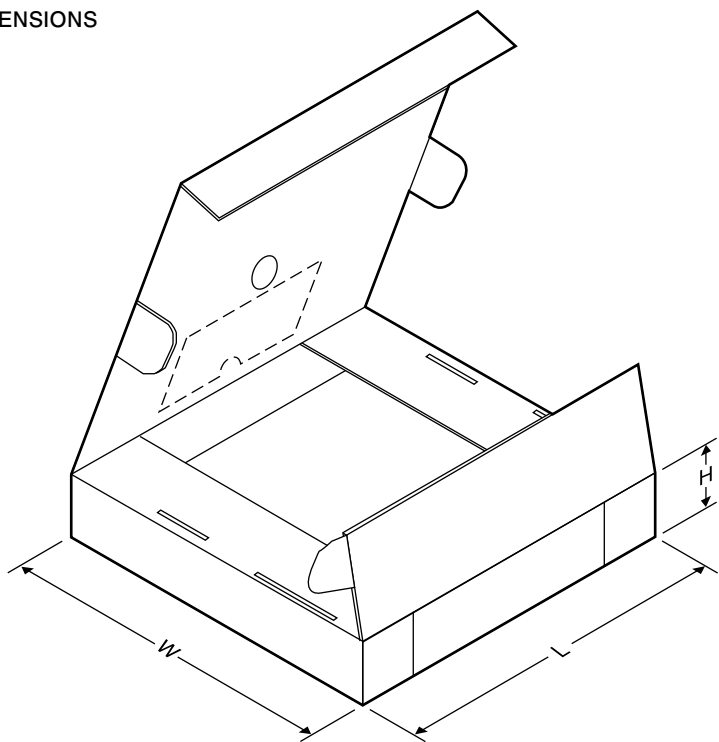


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS62361BYZHR	DSBGA	YZH	16	3000	180.0	8.4	2.18	2.18	0.81	4.0	8.0	Q1
TPS62361BYZHT	DSBGA	YZH	16	250	180.0	8.4	2.18	2.18	0.81	4.0	8.0	Q1
TPS62362YZHR	DSBGA	YZH	16	3000	180.0	8.4	2.18	2.18	0.81	4.0	8.0	Q1
TPS62362YZHT	DSBGA	YZH	16	250	180.0	8.4	2.18	2.18	0.81	4.0	8.0	Q1
TPS62363YZHR	DSBGA	YZH	16	3000	180.0	8.4	2.18	2.18	0.81	4.0	8.0	Q1
TPS62363YZHT	DSBGA	YZH	16	250	180.0	8.4	2.18	2.18	0.81	4.0	8.0	Q1

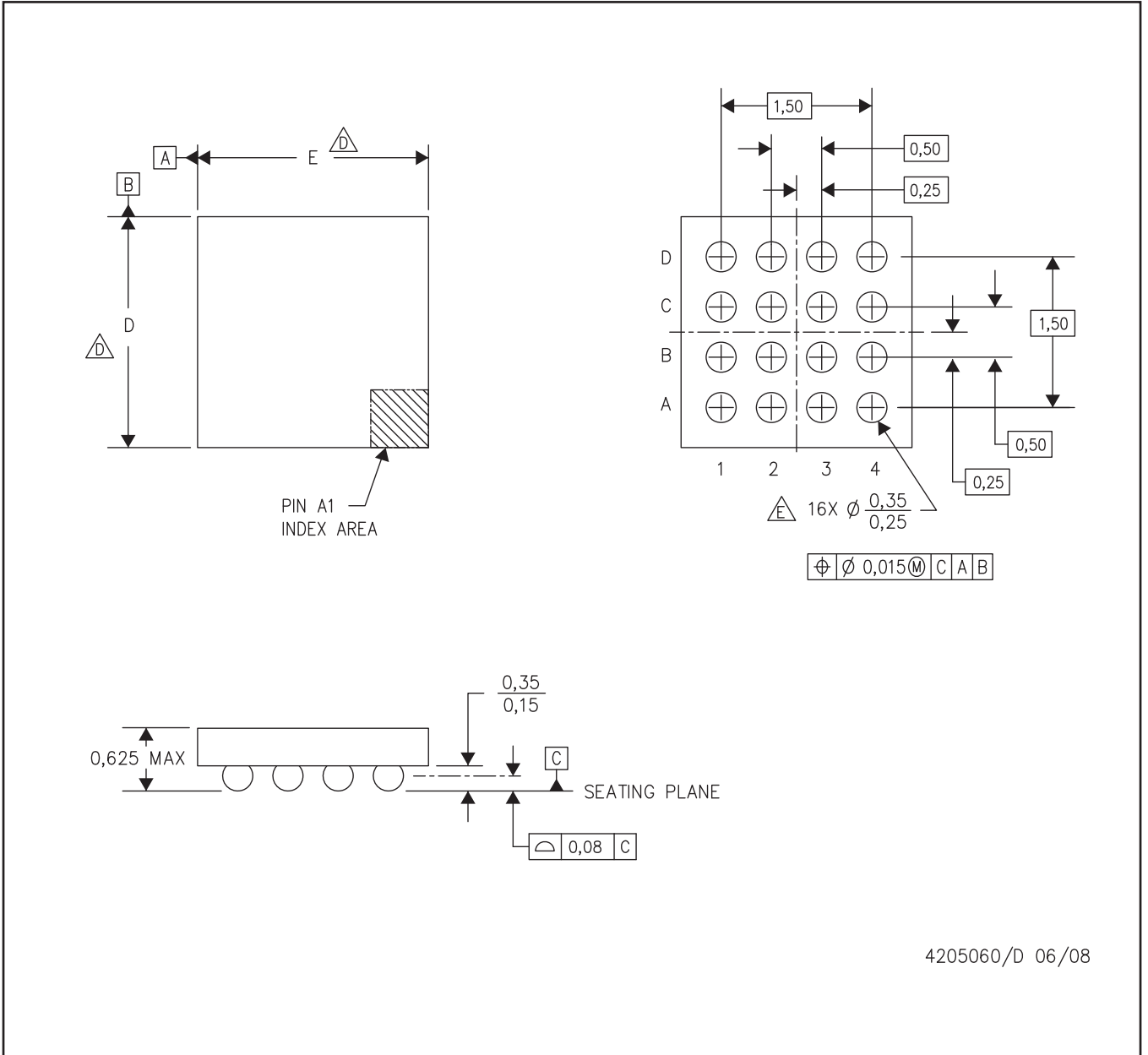
パッケージ・マテリアル情報

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS62361BYZHR	DSBGA	YZH	16	3000	210.0	185.0	35.0
TPS62361BYZHT	DSBGA	YZH	16	250	210.0	185.0	35.0
TPS62362YZHR	DSBGA	YZH	16	3000	210.0	185.0	35.0
TPS62362YZHT	DSBGA	YZH	16	250	210.0	185.0	35.0
TPS62363YZHR	DSBGA	YZH	16	3000	210.0	185.0	35.0
TPS62363YZHT	DSBGA	YZH	16	250	210.0	185.0	35.0



注：A. 全ての線寸法の単位はミリメートルです。

B. 図は予告なく変更することがあります。

C. NanoFree™パッケージ構成です。

Δ このYZHパッケージ構成は寸法Dは1.94~2.65mmと寸法Eは1.94~2.65mmです。特定デバイスの正確なパッケージ寸法を見出すには、そのデバイスのデータシートを参照するか、またはTIの代理店にお問い合わせください。

E. ボールの配列については製品のデータシートを参照してください。4 × 4のマトリクスのみ図示しています。

F. このパッケージにはリードフリーのボールが含まれています。YEH (Drawing #4204183) のtin-lead (SnPb) ballを参照してください。

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということの意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不公正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2012, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上