

# TPS54110 製品概要

## FET内蔵 (SWIFT™)、3V-6V入力、1.5A出力、同期整流式バックPWMスイッチャ

### 特長

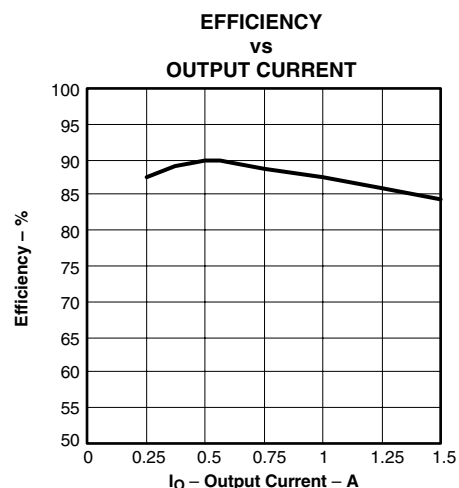
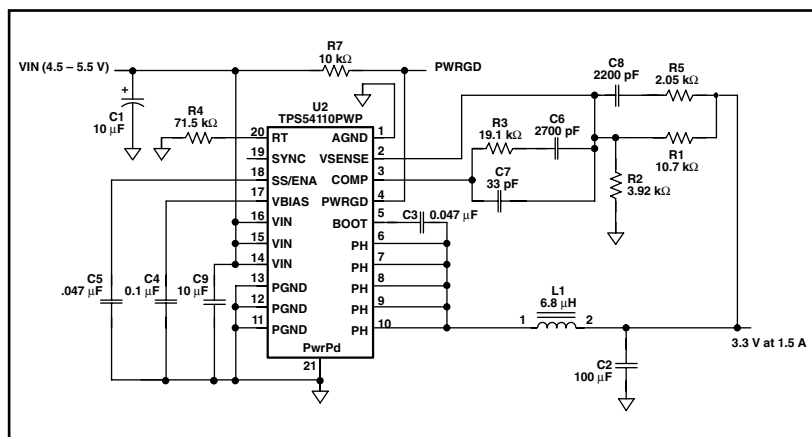
- MOSFETスイッチ内蔵による、1.5A出力ソース・シンク電流 (連続) 時の高効率動作
- 出力電圧範囲：0.9V~3.3V (精度1%基準電圧)
- 柔軟な設計のための外部補償
- 高速な過渡応答
- 広帯域のPWM周波数  
固定時の周波数：350kHz、550kHz  
調整可能な周波数：280kHz-700kHz
- ピーク電流制限とサーマル・シャットダウンによる負荷保護
- 集積ソリューションによる基板面積およびトータル・コストの低減

### アプリケーション

- 5V/3.3V入力電源からの低電圧・高密度分散型電源システム
- 高性能DSP、FPGA、ASIC、およびマイクロプロセッサ用ポイント・オブ・ロードのレギュレーション
- ブロードバンド、ネットワークおよび光コミュニケーションのインフラ
- ポータブル・コンピューティング/ノートブックPC

### 概要

DC/DCレギュレータのSWIFT™ファミリーのひとつであるTPS54110は、低入力電圧・高出力電流の同期バックPWMコンバータであり、必要な能動素子をすべて集積しています。過渡状態で優れた特性を発揮する高性能誤差アンプ、入力電圧が3Vに達するまでスタート・アップさせない低電圧ロックアウト (UVLO) 回路、内部固定設定又は、外部設定可能なラッシュ電流制限用のスロースタート回路、また、プロセッサやロジックのリセット、フォルト信号、および電源シーケンスに有効なパワーグットを内蔵しています。TPS54110は熱的に強化された20ピンTSSOP (PWP) のPowerPAD™パッケージを用いているため、大きなヒートシンクを必要としません。TIは、評価ボードとSWIFT™設計者用ソフトウェア・ツールを提供しますので、高性能な電源の設計の早期実現を手助けし、積極的な装置開発サイクルに対応できます。



## 詳細説明

### 動作

TPS54110降圧型コンバータは、1.5Aまでの負荷電流で固定周波数パルス幅変調(PWM)により動作します。負荷電流に対して常時シンク/ソース動作を行い、高速応答特性の電圧モード制御方式を採用しています。また、出力フィルタ回路の部品選択に柔軟性を持たせるために、外部位相補償を採用し、優れたライン・レギュレーションおよびロード・レギュレーションを実現する事ができます。

### 低電圧ロックアウト (UVLO)

TPS54110は低電圧ロックアウト回路を内蔵し、入力電圧(VIN)が不十分な時にデバイスをディセーブルに保ちます。電源投入時は、VINがUVLOのスレッシュホールド電圧(公称値2.95V)を超えるまで、内部回路を停止状態に維持します。一旦VINがUVLOスタートのスレッシュホールド電圧に達すると、デバイスはスタート・アップを始め、VINがUVLOストップのスレッシュホールド電圧(公称値2.8V)を下回るまで動作します。UVLOコンパレータのヒステリシスの他、2.5 $\mu$ sの立ち上がり・立ち下がりエッジのデグリッチ回路も内蔵されており、VINに乘畳されるノイズによる誤動作を防止できます。

### スロースタート/イネーブル (SS/ENA)

スロースタート/イネーブルのピンには2つの機能があります。

第一は、イネーブル(シャットダウン)制御としての機能で、この端子電圧がスタート・スレッシュホールド電圧(約1.2V)を超えるまでデバイスを停止状態に保ちます。SS/ENAがスタート・スレッシュホールド電圧を超えると、デバイスはスタート・アップを開始します。

第二の機能は、このピンとAGND間に小容量コンデンサを接続して、外部からスロースタート時間を拡張する手段を与えることです。予め、出力電圧がレギュレーション・レベルに到達する時間は約3.35msで内部設定(VREFの立ち上がり時間)されており、SS/ENAピンにコンデンサを付加することで、この時間を拡張することが可能となります。

### VBIASレギュレータ (VBIAS)

VBIASレギュレータは、内部アナログ・デジタルの両ブロックに、接合温度と入力電圧の変動に依存しない安定した電源を供給します。VBIASピンには、高品質かつ低等価直列抵抗のセラミックのバイパス・コンデンサ(X7RあるいはX5Rクラス)が必要です。

### 基準電圧

基準電圧、温度に対して安定なバンドギャップ回路の出力をスケールリングして、高精度の信号を発生します。製造時には、ボルテージ・フォロワ接続にした誤差アンプの出力が0.891Vになるように、バンドギャップとスケールリング回路をトリミングしています。

### 発振器とPWMランプ

発振周波数は、SYNCピンに静的なデジタル入力を印加して、内部的に350kHzあるいは550kHzの固定値に設定できます。アプリケーションによって異なる動作周波数が必要ならば、RTピンとグランド間に抵抗を接続し、かつSYNCピンをオープンにして、発振周波数を外部的に280kHzから700kHzまでの範囲で調整できます。

### 外部同期動作

SYNCピンに外部クロック(330kHzから700kHzの周波数範囲)を入力することで、外部クロックに同期させて動作させることができます。この場合、RTとAGND間には抵抗を接続し、RTによる自走周波数が同期クロック信号の80%になるように選択します。表1に周波数選択の組み合わせを要約します。

### 誤差アンプ

高性能で広帯域の誤差アンプが内蔵されています。これによってユーザーは、個々のアプリケーションに要する出力LCフィルタ用部品を広範に使える柔軟性が得られます。外付けの補償部品を用いて、タイプ2あるいはタイプ3の補償方式が採用できます。

## PWM制御

誤差アンプ、発振器、および電流制限回路の各出力信号はPWM制御ロジック回路で処理されます。制御ロジック回路にはPWMコンパレータ、ORゲート、PWMラッチ、およびデッドタイムと制御ロジック・ブロックの一部があります。電流制限のスレッシュホールドより低い安定動作では、PWMコンパレータ出力と発振器パルスが交互にPWMラッチをリセットおよびセットします。PWMラッチがセットされると、ローサイドFETが発振器パルス幅による最小期間だけオンします。この間、PWMのランプ波形は谷の電圧値まで急速に放電します。次にランプ波形が充電を始めると、ローサイドFETはオフし、ハイサイドFETがオンします。PWMランプ波形が誤差アンプの出力電圧を超えると、PWMコンパレータがラッチをリセットし、その結果ハイサイドFETがオフし、ローサイドFETがオンします。そしてローサイドFETは、次の発振器パルスがPWMランプ波形を放電するまでオンを続けます。

## デッドタイム制御とMOSFETドライバ

デッドタイム制御は、MOSFETドライバのターンオン時間をアクティブに制御して、両方のNチャネル・パワーMOSFETにおける貫通電流を防止します。ハイサイド・ドライバは、ローサイドFETのゲート電圧が2V以下になるまでオンしません。また、ローサイド・ドライバは、ハイサイドMOSFETのゲート電圧が2V以下になるまでオンしません。ハイサイドとローサイドの両ドライバは300mAのソースおよびシンク能力で設計され、パワーMOSFETのゲートを急速にドライブできます。ローサイド・ドライバはVINから電源を供給され、ハイサイド・ドライバはBOOTピンから電源を供給されています。ブートストラップ回路は、外付けのBOOTコンデンサと、VINピンとBOOTピン間の内部にある2.5 $\mu$ のブートストラップ・スイッチを用いています。このブートストラップ・スイッチはドライブ効率を高め、外付けの部品点数を節約します。

## 過電流保護

ハイサイドMOSFETを流れる電流を検知し、これをプリセットの過電流スレッシュホールド電圧と比較することで、パルス・バイ・パルス電流制限がモニタされます。ハイサイドMOSFETは、電流制限スレッシュホールド電圧に達して200ns以内にオフします。誤動作を防止するために、立ち上がりエッジを100nsだけブランキングする回路内蔵されています。この電流制限の検出は、VINからPHへ流れる電流が出力フィルタに供給される場合のみに行われ、電流をシンクする場合の過負荷保護は、サーマル・シャットダウンで行われます。

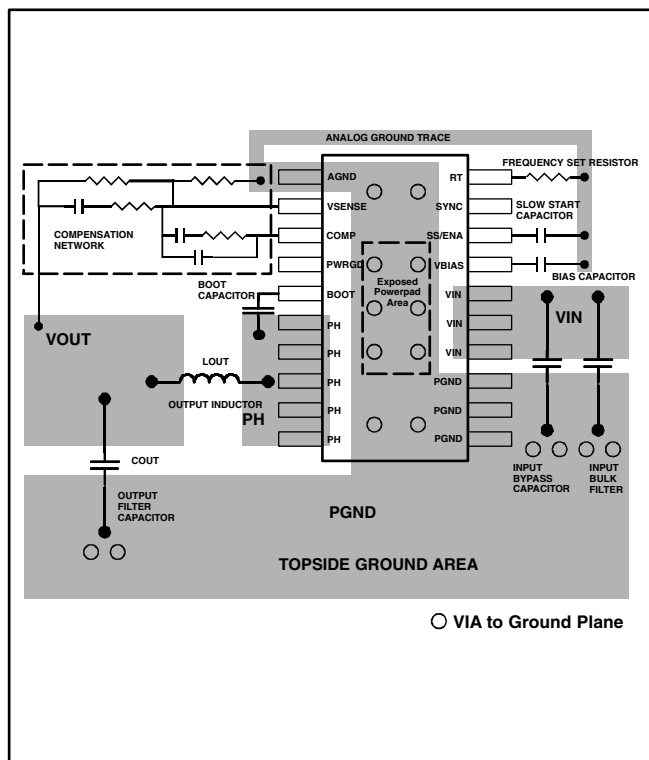
## サーマル・シャットダウン

デバイスの接合温度が150°Cを超えると、サーマル・シャットダウン機能によってパワーMOSFETをオフし、制御回路をディスエーブルにします。接合温度がサーマル・シャットダウンの動作点より10°C低下すると、デバイスはシャットダウン状態から解放され、スロースタート回路の制御下でスタート・アップします。

## パワー・グッド (PWRGD)

パワー・グッド回路はVSENSEにおける低電圧状態を監視します。VSENSEの電圧が基準電圧より7%下回ると、オープン・ドレインのPWRGD出力が“Low”になります。また、VINがUVLOスレッシュホールド電圧を下回る、SS/ENAがイネーブル・スレッシュホールドより低い、あるいはサーマル・シャットダウンが作動した場合にもPWRGD出力が“Low”になります。VIN = UVLOスレッシュホールド電圧、SS/ENA = イネーブル・スレッシュホールド電圧、およびVSENSE > 0.93 × V<sub>ref</sub>の場合には、オープン・ドレインのPWRGD出力が“High”になります。パワー・グッド・コンパレータの誤作動を防止するために、V<sub>ref</sub>の3%に相当するヒステリシス電圧と35 $\mu$ sの立ち下がりエッジのデグリッチ回路が内蔵されています。

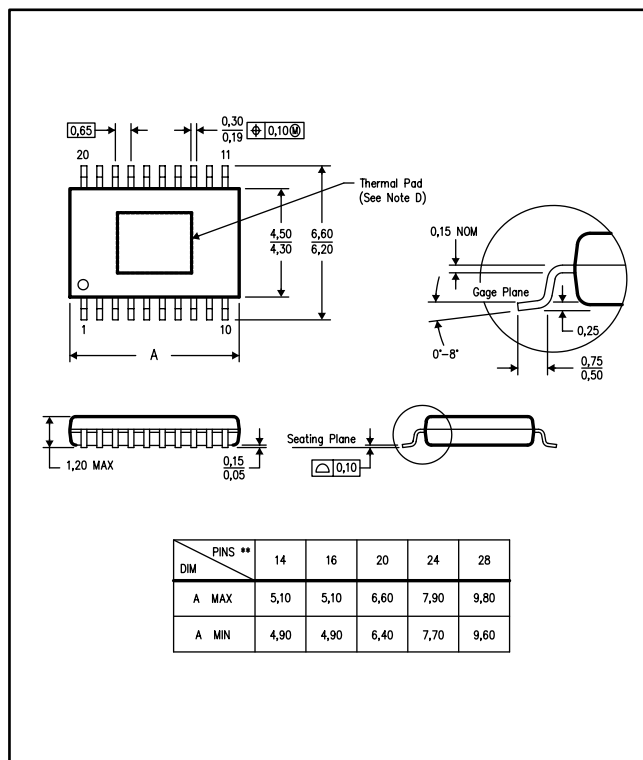
## レイアウト



推奨レイアウト

## PWPパッケージ

放熱パッド付き20ピン・プラスチック・パッケージ



PWPパッケージ

## TPS54110製品 日本語ホームページ

最新版英文データシート、日本語参考資料(英文データシートの翻訳)、TPS54110EVM評価モジュール、設計支援ソフトウェア等の最新情報は以下のURLより入手できます。

<http://focus.tij.co.jp/jp/docs/prod/folders/print/tps54110.html>

## 製品に関するお問い合わせ先

■ 日本TIプロダクト・インフォメーションセンター (PIC)

<http://www.tij.co.jp/pic>

## 日本TI電源製品ホームページ

<http://power.tij.co.jp>

## TIシンプル・デザイン・レギュレータ

<http://www.tij.co.jp/sdr>

## 販売代理店及び取扱店

<http://www.tij.co.jp/dist>

この資料は日本テキサス・インスツルメンツ(日本TI)が、お客様がTIおよび日本TI製品を理解するための一助としてお役に立てるよう、作成しております。製品に関する情報は随時更新されますので最新版の情報を取得するようお勧めします。TIおよび日本TIは、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。また、TI及び日本TIは本ドキュメントに記載された情報により発生した問題や障害等につきましては如何なる責任も負いません。

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾することは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認することを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright 2008, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使用すること。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。

### 3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

### 4. 機械的衝撃

- 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。

### 5. 熱衝撃

- はんだ付け時は、最低限260℃以上の高湿状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）

### 6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上