

Technical Article

GaN スwitchの内蔵による PFC の低 THD と高効率を実現する方法



Brent McDonald

従来型の連続導通モード (CCM) 制御では、軽負荷、最大効率時に力率補正 (PFC) を改善すると同時に受動部品の小型化を実現する、コスト効率の優れたソリューションのニーズを満たすことが困難になりつつあります。エンジニアは、これらの懸念に対処するために複雑なマルチモードソリューションの研究が積極的に進めています [1]、[2]。これらのアプローチは、インダクタのサイズを縮小すると同時に、軽負荷時のソフトスイッチングにより効率を改善できるという点で魅力的です。

しかし、この Power Tip では、高効率と低全高調波歪 (THD) を実現する新しいアプローチを紹介します。この方法は、複雑なマルチモード制御アルゴリズムを使用する必要がなく、また、あらゆる動作条件でスイッチング損失をゼロにすることができます。これは、スイッチがゼロ電圧スイッチング (ZVS) でオンになるかどうかを示すフラグを内蔵した、高性能な窒化ガリウム (GaN) スwitchを使用します。このアプローチにより、THD を強制的に非常に低くすると同時に、あらゆる動作条件で高効率の ZVS を実現できます。

トポロジー

このシステムで使用しているトポロジーは、統合型の三角波電流モード (iTCM) トーテムポール PFC です [3]。大電力で高効率のシステムの場合、トーテムポール PFC には導通損失に関して明確な利点があります。このトポロジーの TCM バージョンでは、スイッチがオンになる前に必ずインダクタ電流がマイナスで十分に大きくなるようにすることで、強制的に ZVS を行います [4]。図 1 に、トーテムポール PFC の iTCM バージョンを図示します。

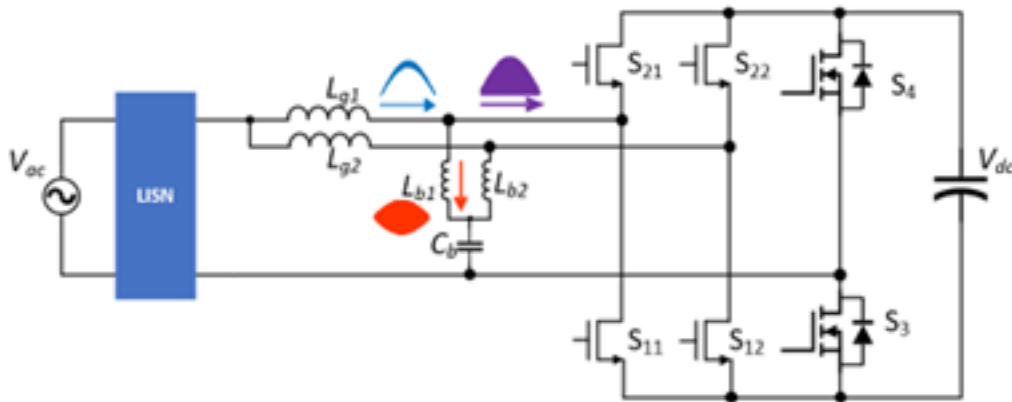


図 1. AC ライン周波数の電流エンベロープを示す iTCM トポロジー。

TCM コンバータと iTCM コンバータの違いは、 L_{b1} 、 L_{b2} 、 C_b の存在です。通常動作時、 C_b の両端の電圧は入力電圧 V_{ac} と等しくなります。180 度の位相差で動作する 2 つの相は、リップル電流を打ち消すことで C_b での 2 乗平均平方根電流ストレスを低減します。 L_{b1} と L_{b2} は、TCM 動作に必要な高周波 AC リップル電流のみを処理する大きさとなっています。これにより、[4] で定義されているように、TCM で使用するインダクタに必要な DC バイアスが除去されます。 L_{b1} と L_{b2} のフェライト コアは、ZVS に必要な高い磁束インダクタンスが存在する状況でも、損失を低減するのに役立ちます。 L_{g1} と L_{g2} は、 L_{b1} と L_{b2} に比べて値が大きいため (10 倍程度)、ほとんどの高周波電流が入力電源に流れ込むのを防ぎ、電磁干渉 (EMI) を低減できます。さらに、 L_{g1} と L_{g2} でリップル電流が低減されているため、低コストのコア材料の使用が可能となります。図 1 には、いくつかの主要な分岐のリップル電流エンベロープも示しています。

制御

テキサス・インスツルメンツ (TI) の TMS320F280049C マイコンと LMG3526R030 GaN 電界効果トランジスタ (FET) により、制御が容易になります。これらの FET には、ゼロ電圧検出 (ZVD) 信号が内蔵されており、ZVS によりスイッチがオンになると必ずアサートされます。マイコンは ZVD 情報を使用してスイッチのタイミング パラメータを調整し、ZVS を実現するのに必要十分な電流でスイッチをオンにします。単純化のため、単相 iTCM PFC コンバータを [図 2](#) に図示します。[表 1](#) に、この図で使用される主要な変数を定義します。マイコンは、システムの一連の微分方程式を正確に解くアルゴリズムを使用しています。これらの式は、両方のスイッチを強制的に ZVS し、電流を強制的に電流コマンドと等しくする条件を使用します。システムが両方のスイッチに対して適切な量の ZVS で動作していれば、これらの式は正確です。正常に動作していれば、このアルゴリズムは 0% THD のタイミング パラメータと最適な ZVS 量を求めます。ZVS 状態を容易にするため、各スイッチ (S_1 および S_2) はそれぞれの ZVS ターンオン ステータスをサイクルごとにマイクロコントローラに報告します。[図 2](#) の $V_{hs,zvd}$ 、および $V_{ls,zvd}$ は、ZVD のレポートイングを示しています。

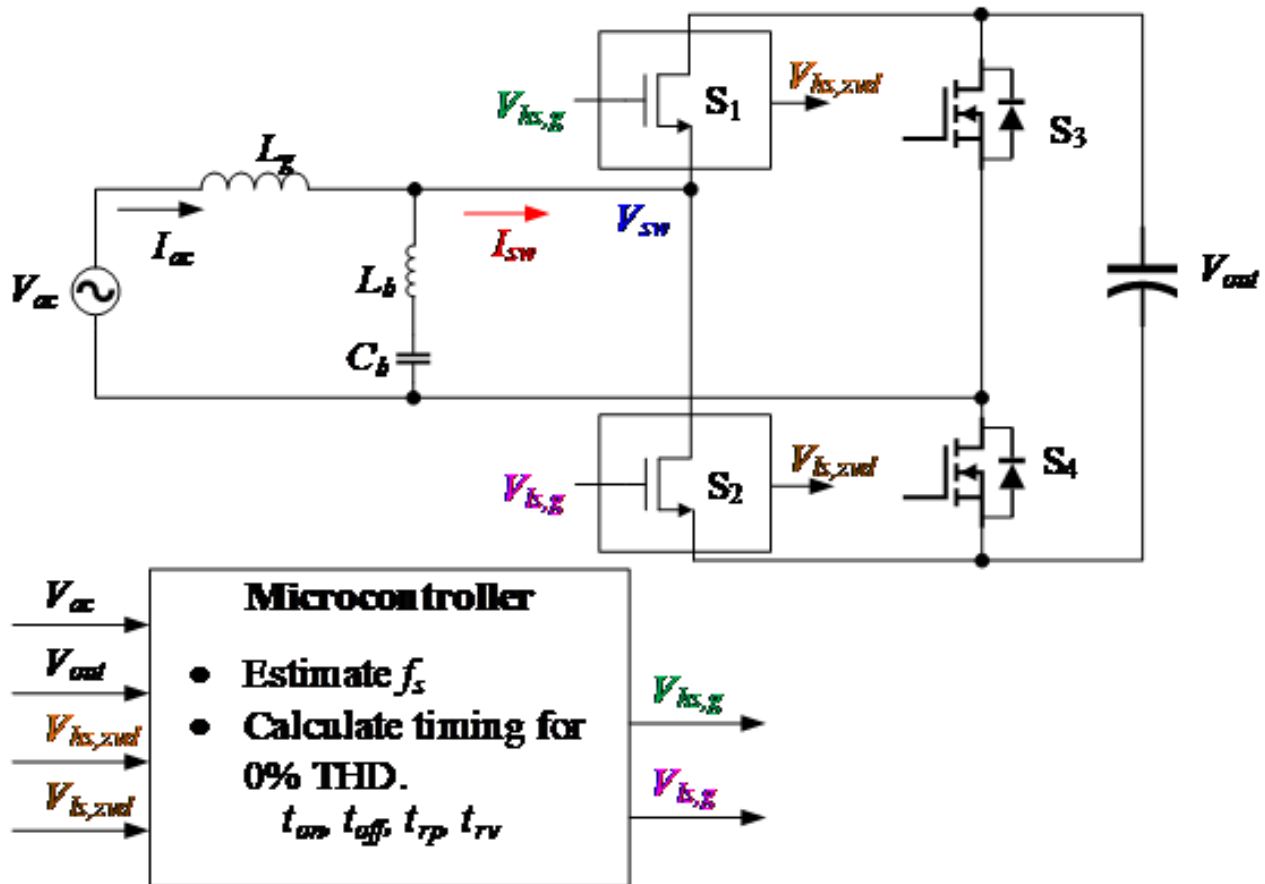


図 2. 制御信号を使用した単相 iTCM 回路図。

表 1. スwitchのタイミング パラメータと定義。

Timing parameter	Definition
f_s	Switching frequency
t_{on}	This is the control switch on time; during the positive half cycle, the control switch is S_2 ; during the negative half cycle, the control switch is S_1
t_{off}	This is the off time of the control switch
t_{rp}	This is the dead time between the turnoff of the control switch and the turnon of the synchronous rectifier
t_{rv}	This is the dead time between the turnoff of the synchronous rectifier and the turnon of the control switch

図 3 に、ZVD のタイミング調整プロセスを図示します。各スイッチング サイクル中に、マイクロコントローラは ZVD 信号の累積履歴に基づいてスイッチのタイミング パラメータ (t_{on} , t_{off} , t_{rp} , t_{rv}) を計算します。図 3b は、理想的な周波数で動作しているシステムを示します。理想的とは THD が 0% でハイサイドとローサイドの各 FET に最適な量の ZVS が得られることを意味します。図 3a は、動作周波数が理想周波数より 50kHz 低い場合を示しています。ハイサイド FET は (ハイサイド ZVD 信号の損失によって示されるように) ZVS を失う一方で、ローサイド FET は ZVS を実現するために必要な値よりも多くの負の電流が流れることに注意してください。その結果、効率が低下し、力率が歪みます。図 3c は、動作周波数が理想周波数より 50kHz 高いときに発生します。この場合、ハイサイド FET は ZVS となりますが、ローサイド FET は ZVS を失います。ここでも、効率と歪みの明らかな損失が発生しています。

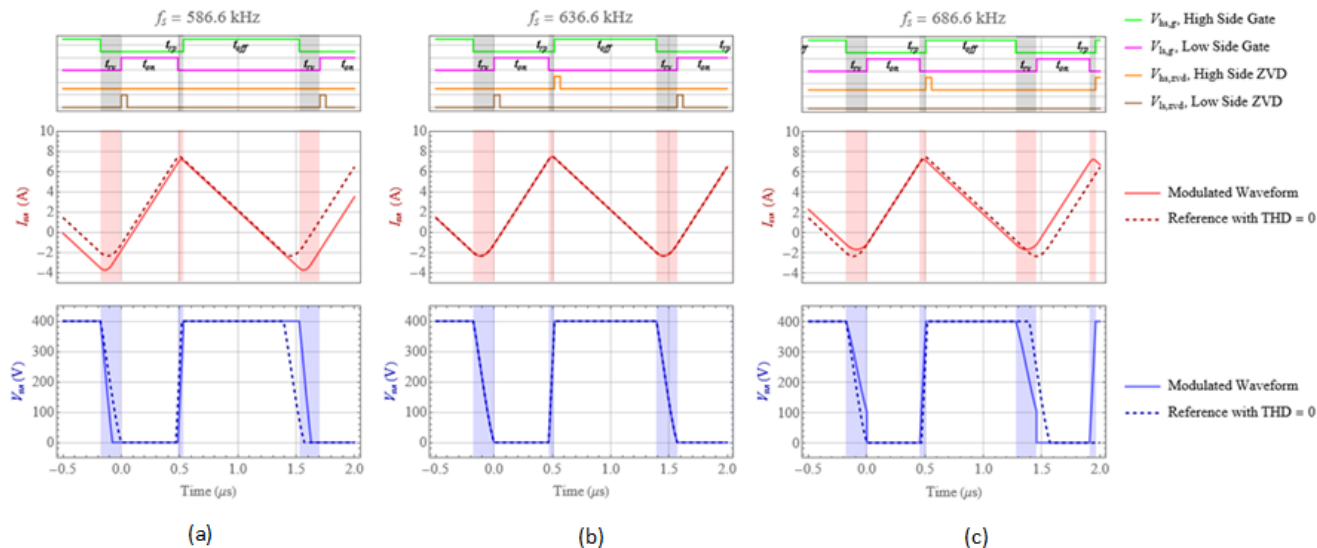


図 3. 低い f_s (a)、理想的な f_s (b)、高い f_s (c) での ZVD 動作。

ZVD 信号の有無に基づいて、コントローラは周波数を増減し、システムを最適な動作ポイントにプッシュします。このように、制御動作は積分器のように動作し、最適な動作周波数を見つけようとします。最適となるのは、システムが、サイクルごとに ZVS をほぼ得られていないスレッシュホールドで停止しているときです。

プロトタイプ性能

図 4 に、これまで説明したトポロジとアルゴリズムを使用して製作したプロトタイプを示します。

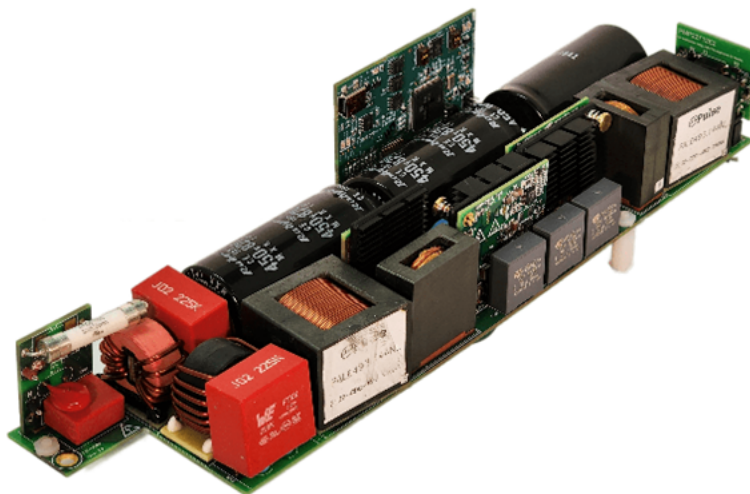


図 4. 電力密度が $120\text{W}/\text{in}^3$ の $400\text{V}/5\text{kW}$ プロトタイプ。

表 2 に、プロトタイプの様と重要なコンポーネントの値のまとめを示します。

表 2. システムの様と重要なコンポーネント

Parameters	Value
AC input	90 V-264 V
Line frequency	50-60 Hz
DC output	400 V
Maximum power	5 kW
Holdup time at full load	20 ms
L_g , low-frequency inductor	140 μ H
L_b , high-frequency inductor	14 μ H
C_b , high-frequency blocking capacitor	1.5 μ F
THD	Open Compute Project (OCP) v3
EMI	European Standard 55022 Class A
Operating frequency	Variable, 75 kHz-1.2 MHz
Microcontroller	TMS320F280049C
High-frequency GaN FETs (S_{11} , S_{12} , S_{22} , S_{21})	LMG3526R030
Low-frequency silicon FETs (S_3 , S_4)	IPT60R022S7XTMA1
Internal dimensions	38 mm \times 65 mm \times 263 mm
Power density	120 W/in ³

図 5 にプロトタイプの様測定ノードを示し、図 6 に最大電力 (5kW) で動作するプロトタイプの様システム波形を图示します。スイッチ ノード電流 $I_{L,A}$ および $I_{L,B}$ は、それぞれのブランチの L_g および L_b の電流の和です。プロットのズーム部分には、正のハーフサイクル中の波形の詳細が表示されます。電流波形は理想的な三角波で、スイッチ ノード電圧 V_A および V_B に示されるように、ZVS を実現するのに必要十分な負電流になっています。さらに、電流波形の正弦波エンベロープは、THD が低いことを示唆しています。

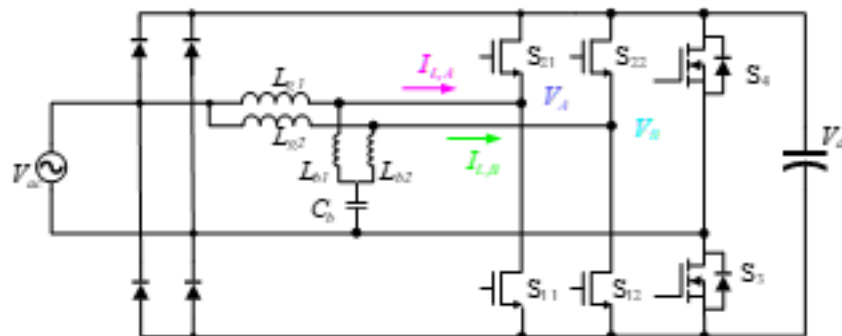


図 5. プロトタイプの様測定ノード

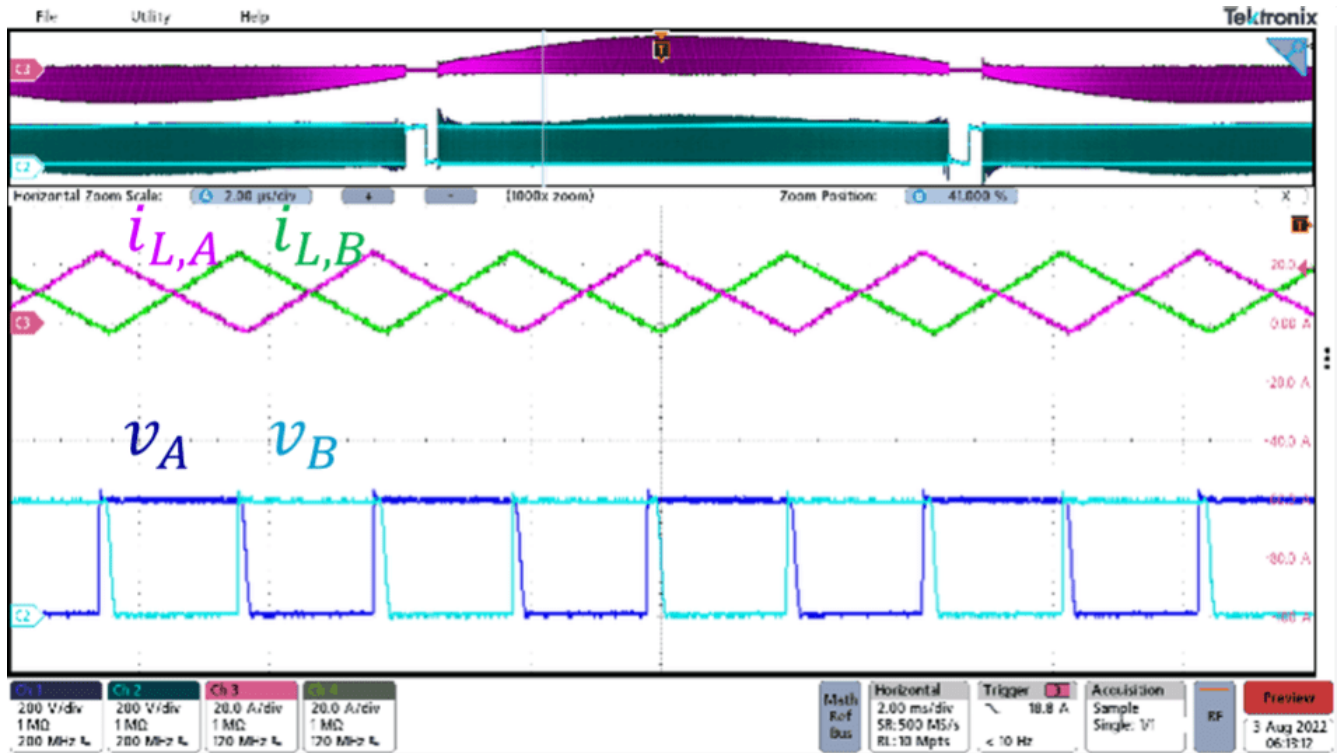


図 6. フルパワーで動作するプロトタイプシステムの波形 ($V_{in} = V_{out}/2$ 、負荷 = 5kW、 $V_{in} = 230V_{ac}$ 、 $V_{out} = 400V$)。

負荷範囲全体にわたって測定された効率と THD を、図 7 に示します。効率は負荷範囲のほぼ全体にわたって 98.5% を上回っており、最大効率は 99% 超となっています。THD の最大値は 10% で、ほとんどの負荷範囲で 5% 未満です。性能を最適化するために、ユニットの位相は約 2kW で減少または増加します。

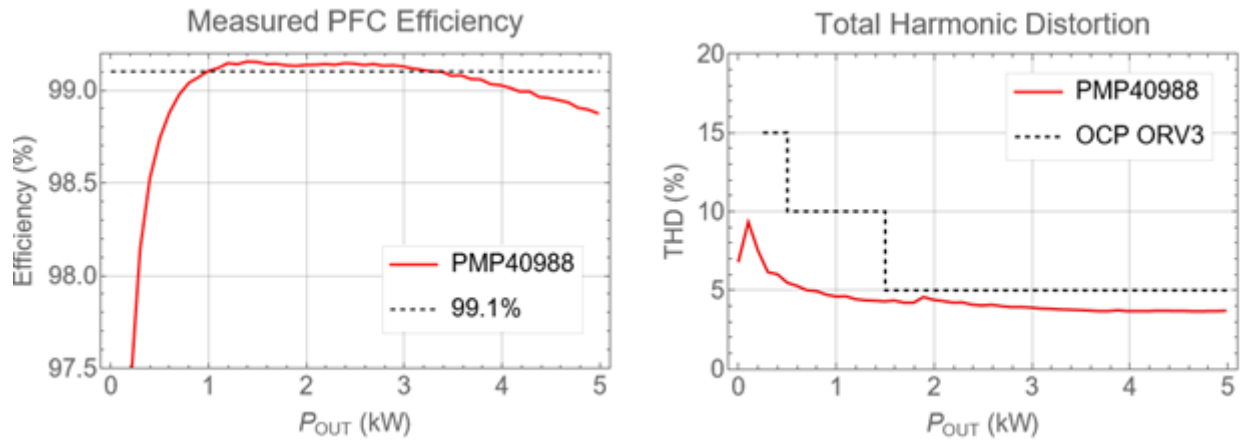


図 7. 負荷範囲全体にわたるプロトタイプの効率と THD。

トータムポール PFC で高効率と低 THD を達成

ZVD 信号を使用してトータムポール PFC コンバータの動作周波数を制御し、高効率と低 THD を実現することができます。このやり方およびシステムのシミュレーション モデルの詳細については、『[可変周波数、ZVS、5kW、GaN ベース、2 相トータムポール PFC のリファレンス デザイン](#)』を参照してください。

関連コンテンツ

- [Power Tips #114](#):『ファームウェアのミスが原因で、制御が不安定になる可能性』
- [Power Tips #113](#):『8W 以下の電力を供給する 2 つのシンプルな絶縁型電源オプション』
- [Power Tips #112](#):『故障テスト用のオンボード装備』
- [Power Tips #111](#):『協力型移動ロボットで電流センシングが必須である理由』
- 『PFC トーテムポール アーキテクチャと GaN の組み合わせで高い電力と効率を実現』
- 『効率的な電力変換向けの GaN トランジスタ: 降圧コンバータ』

参考資料

1. Ryan Fernandes, Olivier Trescases. 『A Multimode 1-MHz PFC Front End with Digital Peak Current Modulation』, IEEE Transactions on Power Electronics 31, no. 8 (2016 年 8 月):pp. 5694 ~ 5708. doi で公開。10.1109/TPEL.2015.2499194。
2. Shu Fan Lim, Ashwin M. Khambadkone. 『A Multimode Digital Control Scheme for Boost PFC with Higher Efficiency and Power Factor at Light Load』. 2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC), 2012 年 2 月 5 ~ 9 日, pp. 291 ~ 298. doi で公開。10.1109/APEC.2012.6165833。
3. Daniel Rothmund, Dominik Bortis, Jonas Huber, Davide Biadene, Johann W. Kolar. 『10kV SiC-Based Bidirectional Soft-Switching Single-Phase AC/DC Converter Concept for Medium-Voltage Solid-State Transformers』. 2017 IEEE 8th International Symposium on Power Electronics for Distributed Generation Systems (PEDG), 2017 年 4 月 17 ~ 20 日, pp. 1 ~ 8. doi で公開。10.1109/PEDG.2017.7972488。
4. Zhengyang Liu. 2017. 『Characterization and Application of Wide-Band-Gap Devices for High Frequency Power Conversion』. 博士論文、バージニア工科大学 <http://hdl.handle.net/10919/77959>。

この記事は、以前 [EDN.com](#) で公開された記事 です。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated