

TPS54310EVM

3アンペア外部補償SWIFT™

レギュレータ評価モジュール

ユーザーズ・ガイド

目次

1	はじめに	1-1
1.1	背景	1-2
1.2	性能仕様要約	1-2
1.3	変更・調整	1-3
1.3.1	全般	1-3
1.3.2	スイッチング周波数	1-3
1.3.3	出力電圧	1-4
1.3.4	スロー・スタート	1-4
1.3.5	過渡応答の向上	1-4
2	テストの設定および結果	2-1
2.1	入力/出力接続	2-2
2.2	ループ特性評価の設定	2-3
2.3	効率	2-3
2.4	熱特性	2-4
2.5	出力電圧レギュレーション	2-4
2.6	負荷過渡特性	2-5
2.7	ループ特性	2-6
2.8	出力電圧リップル	2-7
2.9	入力リップル電圧	2-7
2.10	スタートアップ	2-8
3	基板レイアウト	3-1
3.1	レイアウト	3-2
4	回路図および部品表	4-1
4.1	回路図	4-2
4.2	部品表	4-3

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。
資料によっては正規英語版資料の更新に対応していないものがあります。
日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。
製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。
TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



1-1	周波数トリミング抵抗の選択グラフ	1-3
2-1	接続図.....	2-2
2-2	効率の測定値.....	2-3
2-3	基板損失の測定値.....	2-3
2-4	周囲温度25℃での接合温度の測定値	2-4
2-5	負荷レギュレーションの測定値	2-4
2-6	負荷過渡応答の測定値	2-5
2-7	負荷過渡応答の向上.....	2-5
2-8	ループ・ゲインおよび位相の向上	2-6
2-9	代替補償でのループ・ゲインおよび位相の測定値	2-6
2-10	出力電圧リップルの測定値	2-7
2-11	入力電圧リップルの測定値	2-7
2-12	スタートアップ波形の測定値.....	2-8
3-1	上側アセンブリ	3-2
3-2	下側アセンブリ	3-3
3-3	上側レイアウト	3-3
3-4	下側レイアウト	3-4
4-1	TPS54310 EVM回路図.....	4-2



1-1	性能仕様要約.....	1-2
1-2	出力電圧のプログラミング	1-4
1-3	過渡応答向上のための代替補償.....	1-4
4-1	TPS54310 EVM部品表.....	4-3

はじめに

この章では、TPS54310の背景情報と、TPS54310評価モジュールの参考文献について説明します。EVMの性能仕様についても説明します。

表題	ページ
1.1 背景	1-2
1.2 性能仕様要約	1-2
1.3 変更・調整	1-3

1.1 背景

TPS54310評価モジュール(EVM)は、TPS54310(同期バック・レギュレータ)を使用して、4.0Vから6.0Vの入力範囲および0Aから3Aの負荷範囲で3.3Vの出力を提供します。TPS54310回路の電気部品によって占められる基板スペースは0.55平方インチ以下です。追加のパッドにより、複数の入力および出力コンデンサをサポートします。ジャンパを使用して、スイッチング周波数を350kHzから550kHzへ簡単に変更できます。

TPS54310のMOSFETは、TPS54310パッケージに内蔵されています。これにより、外部MOSFETおよび関連ドライバが不要になります。MOSFETのドレイン・ソース間オン抵抗が低いため、TPS54310は高効率であり、高出力電流時にも接合温度を低く保つことができます。ICの外部にある補償部品により、出力電圧を調整でき、ループ応答をカスタマイズできます。

1.2 性能仕様要約

表1-1に、TPS54310 EVMの性能仕様の要約を示します。特に指定がない限り、すべての仕様は周囲温度25°Cで規定されています。

表1-1. 性能仕様要約

Specification	Test Conditions	Min	Typ	Max	Units
Input voltage range		4.0	5.0	6.0	V
Output voltage set point			3.3		V
Output current range	$V_{IN} = 5\text{ V}$	0		3	A
Load regulation	$V_{IN} = 5\text{ V}$	-7		7	mV
Load transient response	$I_O = 0\text{ A to }3\text{ A}$		-95		mV _{PK}
			30†		μs
	$I_O = 3\text{ A to }0\text{ A}$		75		mV _{PK}
			25†		μs
Loop bandwidth	$V_{IN} = 5\text{ V}, I_O = 3\text{ A}$		30		kHz
Phase margin	$V_{IN} = 5\text{ V}, I_O = 3\text{ A}$		95		°
Input ripple voltage			120	200	mV _{PP}
Output ripple voltage			30	50	mV _{PP}
Output rise time		2.6	3.6	4.1	ms
Operating frequency		640	700	760	kHz
Efficiency	$V_{IN} = 5\text{ V}, I_O = 1\text{ A}$		93%		-

† 過渡応答時間は、過渡状態の開始から、出力が定常状態値の±2%以内に戻るまでの経過時間として定義されます。

1.3 変更・調整

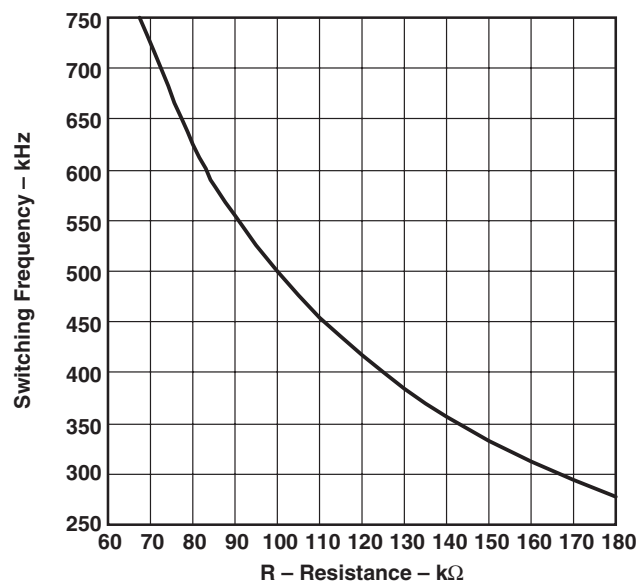
1.3.1 全般

TPS54310 EVMは、TPS54310の電気部品が基板上で占めるスペースの小ささを示すように設計されています。また、EVMでは、L1の代わりに別のインダクタを使用したり、コンデンサC2およびC11にオプションのパッドを使用することで、異なる出力フィルタを評価することができます(図3-1を参照)。出力フィルタを変更する場合には、安定性を保持するために、補償値も変更する必要があります。補償部品の計算は、SWIFT DesignerソフトウェアツールまたはTexas InstrumentsアプリケーションノートSLVA109を参考にして行うことができます。SWIFT DesignerおよびSLVA109は、どちらもTexas Instrumentsのウェブサイトからダウンロードできます。

1.3.2 スイッチング周波数

TPS54310は、700kHzの周波数でスイッチングするように設定されています。または、周波数トリミング抵抗R3を取り除き、ジャンパJP1に適切な位置でシャントを取り付けることにより、350kHzまたは550kHzでスイッチングするようEVMを簡単に設定できます。また、RT(R3)の値を変更することで、スイッチング周波数を280kHzから700kHzまでの任意の値に調整できます。図1-1に、RTの値とスイッチング周波数の関係を示します。

図1-1. 周波数トリミング抵抗の選択グラフ



1.3.3 出力電圧

TPS54310 EVMの出力電圧は、1つの部品値(R4)だけを変更することにより、最小0.9Vまでの任意の値に調整できます。特定の出力電圧を得るためのR4の値は、式1-1を用いて計算できます。表1-2に、いくつかの一般的なバス電圧に対するR4の値を示します。

$$R_4 = 10 \text{ k}\Omega \times \frac{0.891 \text{ V}}{V_O - 0.891 \text{ V}} \quad (1-1)$$

表1-2. 出力電圧のプログラミング

Output Voltage (V)	R4 (kΩ)
0.9	1000
1.2	28.7
1.5	14.7
1.8	9.76
2.5	5.49
3.3	3.74

1.3.4 スロー・スタート

EVMのスロー・スタート時間は、C1の値を変更することで調整できます。特定のスロー・スタート時間を得るためのC1の値は、式1-2を用いて計算します。C1がオープンの場合、スロー・スタート時間は標準値で3.6msです。スロー・スタート時間を3.6msより速くすることはできません。

$$C_1 = \frac{T_{SS} \times 5 \mu\text{A}}{0.891 \text{ V}} \quad (1-2)$$

1.3.5 過渡応答の向上

帰還補償部品はR2、R4、R5、R6、C4、C5、およびC6であり(図4-1を参照)、SWIFT Designerソフトウェアツールの出力に基づいて選択されています。その結果、30kHzのユニティ・ゲイン帯域幅と95°の位相マージンが得られます(図2-8を参照)。TPS54310 EVMは、図に示されている補償回路により、3A負荷の過渡状態に対して30μs以内に応答します。この応答時間はほとんどのアプリケーションに対して十分ですが、帰還補償部品の値を変更することで、応答時間をより高速にすることができます。表1-3に示す値を使用すると、ユニティ・ゲイン帯域幅は75kHzに増加し、位相マージンは72°になります(図2-9を参照)。この代替補償では、3A負荷の過渡状態中に出力電圧が±2%のレギュレーション範囲にとどまります(図2-7を参照)。

表1-3. 過渡応答向上のための代替補償

Reference Designator	Component Value
R2	15 kΩ
R4	3.74 kΩ
R5	10 kΩ
R6	1.78 kΩ
C4	33 pF
C5	1000 pF
C6	1500 pF

テストの設定および結果

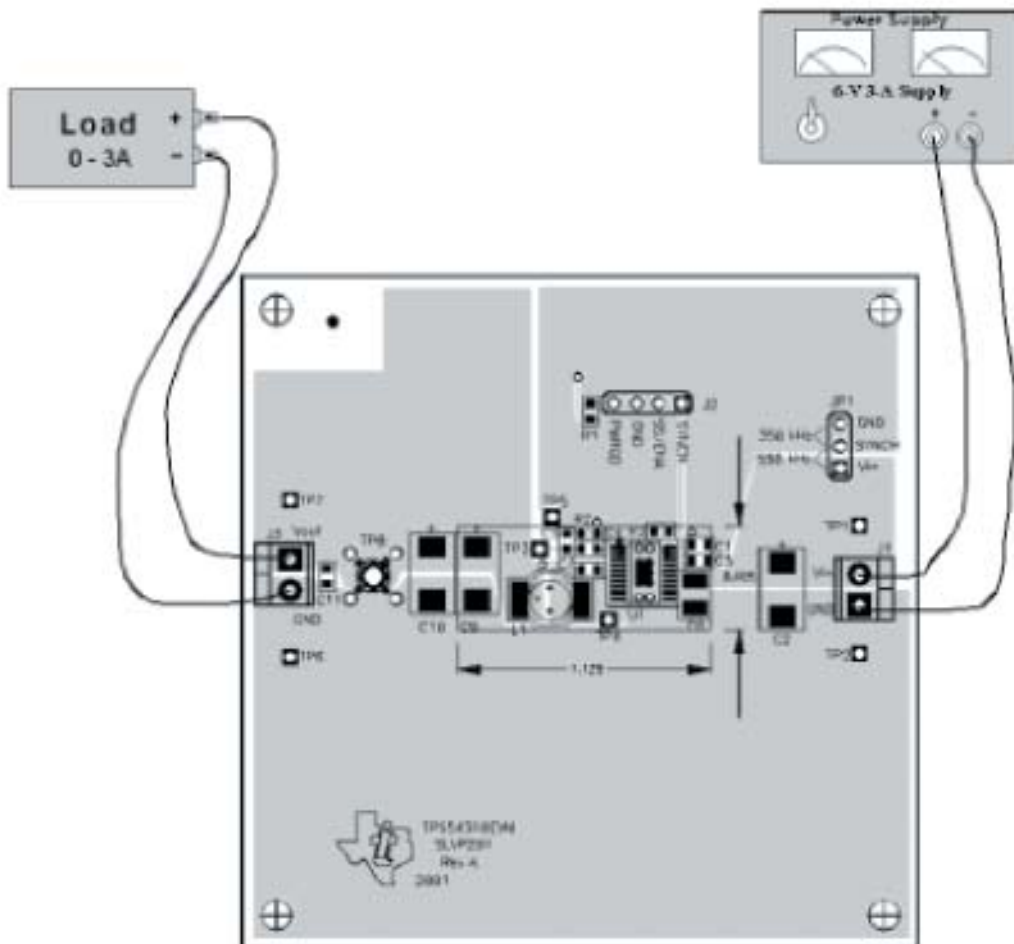
この章では、TPS54310 EVMの適切な接続、設定、および使用方法について説明します。また、テスト結果として、効率、出力電圧レギュレーション、負荷過渡状態、ループ応答、出力リップル、入力リップル、およびスタートアップについても説明します。

表題	ページ
2.1 入力/出力接続.....	2-2
2.2 ループ特性評価の設定	2-3
2.3 効率	2-3
2.4 熱特性.....	2-4
2.5 出力電圧レギュレーション	2-4
2.6 負荷過渡状態.....	2-5
2.7 ループ特性	2-6
2.8 出力電圧リップル.....	2-7
2.9 入力リップル電圧.....	2-7
2.10 スタートアップ	2-8

2.1 入力/出力接続

TPS54310 EVMには、J1(VinおよびGND)、J3(VoutおよびGND)という4つの入力/出力接続があります。図2-1に、接続箇所を示しています。3Aを供給できる電源を1対の20AWGワイヤを通してJ1に接続します。負荷は、1対の20AWGワイヤを通してJ3に接続します。ワイヤ内での損失を低減するため、ワイヤ長はできるだけ短くしてください。テストポイントTP8には、出力電圧のモニタ用にオシロスコープの電圧プローブを簡単に接続できます。

図2-1. 接続図



2.2 ループ特性評価の設定

TPS54310 EVMの帰還パスには、ループ応答の測定に使用する49.9Ωの抵抗(R7)が含まれています。R7の各側のテスト・ポイント(TP5およびTP7)は、ネットワーク・アナライザ信号の接続点となります。R7を通して小さなAC信号を注入することにより、R7の一方の側からもう一方の側にかけてループ・ゲインおよび位相を測定できます。R7の値はR5に比べて小さいため、レギュレータの出力電圧設定点に大きな影響を与えることはありません。

2.3 効率

TPS54310 EVMの効率は、負荷電流1A付近でピークとなります。全負荷では、効率は約90.5%に低下します。図2-2に、5V入力および周囲温度25°Cでの効率の標準特性を示します。高い周囲温度では、MOSFETのドレイン・ソース間抵抗が温度により変動するため、効率が下がります。また、MOSFETのゲートおよびスイッチング損失により、スイッチング周波数が低いほど効率がわずかに高くなります。図2-3に、合計の基板損失を示します。

図2-2. 効率の測定値

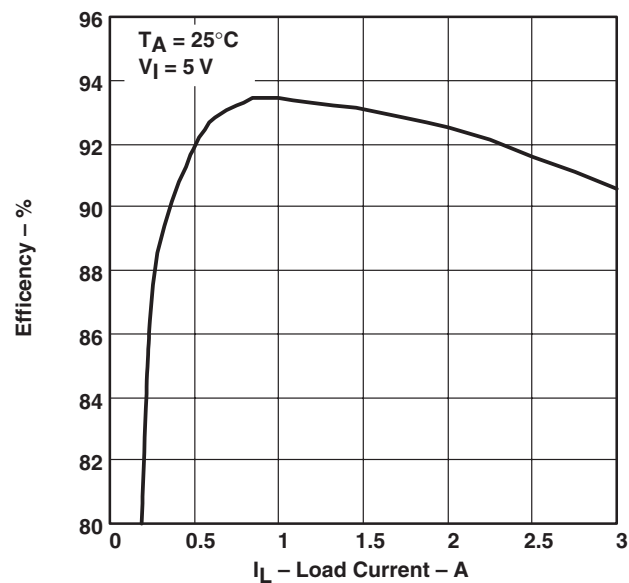
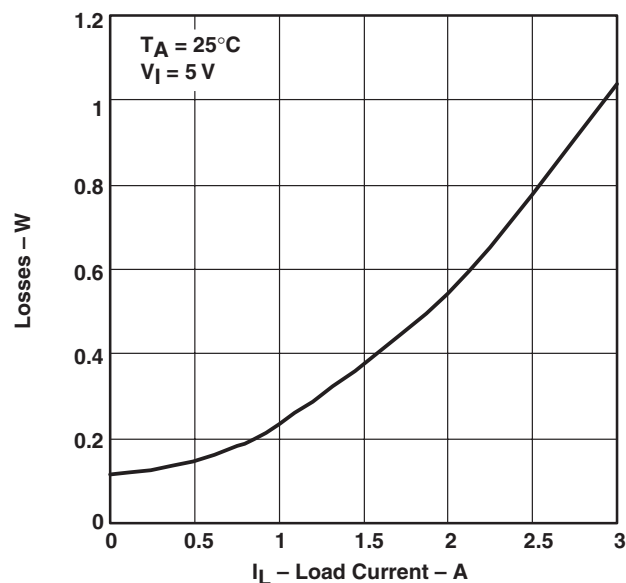


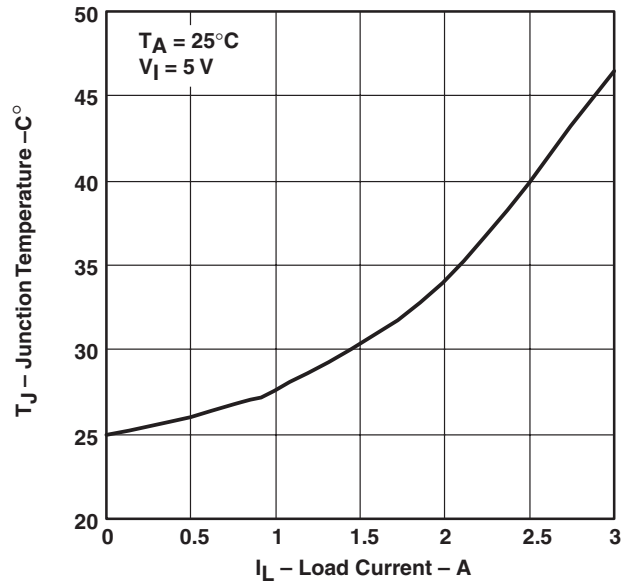
図2-3. 基板損失の測定値



2.4 熱特性

図2-4に、5V入力および周囲温度25°Cでの負荷電流に対する接合温度の特性を示します。PWPパッケージの接合部・ケース間の熱抵抗が低いことと、適切な基板レイアウトにより、高出力電流でも接合温度が低く保たれます。5V入力ソースと3A負荷の場合、接合温度は約47°Cです。

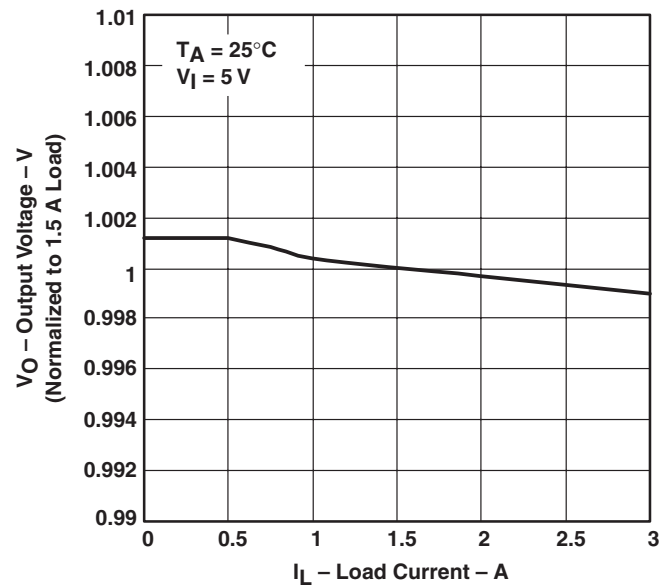
図2-4. 周囲温度25°Cでの接合温度の測定値



2.5 出力電圧レギュレーション

図2-5に、5V入力および周囲温度25°Cでの出力電圧負荷レギュレーションの特性を示します。0Aから3Aの負荷範囲にわたり、出力電圧の変動は0.2%未満です。

図2-5. 負荷レギュレーションの測定値



2.6 負荷過渡特性

図2-6に、負荷過渡状態に対するTPS54310 EVMの応答を示します。図2-6における負荷過渡状態は、0Aから3Aの間で遷移します。これらの過渡状態の結果、出力電圧は平均値から約-95mV(-2.9%)および75mV(2.3%)の偏差を生じます。図2-6では、出力電圧が30 μ s以内に $\pm 2\%$ のレギュレーション範囲に戻っています。「1.3.5 過渡応答の向上」で説明した代替帰還補償を使用すると、図2-7のように、出力電圧偏差を-55mV(-1.7%)および45mV(1.4%)に低減できます。この場合、負荷過渡状態中を通じて、出力電圧は $\pm 2\%$ のレギュレーション範囲にとどまります。

図2-6. 負荷過渡応答の測定値

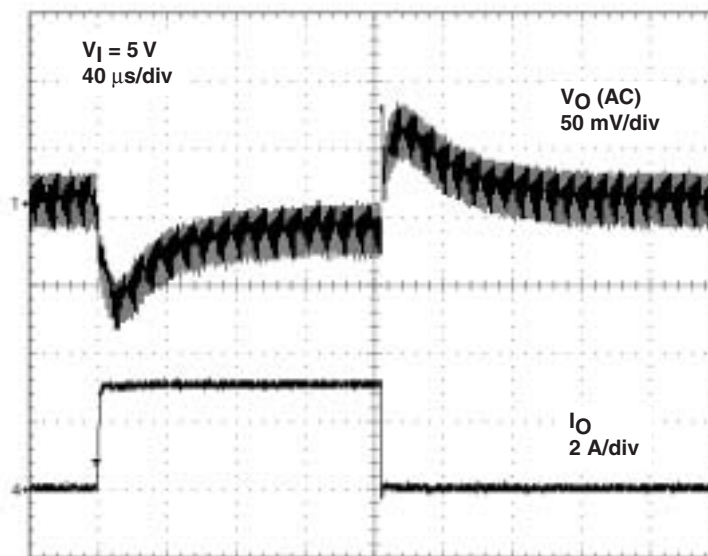
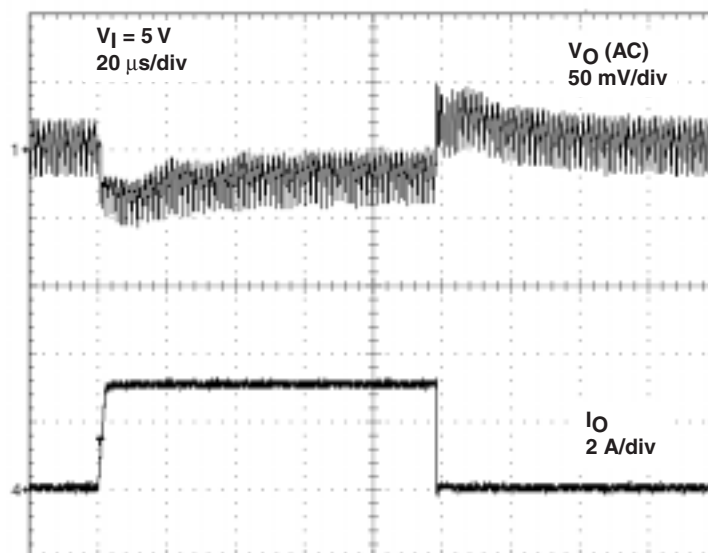


図2-7. 負荷過渡応答の向上図



2.7 ループ特性

図2-8に、5.0V入力および3.0A負荷に対するループ・ゲインおよび位相を示します。ループのクロスオーバー周波数は約30kHzであり、位相マージンは約75°です。図2-9に、「1.3.5 過渡応答の向上」で説明した代替補償を使用した場合のループ応答を示します。代替帰還補償を使用した場合、ループのクロスオーバー周波数は約75kHz、位相マージンは約72°になります。

図2-8. ループ・ゲインおよび位相の向上

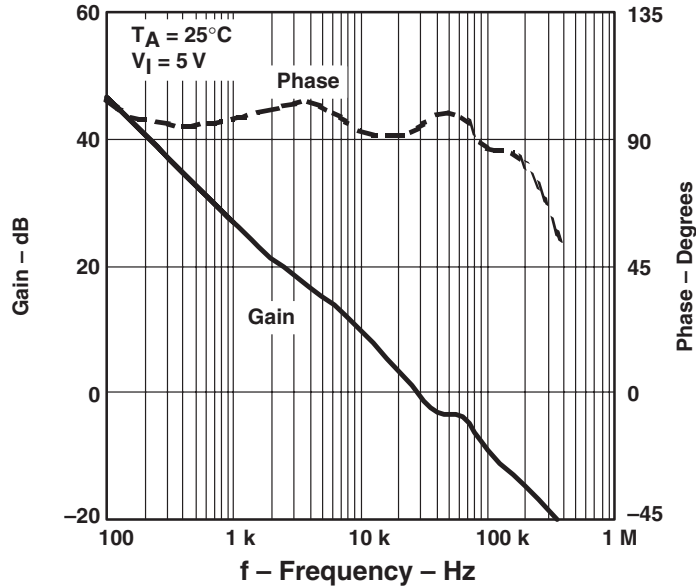
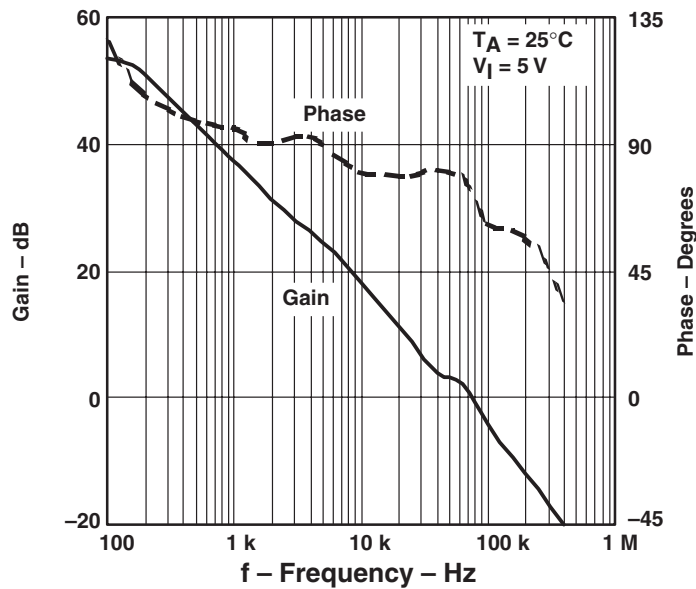


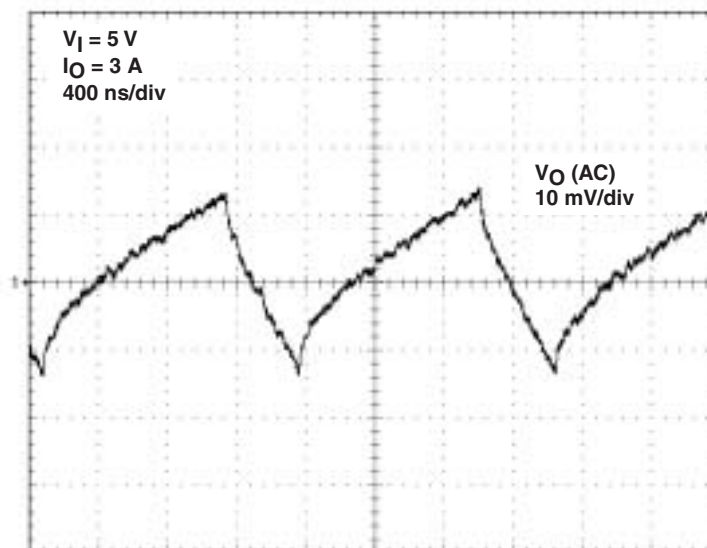
図2-9. 代替補償でのループ・ゲインおよび位相の測定値



2.8 出力電圧リップル

図2-10に、入力電圧5.0Vおよび負荷電流3Aでの出力リップル電圧の特性を示します。TPS54310 EVMの出力電圧リップルは標準で33mV_{PP}です。スイッチング周波数が低ければ、出力リップル電圧は高くなります。出力リップル電圧を低くするには、インダクタンスの大きなインダクタを用いるか、または出力コンデンサの等価直列抵抗を小さくします。これらいずれかの要素を変更する場合は、帰還補償の再設計が必要となります。

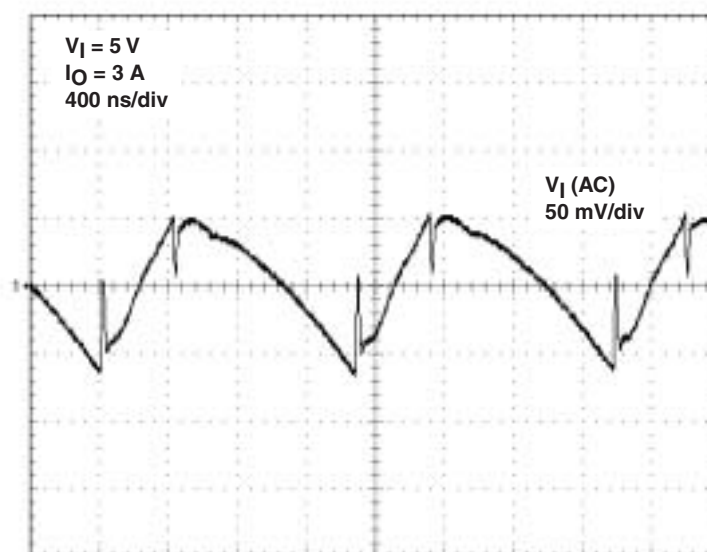
図2-10. 出力電圧リップルの測定値



2.9 入力リップル電圧

図2-11に、3A負荷での入力リップル電圧を示します。入力電圧が5.0Vの場合、入力リップルは約120mV_{PP}です。入力リップル電圧は、入力に容量を追加することで低減できます。

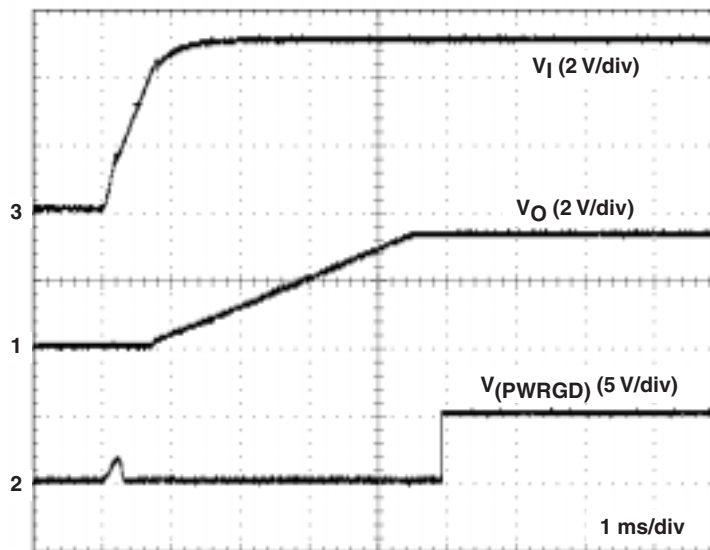
図2-11. 入力電圧リップルの測定値



2.10 スタートアップ

図2-12に、C1をオープンにしたときのTPS54310 EVMのスタートアップ電圧波形を示します。入力電圧はチャンネル3に、出力電圧はチャンネル1に、パワー・グッド信号はチャンネル2に示されています。入力電圧が2.9Vのスタートアップ・スレッシュホールド値を上回ると、出力電圧が上昇を開始し、3.6msで直線的に3.3Vまで上昇します。出力電圧が最終値に達すると、オープン・ドレインのパワー・グッド信号がハイ状態になります。スタートアップ時間は、外部のスロー・スタート・コンデンサC1を使用して延長できます。特定のスロー・スタート時間をプログラムするには、「1.3.4 スロー・スタート」を参照してください。EVMをイネーブルするときJ2のショート・ジャンパは使用しないでください。これを使用すると、SS/ENAピンに過度の過渡電圧がかかる可能性があります。J2ジャンパの代わりに、外部のイネーブル信号を使用してください。

図2-12. スタートアップ波形の測定値



基板レイアウト

この章では、TPS54310 EVMの基板レイアウトについて説明し、各層の図を示します。

表題	ページ
3.1 レイアウト	3-2

3.1 レイアウト

図3-1に、TPS54310 EVMの上側の層を示します。入力コンデンサ(C8およびC9)、バイアス・デカップリング・コンデンサ(C3)、およびブートストラップ・コンデンサ(C7)がすべてICにできるだけ近く配置されています。さらに、帰還補償部品もICに近接して配置されています。補償回路は、レギュレーション・ポイント(TP7)で出力電圧に接続されています。TPS54310 EVM PWBは、1.5オンス銅の2つの層から構成されています。上側の層の下半分は、パワー・グランド・プレーンとして使用され、下側の層は低雑音(アナログ)グランド・プレーンとして使用されます。2つのICグランド接続間で注入される雑音を低減するために、2つのグランド・プレーンはU1で接続されています。TPS54310デバイスの下にあるサーマル・ランド領域を基板の裏側のサーマル・プレーンに接続するために、合計10個のビアが使用されています。

図3-1. 上側アセンブリ

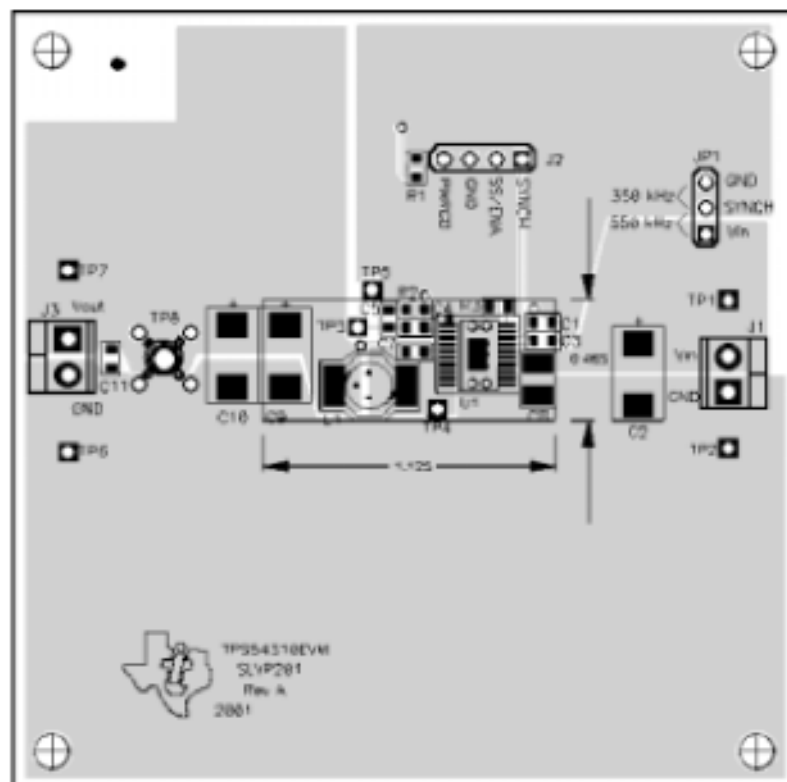


図3-2. 下側アセンブリ

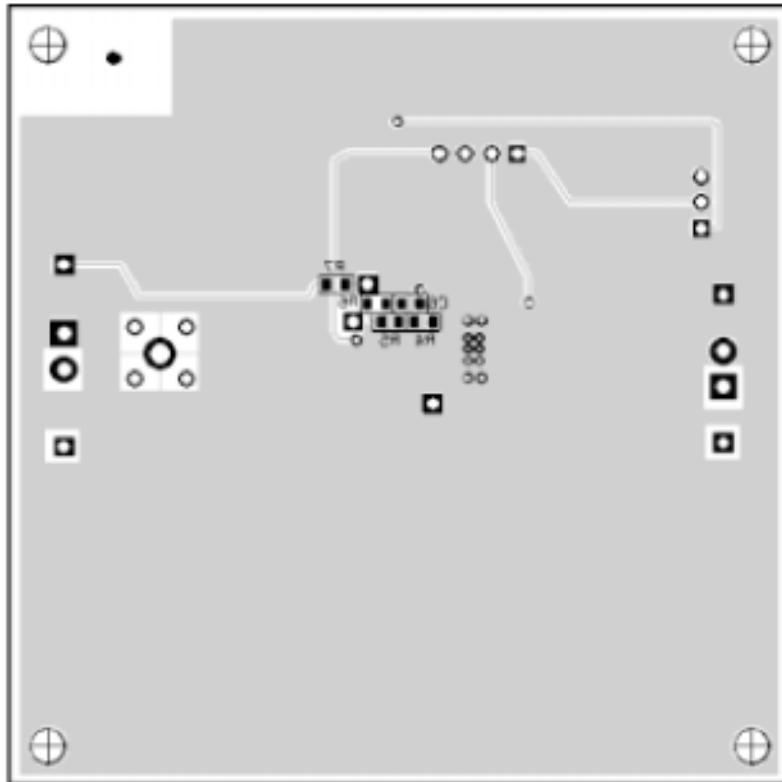


図3-3. 上側レイアウト

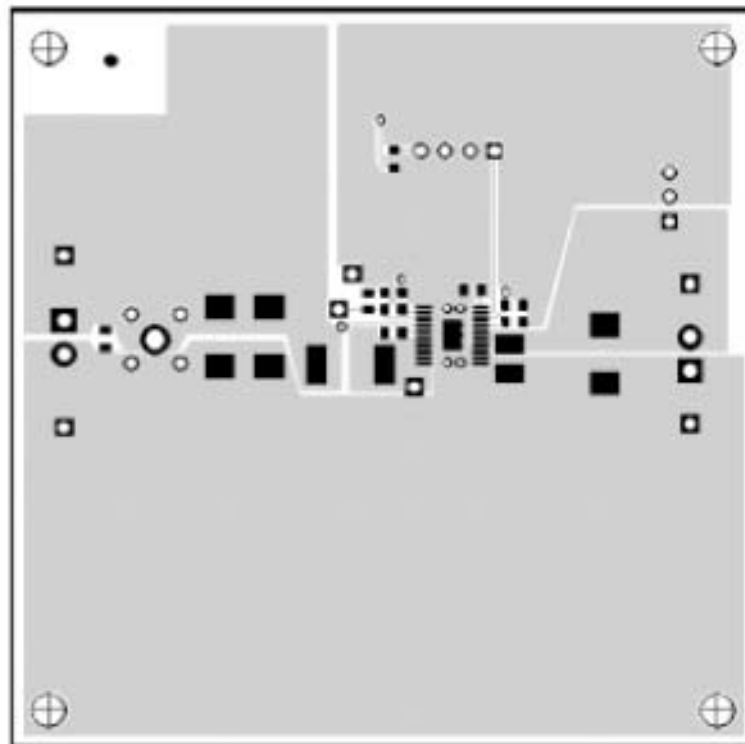
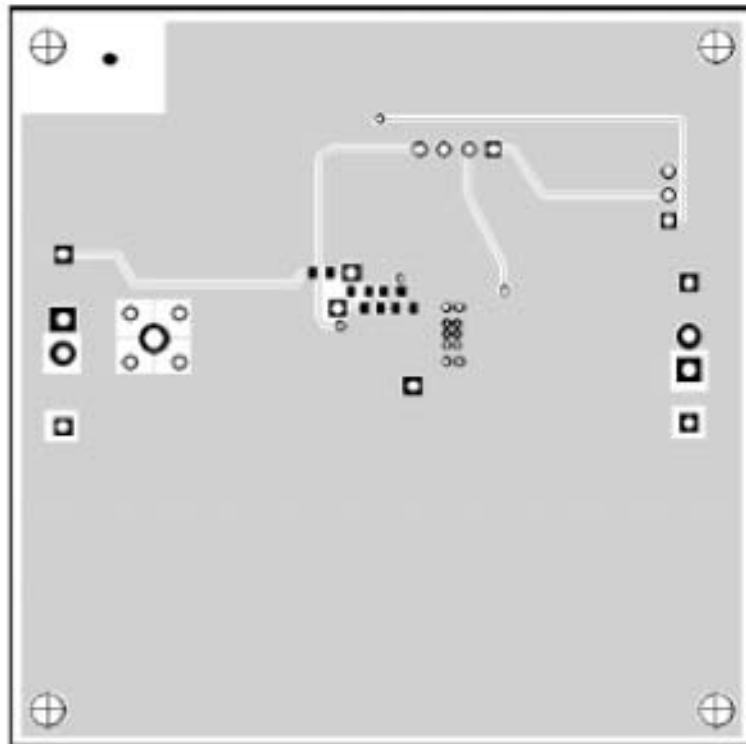


図3-4. 下側レイアウト



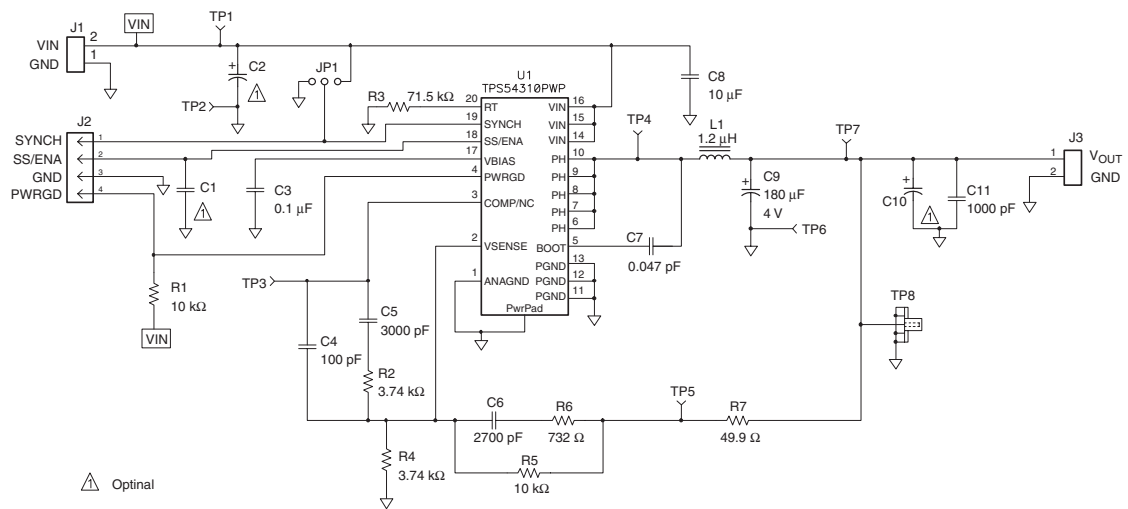
回路図および部品表

この章では、EVMの回路図および部品表を示します。

表題	ページ
4.1 回路図.....	4-2
4.2 部品表.....	4-3

4.1 回路图

图4-1. TPS54310 EVM回路图



4.2 部品表

表4-1. TPS54310 EVM部品表

Count	Ref Des	Description	Size	MFR	Part Number
1	C1	Open	603		
1	C11	Capacitor, ceramic, 1000pF, 25V, X7R, 10%	603	Vishay	VJ0603Y102KXXAT
2	C2, C10	Open	7343 (D)		
1	C3	Capacitor, ceramic, 0.1 μ F, 25V, X7R, 10%	603	Vishay	VJ0603Y104KXXMT
1	C4	Capacitor, ceramic, 100pF, 50V, C0G, 5%	603	Vishay	VJ0603A101KXAAC
1	C5	Capacitor, ceramic, 3900pF, 50V, X7R, 10%	603	Vishay	VJ0603Y392KXAAB00
1	C6	Capacitor, Ceramic, 2700pF, 50V, X7R, 10%	603	Vishay	VJ0603Y272KXAAB00
1	C7	Capacitor, ceramic, 0.047 μ F, 25V, X7R, 10%	603	Vishay	VJ0603Y473KXXAB00
1	C8	Capacitor, ceramic, 10 μ F, 10V, X5R, 20%	1210	Panasonic	ECJ-4YB1A106K
1	C9	Capacitor, spec polymer, 180 μ F, 4V, 20%	7343	Panasonic	EEF-UEG181R
2	J1, J3	Terminal block, 2pin, 6A, 3,5mm	0.27 x 0.25	OST	ED1514
1	J2	Header, 4pin, 100mil spacing, (36-pin strip)	0.100 x 4	Sullins	PTC36SAAN
1	JP1	Header, 3pin, 100mil spacing, (36-pin strip)	0.100 x 3	Sullins	PTC36SAAN
1	L1	Inductor, SMT, 1.2 μ H, 4.4A, 17-m Ω		Coilcraft	DO1813P-122HC
1	R1	Resistor, chip, 10k Ω , 1/16W, 1%	603	Vishay	CRCW060310K0FKSF
1	R2	Resistor, chip, 3.74k Ω , 1/16W, 1%	603	Vishay	CRCW06033K74FKTA
1	R3	Resistor, chip, 71.5k Ω , 1/16W, 1%	603	Vishay	CRCW060371K5FKTA
1	R4	Resistor, chip, 3.74k Ω , 1/16W, 0.1%	603	Vishay	TNPW06033741BT9RT
1	R5	Resistor, chip, 10k Ω , 1/16W, 0.1%	603	Vishay	TNPW060310K0BETAR2
1	R6	Resistor, chip, 732 Ω , 1/16W, 1%	603	Vishay	CRCW0603732RFKTA
1	R7	Resistor, chip, 49.9 Ω , 1/16W, 1%	603	Vishay	CRCW060349R9FKSF
5	TP1, TP3-TP5, TP7	Test point, red, 1mm	0.038"	Farnell	240-345
2	TP2, TP6	Test point, black, 1mm	0.038"	Farnell	240-333
1	TP8	Adaptor, 3,5mm probe clip (or 131-5031-00)	0.200"	Tektronix	131-4244-00
1	U1	IC, SWIFT™ power controller, Adj V, 3A	PWP20	TI	TPS54310PWP
1	—	PCB, 3In x 3In x 0.062In		Any	SLVP201
2	—	Shunt, 100mil, black	0.100	3M	929950-00

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといひます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJおよびTexas Instruments Incorporatedを総称してTIといひます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従ひまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIの標準契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従ひ販売時の仕様に対応した性能を有していること、またはお客様とTIとの間で合意された保証条件に従ひ合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えよとか、保証もしくは是認するということの意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、且つその情報と結び付られた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

なお、日本テキサス・インスツルメンツ株式会社半導体集積回路製品販売用標準契約約款もご覧下さい。

<http://www.tij.co.jp/jsc/docs/stdterms.htm>

Copyright © 2004, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従ひ基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上