

Design Guide: TIDA-010054

レベル 3 電気自動車 (EV) 充電ステーション向け、双方向、デュアル・アクティブ・ブリッジのリファレンス・デザイン



概要

このリファレンス デザインは、単相デュアル アクティブ ブリッジ (DAB) DC/DC コンバータを実装する方法の概要を示します。DAB トポロジには、ソフト スイッチング 整流、デバイス数の削減、高効率といった利点があります。この設計は、電力密度、コスト、重量、ガルバニック絶縁、高い電圧変換比、信頼性が重要な要因である場合に役立ち、EV 充電ステーションやエネルギー ストレージのアプリケーションに最適です。DAB にモジュール方式と対称構造を取り入れることで、コンバータを積層して高い電力スループットを達成でき、双方向モードの動作が容易になり、バッテリー 充放電のアプリケーションをサポートできます。

参照情報

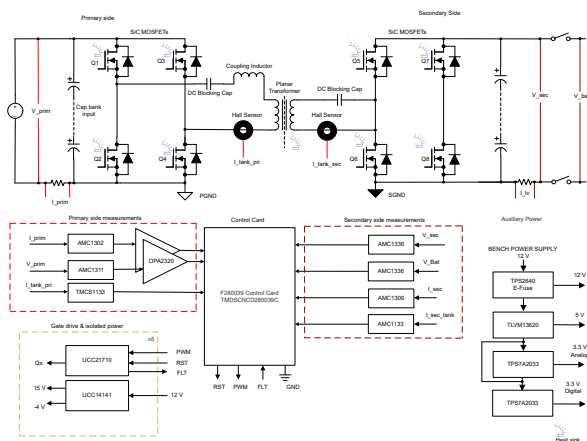
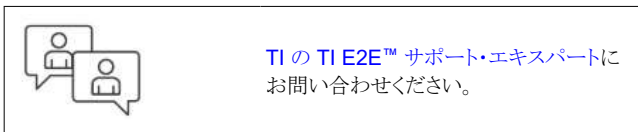
TIDA-010054	デザイン フォルダ
UCC21710, UCC14141-Q1, AMC1311	プロダクト フォルダ
AMC1306M05, AMC1336, AMC1302	プロダクト フォルダ
TPS2640, TLVM13620, TMCS1133	プロダクト フォルダ
TPS7A20, TLV760	プロダクト フォルダ
TMS320F280039	プロダクト フォルダ

特長

- 単一位相シフト (SPS) 制御と拡張位相シフト (EPS) 制御に対応した双方向デュアル アクティブ ブリッジ
- SiC MOSFET の保護機能を内蔵するスマート ゲート ドライバ UCC21710
- TMS320F280039 コントローラによりデジタル制御を実現
- 絶縁型電圧 / 電流センシング
- 最大出力電力: 10kW
- 98.7% のピーク効率と、98% の全負荷効率を達成
- 1 次側電圧は 700V~800V DC。2 次側電圧は 350V~500V DC (SPS: 単一位相シフトの場合)、250V~500V (EPS: 拡張位相シフトの場合)
- 平面型変圧器による 100kHz の PWM スイッチング 周波数と変圧器の小型化
- 補助部品なしのソフト スイッチング

アプリケーション

- DC 高速充電ステーション
- DC 高速充電パワー モジュール
- 電力変換システム (PCS)
- ハイブリッド、電動、パワートレイン システム



1 システムの説明

コンバインド充電システム (Combined Charging System) と CHAdeMO® によって管理されている電気自動車の充電規格は、絶えず変化を続けており、充電ステーションで電気自動車を 1 回完全に充電するための所要時間が通常 30 分未満となるような、より高速なバッテリー充電が求められています。DC 充電ステーションは、通常、120~240kW の非常に高い電力レベルに対応できるレベル 3 チャージャです。このような DC 充電ステーションは、AC/DC および DC/DC 電力変換段を収容したスタンドアロン ユニットです。電力レベルを高めて、高速充電を実現するために、多数の電力変換モジュールが充電ステーション内で互いに接続されています。DC 高速充電ステーションは、オンボード AC/DC コンバータを経由せずに大電力の DC 電流を電気自動車のバッテリーに供給します。つまり、電流はバッテリーに直接接続されます。現在、道路を走行しているほとんどの自動車は、最大 50kW しか処理できません。より新しい自動車は、より高い電力レートを充電する機能を搭載しています。EV の航続距離が長くなり、バッテリーが大型化するにつれて、最大 250kW 以上の高速充電ステーションによって長距離 EV バッテリーをサポートする DC 充電ソリューションの開発が進んでいます。

充電ステーション内の DC/DC コンバータは、入力側では、3 相ウィーン整流器からの整流されたバス電圧 (700~800V) に接続し、出力側では、電気自動車のバッテリーに接続して定格電力を供給する必要があります。DC/DC コンバータは、多くの最終機器において重要なアプリケーションとなっています。充電ステーション、太陽光発電システム、エネルギーストレージシステム、電気自動車のトラクション アプリケーションでの使用事例を図 1-1 に示します。

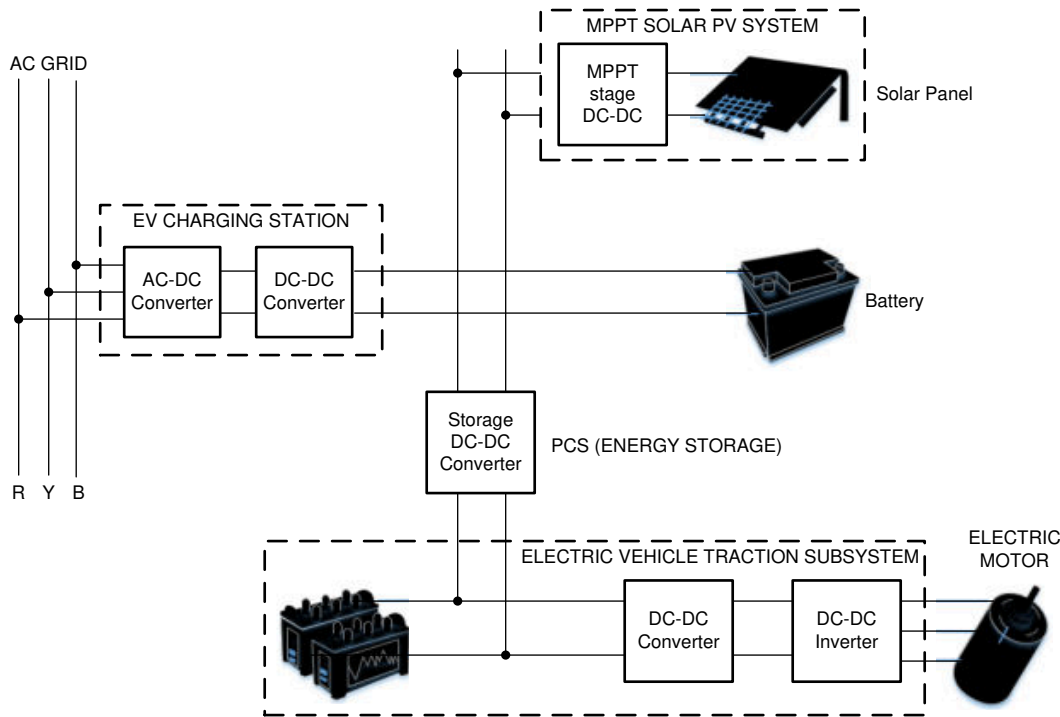


図 1-1. DC/DC コンバータの役割

DC/DC コンバータは、高い電力レベルに対応する必要があります。これに加えて、コンバータはモジュール型である必要があります。そうすれば、単一の電力段コンバータ ユニートを並列接続できるので、出力電力のスループットを、DC 充電ステーションの各種規格の要求よりも高いレベルに拡大できます。充電ステーションの現在のトレンドは、双方向の電力フローに対応できるコンバータに向かっています。自動車からグリッドへの電力供給 (V2G) などの新しい方式では、電気自動車のバッテリーと AC グリッドの間で電力を伝送します。双方向 DC/DC コンバータは、順方向動作モードでバッテリー充電が可能であり、逆方向動作モードでバッテリーからグリッドへの電力フローも容易です。したがって、ピーク負荷期間中のグリッド安定化に利用できます。

DC 充電ステーションのコンバータには、電力密度とシステム効率の 2 つの重要な要件があります。高いスイッチング周波数で動作するので、磁気素子のサイズを小型化できます。高速充電を容易にするために、より高いバス電圧へ移行すると、同じ電流レベルでより多くの電力を伝送できます。これにより、銅の量を減らすことができ、コンバータの電力密度が向上します。また、コンバータは高効率である必要があります。この結果、大幅なコスト削減と、放熱ソリューションの縮小を実現できるからです。この放熱ソリューションの縮小は、ヒートシンクの削減と小型化に直結し、コンバータの電力密度が向上

します。また、コンバータは、電力密度を低下させる可能性のある大型の受動部品を追加せずに、ZVS (ゼロ電圧スイッチング) や ZCS (ゼロ電流スイッチング) のような固有のソフトスイッチングに対応できる必要があります。

DC/DC コンバータは、主に EV 充電ステーションで使用されているリチウムイオンまたは鉛酸バッテリーとシームレスに接続できる必要があります。また、DC/DC コンバータには、高電圧側と低電圧側の間で必要な電圧変換を行い、それらの間でガルバニック絶縁を提供できる能力が必要です。

従来のスイッチング デバイスでは、高電圧のスイッチング速度 (デバイスの dV/dt 能力) に制限があります。ランピングの過程が低速であることにより、デバイスがスイッチング遷移状態にある時間が長くなるため、スイッチング損失が増加します。このようにスイッチ時間が長くなると、貫通電流や短絡を防止するために、制御システムに必要なデッドタイムも長くなります。この問題に対するソリューションが、電子移動度の高い SiC や GaN デバイスなどの新しいスイッチング半導体技術において開発されました。このリファレンス デザインでは、SiC MOSFET とテキサス・インスツルメンツの SiC ゲートドライバテクノロジーを組み合わせ使用して、効率と電力密度について利点があることを示します。

分析のため、次の 4 つの一般的なトポロジを検討しました。

- LLC 共振コンバータ
- 位相シフト、フルブリッジ
- 単相、デュアル アクティブ ブリッジ
- CLLC モードのデュアル アクティブ ブリッジ

この調査に基づいて、このリファレンス デザインの実装には、デュアル アクティブ ブリッジを選択しました。その理由は、双方向動作のしやすさ、モジュール構造、競争力のある効率、他の競合トポロジと比較した電力密度の数値です。このリファレンス デザインは、EV 充電ステーション向けの大電力デュアル アクティブブリッジ DC/DC コンバータを設計する際の課題に対処することを重視しています。

1.1 主なシステム仕様

表 1-1 に、デュアル アクティブ ブリッジ (DAB) DC/DC コンバータの重要な設計仕様を示します。このシステムの全負荷効率は、10kW の出力電力時に 97.6% です。

表 1-1. 主なシステム仕様

パラメータ	仕様	詳細
入力電圧範囲	700~800V DC	セクション 3.1
出力電圧範囲	250~500V DC	セクション 3.1
出力電力定格	最大 10kW	セクション 2.3.5
出力電流	最大 26-A	セクション 2.3.5
効率	ピーク 98.8% (4kW 時) 全負荷 98.0% (10kW 時)	セクション 4.5
PWM スイッチング周波数	100 kHz	セクション 2.3.4.6
電力密度	> 2kW/L	セクション 4.5
電圧リップル	< 5%	セクション 2.3.4.5

表 1-1 は、入力電圧範囲が 700V~800V であることを示しています。この範囲を考慮したのは、DC/DC コンバータが、この範囲内の出力を備えたフロント エンド ウィーン整流器や 3 相力率補正 (PFC) と接続する必要があるからです。このコンバータは、出力が 400V 範囲の単相 PFC システムと組み合わせて使用することもできます。この出力は 48V および 72V バッテリとインターフェイスします。



注意

電源を入れたままその場を離れないでください。



警告

高電圧！ 基板上は高電圧状態になっており、接触するおそれがあります。感電する可能性があります。基板は、不適切に取り扱った場合に感電、火災、負傷の原因となる電圧および電流で動作します。負傷や物品の破損を避けるために、必要な注意と適切な対策をもって機器を使用してください。安全のため、過電圧および過電流保護機能付きの絶縁された試験装置の使用を強く推奨します。

テキサス・インスツルメンツは、基板への電源投入やシミュレーション実行の前に、電圧要件および絶縁要件を確認し理解することがユーザーの責任であると考えます。電源投入中は、回路およびその接続部品には触れないでください。



警告

表面は高温！ 触れるとやけどの原因になることがあります。触れないでください！

基板の電源がオンのとき、一部の部品は > 55°C の高温に達することがあります。動作中は常に、また動作直後も高温の状態が続く可能性があるため、基板に触れてはいけません。



警告

テキサス・インスツルメンツは、このリファレンス デザインをラボ環境のみで使用するものとし、一般消費者向けの完成品とはみなしておりません。このデザインは室温で動作することを意図しており、他の周囲温度での動作はテストされていません。

テキサス・インスツルメンツは、このリファレンス デザインを高電圧電気 機械部品、システム、およびサブシステムの取り扱いに伴うリスクを熟知した**有資格のエンジニアおよび技術者**のみが使用するものとしています。

基板上は高電圧状態になっており、接触するおそれがあります。基板は、不適切に取り扱ったり適用したりした場合に感電、火災、負傷の原因となる電圧および電流で動作します。負傷や物品の破損を避けるために、必要な注意と適切な対策をもって機器を使用してください。

2 システム概要

このセクションでは、デュアル アクティブ ブリッジ DC/DC コンバータのブロック図を示します。

2.1 ブロック図

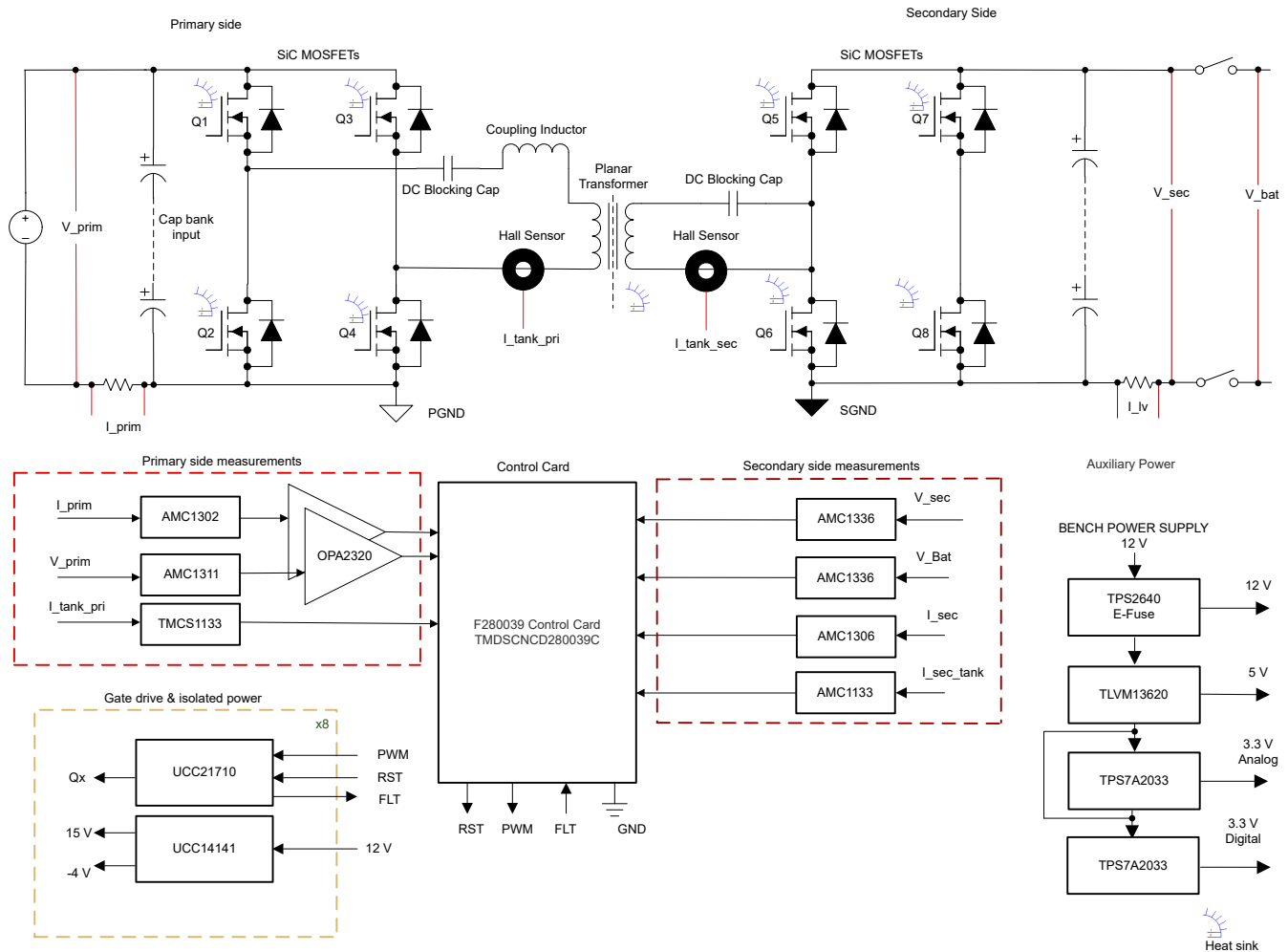


図 2-1. TIDA-010054 のブロック図

このリファレンス デザインは、相互に通信する 4 つのメイン セクションで構成されています。

- 電力段の SiC MOSFET、高周波トランス、電流センシング回路、ゲートドライバ、電圧および電流センシング、システム電源ツリーで構成されるパワーボード
- デジタル制御をサポートする TMDSCNCD280039C 制御カード

2.2 主な使用製品

このセクションでは、ゲートドライバ、F280049 コントローラ、電流および電圧センシング用の絶縁型アンプ、電圧リファレンス生成など、このデザインの重要なコンポーネントに重点を置いて説明します。

2.2.1 UCC21710

UCC21710 は、最大 1700V の SiC MOSFET および IGBT を駆動するように設計された、ガルバニック絶縁シングルチャネル ゲートドライバです。先進的な内蔵保護機能、クラス最高の動的性能および堅牢性を備えています。

UCC21710 は、最大 $\pm 10A$ のピークソース/シンク電流を供給できます。入力側は SiO₂ 容量性絶縁技術によって出力側から絶縁され、最大 $1.5kV_{RMS}$ の動作電圧に対応し、40 年を超える寿命の絶縁バリアにより $12.8kV_{PK}$ のサージ耐性を備えるとともに、部品間スキューが小さく、 $>150 V/ns$ の同相ノイズ耐性 (CMTI) を実現しています。UCC21710 は、高速の過電流および短絡検出、シャント電流センシング、フォルト通知、アクティブ ミラー クランプ、入力側および出力側電源 UVLO などの最新の保護機能を備えているため、SiC および IGBT のスイッチング動作や堅牢性を最適化できます。アナログから PWM へ信号を変換する、この絶縁型センサは、温度または電圧のセンシングを簡単に行えるため、ドライバの汎用性をさらに高め、システムの設計工数、サイズ、およびコストを簡素化できます。

2.2.2 UCC14141-Q1

UCC14141-Q1 は、IGBT または SiC ゲートドライバへの電力供給を目的として設計された車載認定済み高絶縁電圧 DC/DC 電源モジュールです。UCC14141-Q1 は、変圧器と DC/DC コントローラを独自のアーキテクチャで統合しており、非常に低い放射で高密度を実現します。高精度の出力電圧により優れたチャネル拡張を実現し、パワー デバイスのゲートに過大なストレスを与えずにシステム効率を向上します。UCC14141-Q1 の入力電圧は、電気自動車の幅広い LiFePO₄ バッテリ電圧 (8V~18V) と、レギュレートされた 12V レール (10.8V~13.2V) の両方を、異なる出力電力でサポートしています。オンチップのデバイス保護機能を備えた高集積モジュールは、必要な外付け部品が最小限で、入力低電圧誤動作防止、過電圧誤動作防止、出力電圧パワーグッド コンパレータ、過熱シャットダウン、ソフトスタートタイムアウト、調整可能で絶縁された正負出力電圧、イネーブル ピン、オープンドレイン出力パワーグッド ピンなどの追加機能を備えています。

2.2.3 AMC1311

AMC1311 は、入力端子と出力端子の DC 電圧センシングに使用します。このデバイスは、高精度の絶縁アンプで、磁気干渉に対して高い耐性のある絶縁バリアにより、入力側と出力側の回路が分離されています。このバリアは、VDE V 0884-1 および UL1577 に準拠した、7kV ピークまでの強化ガルバニック絶縁として認証されています。AMC1311 の高インピーダンス入力は、高電圧の分圧抵抗や、出力抵抗の高い他の電圧信号ソースと接続するよう最適化されています。デバイスの優れた性能から、正確で温度ドリフト係数の低い電圧または温度センシングや、閉ループ システムでの制御に対応できます。

このデバイスの詳細については、[AMC1311](#) の製品ページを参照してください。

2.2.4 AMC1302

AMC1302 は高精度の絶縁型アンプで、磁気干渉に対して高い耐性のある絶縁バリアにより、入力側と出力側の回路が分離されています。この絶縁バリアは、VDE V 0884-11 および UL1577 に従って最大 $5kV_{RMS}$ の強化ガルバニック絶縁を達成していることが認証されており、最大 $1.5kV_{RMS}$ の使用電圧に対応しています。この絶縁バリアは、異なる同相電圧レベルで動作するシステム領域を分離し、危険な電圧と損傷から低電圧側を保護します。AMC1302 の入力は、低インピーダンスのシャント抵抗またはその他の信号レベルが小さい低インピーダンス電圧源と直接接続できるように最適化されています。優れた DC 精度と小さい温度ドリフトにより、拡張産業用温度範囲 ($-40^{\circ}C \sim +125^{\circ}C$) にわたって、PFC 段、DC/DC コンバータ、AC モーターおよびサーボドライブの高精度の電流制御に対応します。シャント喪失およびハイサイド電源喪失検出機能が内蔵されているため、システム レベルの設計と診断を簡素化できます。

2.2.5 OPA320

OPA320 (シングル) および OPA2320 (デュアル) は、超低ノイズで広い帯域幅を提供し、わずか 1.45mA の低い静止電流で動作するように最適化された、新世代の高精度低電圧 CMOS オペアンプです。OPA320 シリーズは、低消費電力、単一電源のアプリケーションに極めて適した選択肢です。低ノイズ (7nV/√Hz) と高速での動作により、これらのデバイスはサンプリング A/D コンバータ (ADC) の駆動にも適しています。他の用途として、信号コンディショニングやセンサアンプにも使用できます。OPA320 は、ゼロクロスオーバー歪みのリニア入力段を備えており、その優れた同相除去比 (CMRR) は入力範囲全体で 114dB (標準値) です。

このデバイスの詳細については、[OPA320 の製品ページ](#) を参照してください。

2.2.6 AMC1306M05

AMC1306 は高精度のデルタシグマ ($\Delta\Sigma$) 変調器で、磁気干渉に対して高い耐性のある二重の静電容量性絶縁バリアを採用して、入力回路と出力回路を電氣的に分離しています。この絶縁バリアは、DIN VDE V 0884-11 および UL1577 規格に準拠した、7000V_{PEAK} までの強化絶縁として認証されています。この絶縁変調器を絶縁電源と組み合わせて使用すると、システムの中で異なる同相電圧レベルで動作する複数の部分を互いに分離し、低電圧部分の損傷を防ぎます。AMC1306 の入力、シャント抵抗または他の低電圧レベルの信号源との直接接続用に最適化されています。±50mV デバイスの独自の低い入力電圧範囲により、シャントによる消費電力が大幅に低減され、優れた AC および DC 性能が実現されます。AMC1306 の出力ビットストリームには、マンチェスター符号化 (AMC1306Ex) または非符号化 (AMC1306Mx) のバリエーションがあります。内蔵デジタルフィルタ (TMS320F2807x や TMS320F2837x マイクロコントローラファミリで使用されているものなど) を使用してビットストリームを間引くと、78kSPS のデータ速度、85dB のダイナミックレンジで、16 ビットの分解能が得られます。マンチェスター符号化の AMC1306Ex バージョンのビットストリーム出力では、受信側デバイスのセットアップ時間やホールド時間の要件を考慮する必要なしに、単線でデータとクロックを伝送できます。

2.2.7 AMC1336

AMC1336 は高精度のデルタシグマ ($\Delta\Sigma$) 変調器で、磁気干渉に対して高い耐性のある二重の静電容量性絶縁バリアを採用して、入力回路と出力回路を電氣的に分離しています。この絶縁バリアは、DIN VDE V 0884-11 および UL1577 規格に準拠した、8000V_{PEAK} までの強化絶縁として認証されています。この絶縁変調器を絶縁電源と組み合わせて使用すると、システムの中で異なる同相電圧レベルで動作する複数の部分を互いに分離し、低電圧部分の損傷を防ぎます。AMC1336 独自の広いバイポーラの ±1V 入力電圧範囲と、高い入力抵抗から、高電圧アプリケーションでデバイスを分圧抵抗に直接接続できます。デジタルフィルタを使用して出力ビットストリームを間引くと、82kSPS のデータ速度、87dB のダイナミックレンジで、16 ビットの分解能が得られます。ハイサイドでは、AMC1336 は 3.3V または 5V 電源から給電されます。絶縁デジタルインターフェイスは、3.0V、3.3V、または 5V の電源で動作します。AMC1336 は、-40°C ~ +125°C の拡張工業用温度範囲で動作が規定されています。

2.2.8 TMCS1133

TMCS1133 は、業界をリードする絶縁性と精度を備えたガルバニック絶縁ホール効果電流センサです。入力電流に比例する出力電圧により、優れた直線性と、あらゆる感度オプションで低ドリフトを実現しています。ドリフト補償を内蔵した高精度のシグナルコンディショニング回路は、温度範囲と寿命全体にわたって、システムレベルのキャリブレーションを必要としない 2.5% 未満の最大合計誤差を達成しており、1 回限りの室温キャリブレーション (寿命と温度ドリフトの両方を含む) で、1.5% 未満の最大合計誤差を達成しています。AC または DC 入力電流は内部導体を通して磁界を生成し、内蔵のオンチップホール効果センサにより測定します。コアレス構造のため、磁気コンセントレータは不要です。差動ホールセンサは、外部の浮遊磁界による干渉を排除します。導体抵抗が小さいので、測定可能な電流範囲が最大 ±96A まで拡大すると同時に、電力損失を最小化し、放熱要件を緩和できます。5000V_{RMS} に耐える絶縁と、最小 8.1mm の浴面距離および空間距離により、最大 1100V_{DC} の高信頼性で寿命全体にわたる強化動作電圧を実現します。内蔵シールドにより、優れた同相除去と過渡耐性を実現しています。固定感度とすることで、TMCS1133 は 3V ~ 5.5V の単一電源で動作でき、レシオメトリック誤差をなくし、電源ノイズ除去を向上させています。

2.2.9 TMS320F280039C

TMS320F28003x (F28003x) は、電力密度の向上、スイッチング周波数の向上、GaN および SiC 技術の使用のサポートなど、パワー エレクトロニクスの効率を向上させるように設計された、スケラブルできわめてレイテンシの低いデバイスである C2000™ リアルタイム マイクロコントローラ ファミリの製品です。

主なアプリケーションには以下が含まれます。

- モータードライブ
- 電化製品
- ハイブリッド、電動、パワートレイン システム
- ソーラーおよび EV 充電
- デジタル電源
- ボディ エレクトロニクスおよび照明
- 試験および測定機器

リアルタイム制御サブシステムは、テキサス・インスツルメンツの 32 ビット C28x DSP コアをベースにしており、オンチップフラッシュまたは SRAM から実行される浮動小数点または固定小数点コードに対して 120 MHz の信号処理性能を発揮します。C28x CPU は、浮動小数点演算ユニット (FPU)、三角関数演算ユニット (TMU) および VCRC (巡回冗長検査) 拡張命令セットによってさらに強化され、リアルタイム制御システムでよく使われる主要なアルゴリズムを高速化します。

CLA により、一般的なタスクの負荷の多くをメインの C28x CPU から取り除くことができます。CLA は独立の 32 ビット浮動小数点演算アクセラレータであり、CPU と並列に実行されます。さらに、CLA には専用メモリリソースがあり、一般的な制御システムで必要となる主要なペリフェラルに直接アクセスできます。ANSI C のサブセット、およびハードウェア ブレークポイントやハードウェアによるタスク切り替えなどの主要な機能が標準でサポートされています。

F28003x は、最大 384KB (192KW) のフラッシュ メモリをサポートしています。これらは 3 つの 128KB (64KW) バンクに分割されるため、プログラミングと実行を並列に行えます。最大 69KB (34.5KW) のオンチップ SRAM も利用でき、フラッシュ メモリを補完できます。

F28003x のライブ ファームウェア アップデート ハードウェア拡張により、古いファームウェアから新しいファームウェアへのコンテキスト切り替えを高速化し、デバイス ファームウェアの更新時のアプリケーションのダウンタイムを最小限に抑えることができます。

F28003x リアルタイム マイクロコントローラ (MCU) に内蔵された高性能アナログ ブロックは、優れたリアルタイム シグナル チェーン性能を得るために、処理および PWM ユニットと密結合されています。16 個の PWM チャネルはすべて周波数に依存しない分解能モードをサポートしており、3 相インバータから、力率補正、高度なマルチレベル電源トポロジまで、さまざまな電力段を制御できます。

構成可能ロジック ブロック (CLB) を内蔵しているため、ユーザーはカスタム ロジックを追加し、FPGA に類似した機能を C2000 リアルタイム MCU に統合できます。

インターフェイスは、各種の業界標準通信ポート (SPI、SCI、I2C、PMBus、LIN、CAN、CAN FD など) によりサポートされており、最適な信号配置を行うための複数のピン多重化方法を備えています。高速シリアル インターフェイス (FSI) を使用すると、絶縁境界越しに最高 200Mbps の堅牢な通信が可能です。

C2000 プラットフォームの新機能であるホスト インターフェイス コントローラ (HIC) は、外部ホストが TMS320F28003x のリソースに直接アクセスできるようにする高スループット インターフェイスです。

C2000 リアルタイム MCU は、お客様のリアルタイム制御システムに適した選択肢です。その機能について詳しく知るには、『C2000™ リアルタイム マイクロコントローラを使った開発のための基本ガイド』アプリケーション ノートをご覧ください。とともに、C2000™ リアルタイム MCU のページにアクセスしてください。

『C2000™ リアルタイム制御マイクロコントローラ (MCU) を使用した設計の開始』入門ガイドは、C2000 デバイスを使用する開発について、ハードウェアからサポートリソースまで、あらゆる側面をカバーしています。主要な参考資料に加えて、各セクションには関連するリンクとリソースが掲載されており、さらに詳細な情報を知ることができます。

開発を開始するには、TMDSCNCD280039C 評価ボードをご覧ください。C2000Ware をダウンロードしてください。

2.2.10 TLVM13620

TLVM13620 同期整流降圧パワー モジュールは、パワー MOSFET、シールド付きインダクタ、受動部品を Enhanced HotRod™ QFN パッケージに実装した、高集積 36V、2A DC/DC 設計です。このモジュールは、VIN と VOUT のピンをパッケージの角に配置し、入力および出力コンデンサのレイアウト配置を最適化しています。モジュールの下面には大きな 4 つのサーマル パッドがあるため、単純なレイアウトが可能で、製造時の扱いも容易です。出力電圧範囲が 1V~6V の TLVM13620 は、小さな PCB フットプリントで低 EMI の設計を迅速かつ容易に実装できるよう設計されています。このトータル・ソリューションを使用すると、外付け部品はわずか 4 個で済み、設計プロセスで磁気および補償のための部品選択も不要です。TLVM13620 モジュールは、スペースが制約される用途での小型化と簡素化をめざして設計されているだけでなく、堅牢性の高い性能を実現するためのさまざまな機能を備えています。その例としては、可変入力電圧 UVLO 用のヒステリシス付き高精度イネーブル、内蔵 VCC、ブートストラップおよび入力コンデンサによる信頼性向上と高密度化、全負荷電流範囲にわたって一定のスウィッチング周波数による負荷過渡性能の向上、反転アプリケーションのための負電圧出力能力、シーケンシング、障害保護、出力電圧監視用の PGOOD インジケータがあります。

2.2.11 ISOW1044

ISOW1044 デバイスは、ガルバニック絶縁されたコントローラ エリア ネットワーク (CAN) トランシーバで、絶縁型 DC/DC コンバータが内蔵されており、スペースに制約のある絶縁設計のための別の絶縁型電源が不要になります。低放射の絶縁型 DC/DC コンバータは、単純な 2 層 PCB でフェライトビーズを 2 個使用するだけで、CISPR 32 放射エミッション Class B 規格に適合可能です。基板上の他の回路への電力供給には、追加の 20mA 出力電流を使用できます。10Mbps GPIO チャンネルを内蔵しているため、追加のデジタル アイソレータやフォトカプラを使わずに、診断、LED 表示、電源監視が可能です。

2.2.12 TPS26400

TPS26400 デバイスは小型で豊富な機能を持つ高電圧 eFuse で、完全な保護機能一式が搭載されています。入力電源電圧範囲が 4.2 V~42 V と広いため、多くの一般的な DC バス電圧を制御できます。このデバイスは、±42V までの正および負の電源電圧に耐えられ、その電圧から負荷を保護できます。2 個の FET をバックツー バック接続して内蔵し、逆電流ブロック機能があるため、電力障害やブラウンアウト状況時に出力電圧を保持する必要があるシステムに適しています。負荷、ソース、デバイスの保護が提供され、過電流、出力スルー レート、過電圧および低電圧のスレッシュホールドなど、多くの機能を調整可能です。内部の堅牢な保護制御ブロックと、高い電圧定格により、TPS26400 は、サージ保護のシステム設計を簡素化するために役立ちます。シャットダウン ピンにより、内蔵 FET のイネーブル / ディスエーブルを外部的に制御でき、デバイスを低電流のシャットダウン モードに移行させることもできます。システム状態の監視や、下流負荷の制御のため、このデバイスはフォルトおよび高精度の電流監視出力を備えています。MODE ピンにより、電流を制限する 3 種類のフォルト応答(サーキット ブレーカー、ラッチオフ、自動再試行モード)のどれにでも柔軟にデバイスを構成できます。

2.3 システム設計理論

以下のセクションでは、デュアル アクティブ ブリッジの動作原理の概要について説明します。

2.3.1 電源システムとのデュアル アクティブ ブリッジの類似性

デュアル アクティブ ブリッジ内の 2 つのブリッジ間の電力伝送は、電力システム内の 2 つの電圧バス間の電力フローに類似しています。図 2-2 に示すように、ラインリアクタンスで接続された 2 つの電圧源を考えます。

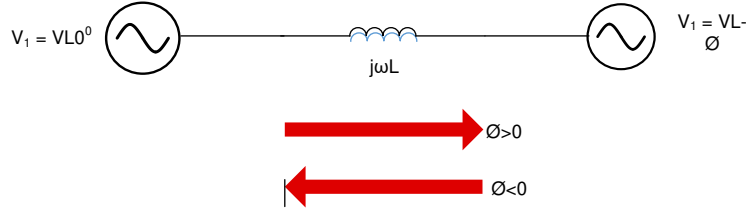


図 2-2. 電圧バス間の電力伝送

図 2-2 は、右側の電圧源は、左側の電圧源に比べて位相が遅れていることを示しています。したがって、電力伝送は式 1 に示すように、左側から右側に行われます。

$$P = \frac{V_1 V_2 \sin(\varphi)}{\omega L} \quad (1)$$

同様に、デュアル アクティブ ブリッジでも電力伝送が行われます。この場合、MOSFET のスイッチング動作によって、トランスの 1 次側と 2 次側で 2 つの高周波数の方形波が生成されます。これらの高周波数の方形波は、互いに位相シフトされています。電力の伝送は進みブリッジから遅れブリッジへ行われ、この電力の流れの方向は、2 つのブリッジ間の位相シフトを反転することで簡単に変更できます。したがって図 2-3 に示すように、デュアル アクティブ ブリッジで双方向の電力伝送を簡単に実現できます。

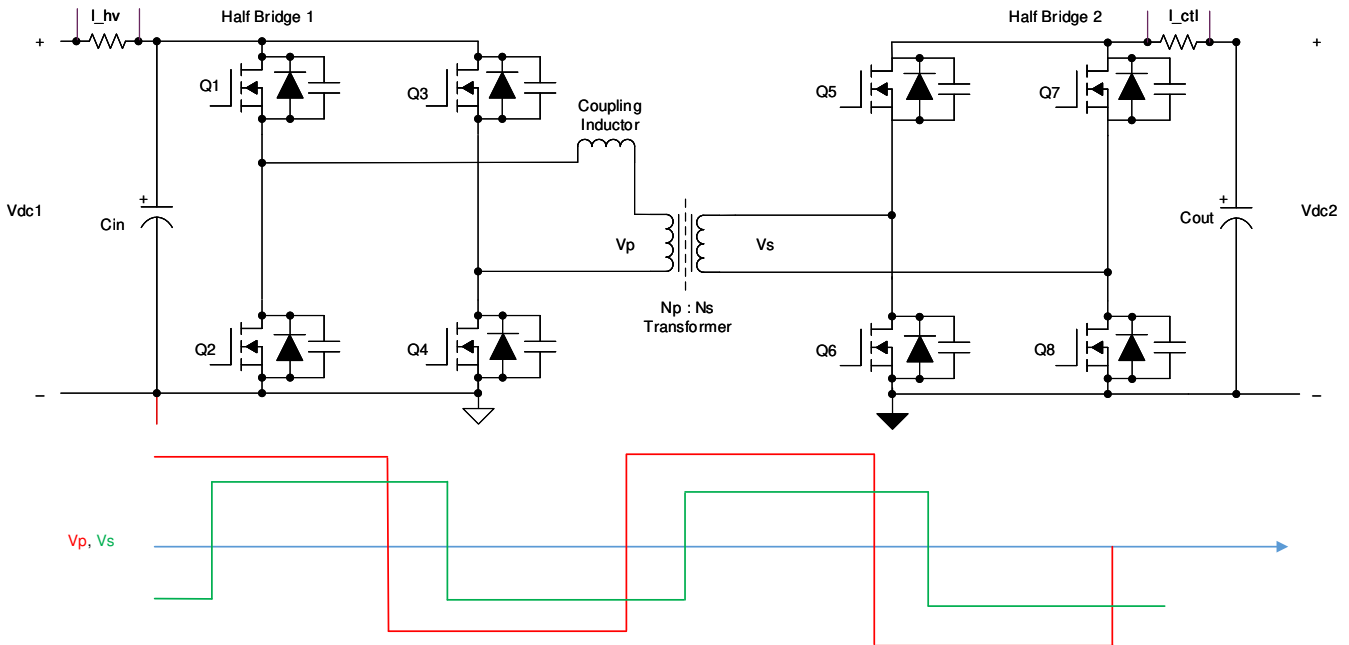


図 2-3. デュアル アクティブ ブリッジ

2.3.2 デュアル アクティブ ブリッジ – スイッチング シーケンス

単相デュアル アクティブ ブリッジでは、1 次側と 2 次側のブリッジを同時に制御します。すべてのスイッチは 50% のデューティ比で動作します。各ブリッジの出力が方形波になるように、対角線上のスイッチが同時にオン / オフします。このセクションでは、コンバータのスイッチング シーケンスについて詳しく説明します。簡略化のため、トランスの巻線比は $n = 1:1$ と仮定します。スイッチング シーケンスの説明においては、このトランスは取り除くことができます。

スイッチング シーケンスは、インダクタ電流の波形、およびトランスの 1 次側と 2 次側の電圧間の位相シフトに基づいて、4 つの期間に分割されます。電圧および電流の波形を 図 2-10 に示します。期間 1 では、インダクタ電流の波形は正と負の両方になるため、電流整流は 図 2-4 および 図 2-5 に示す方法で行います。この期間中、1 次側でスイッチ Q1 と Q4、2 次側でスイッチ Q6 と Q7 をオンにします。

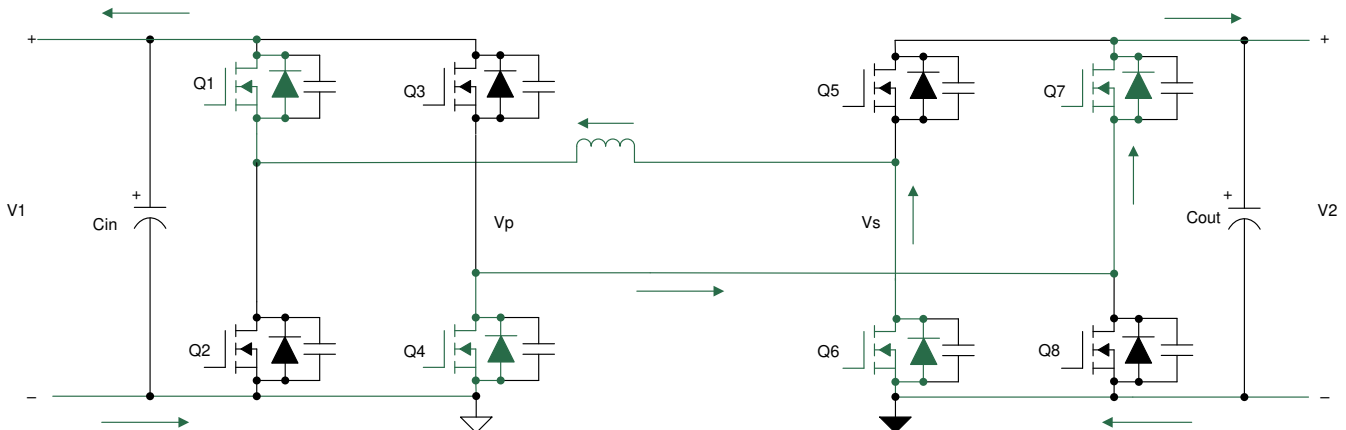


図 2-4. 期間 1: 負のインダクタ電流

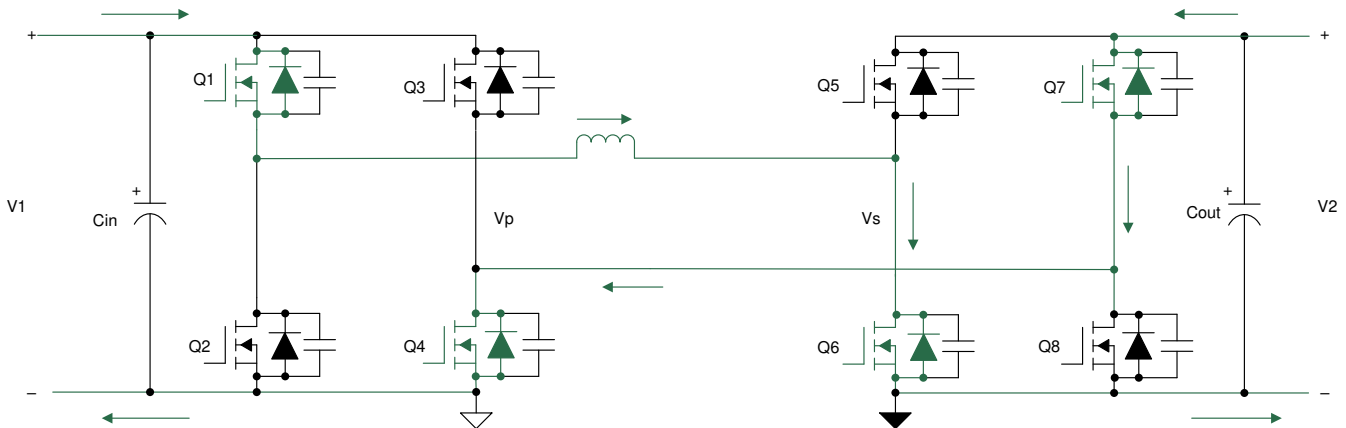


図 2-5. 期間 1: 正のインダクタ電流

この期間中、1 次側の電圧 V_p は V_1 に等しく、2 次側の電圧 V_s は V_2 に等しくなります。これらの電圧間の差は漏れインダクタの両端に現れ、この期間の電流の勾配は 式 2 で概算できます。

$$\frac{di}{dt} = \frac{V_1 + V_2}{L} \quad (2)$$

期間 2 では、インダクタ電流は正です。トランス 1 次側の電圧は正で V_1 と等しく、2 次側巻線の電圧は正で V_2 と等しくなります。したがって、これら 2 つの電圧の差は漏れインダクタの両端に現れ、この期間中の立ち上がり電流の勾配は 式 3 で計算できます。

$$\frac{di}{dt} = \frac{V_1 - V_2}{L} \quad (3)$$

この期間中、スイッチ Q1 および Q4 はオンのままですが、インダクタ電流が正で、2 次側の電圧が V2 なので、スイッチ Q5 および Q8 がオンになって電流が流れます。Q6 および Q7 がオフになってから Q5 および Q8 がオンになるまでの間には、短いデッドタイムがあります。このデッドタイム中に、ゼロ電圧スイッチング (ZVS) が発生します。これについては、次のセクションで詳細に説明します。2 番目の期間の整流シーケンスを図 2-6 に示します。

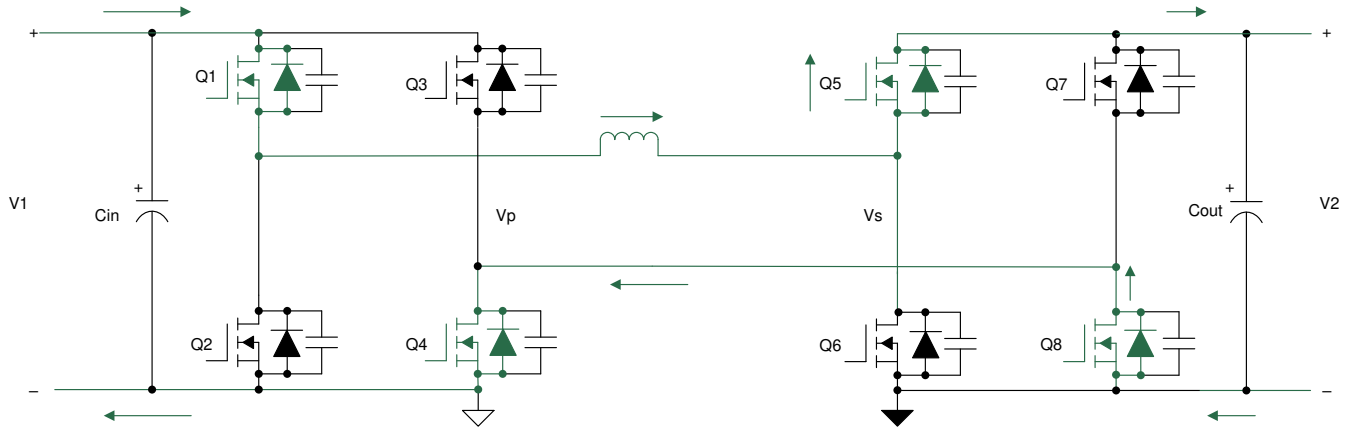


図 2-6. 期間 2

期間 3 では、図 2-10 に示すように、インダクタ電流は正のピークから負の値に向かって減少し始めます。この期間中、1 次側の電圧は -V1 で、2 次側の電圧は V2 です。インダクタの両端に、これらの電圧の差 (-V1-V2) が現れます。このため、式 4 に示すように、電流は負の勾配で減少します。

$$\frac{di}{dt} = -\frac{V1 + V2}{L} \quad (4)$$

この期間中、スイッチ Q5 および Q8 は引き続きオンになっていますが、1 次側の電圧が -V1 なので、スイッチ Q2 および Q3 がオンになって電流が流れます。インダクタ電流が $IL > 0$ の場合および $IL < 0$ の場合、両方向の導通状況をそれぞれ図 2-7 および図 2-8 に示します。

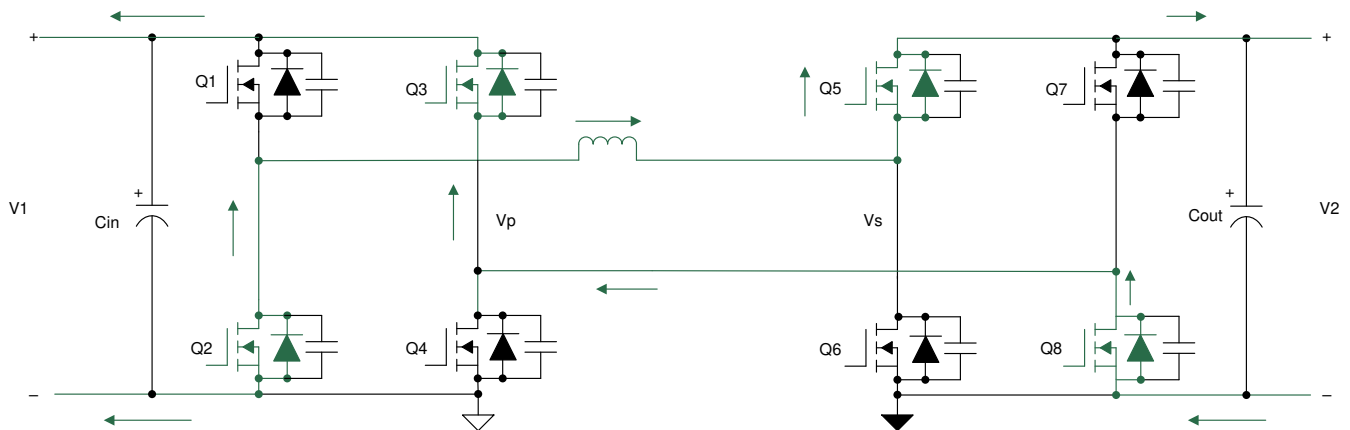


図 2-7. 期間 3: 正のインダクタ電流

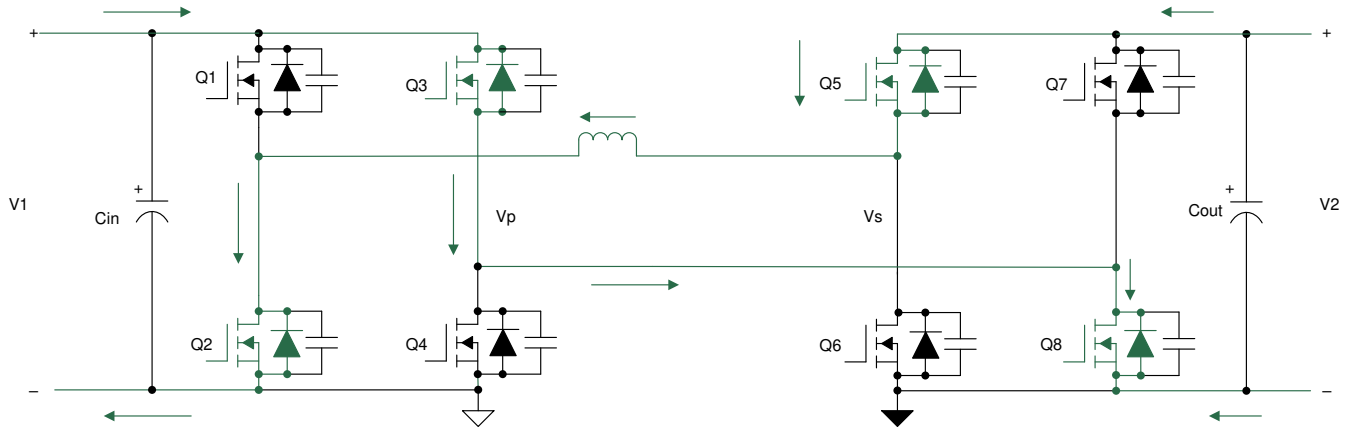


図 2-8. 期間 3: 負のインダクタ電流

期間 4 では、インダクタ電流は引き続き負の値です。この期間中、1 次側の電圧は $-V1$ で、2 次側の電圧は $-V2$ です。これらの電圧の差 ($-V1+V2$) は、インダクタの両端に現れます。このため、式 5 に示すように、電流は負の勾配で減少します。

$$\frac{di}{dt} = -\frac{V1 - V2}{L} \quad (5)$$

この期間中、スイッチ Q2 および Q3 はオンのままですが、2 次側の電圧が $-V2$ なので、図 2-9 に示すようにスイッチ Q6 および Q7 がオンになって電流が流れます。

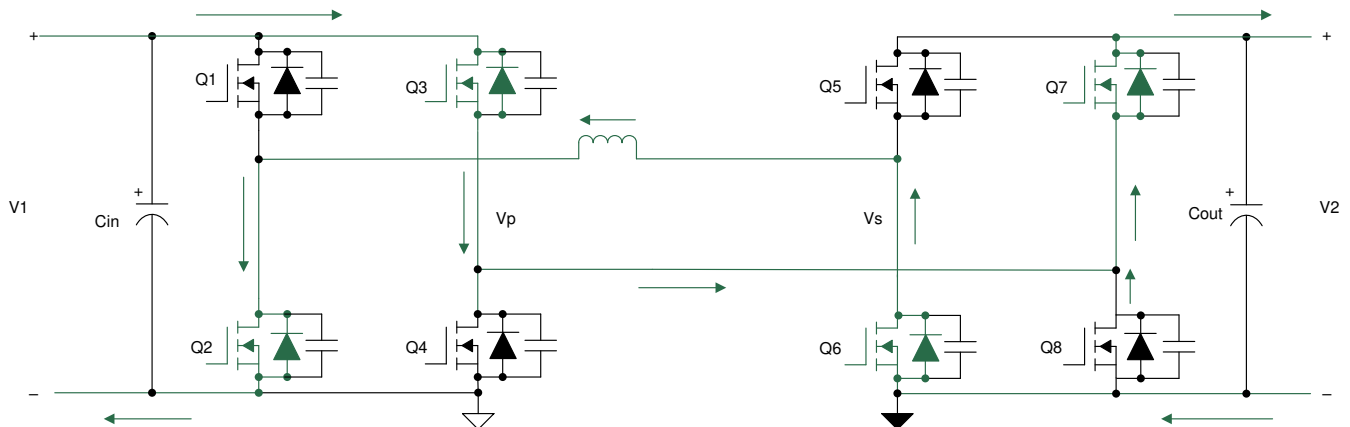


図 2-9. 期間 4

図 2-10 に、1 次側と 2 次側のスイッチのゲーティング パルスを示します。変数 ϕ は、1 次側と 2 次側の PWM パルス間の位相シフトを表します。Vp および Vs は、トランスの 1 次巻線と 2 次巻線の電圧を表します。IL はトランスの電流を表します。

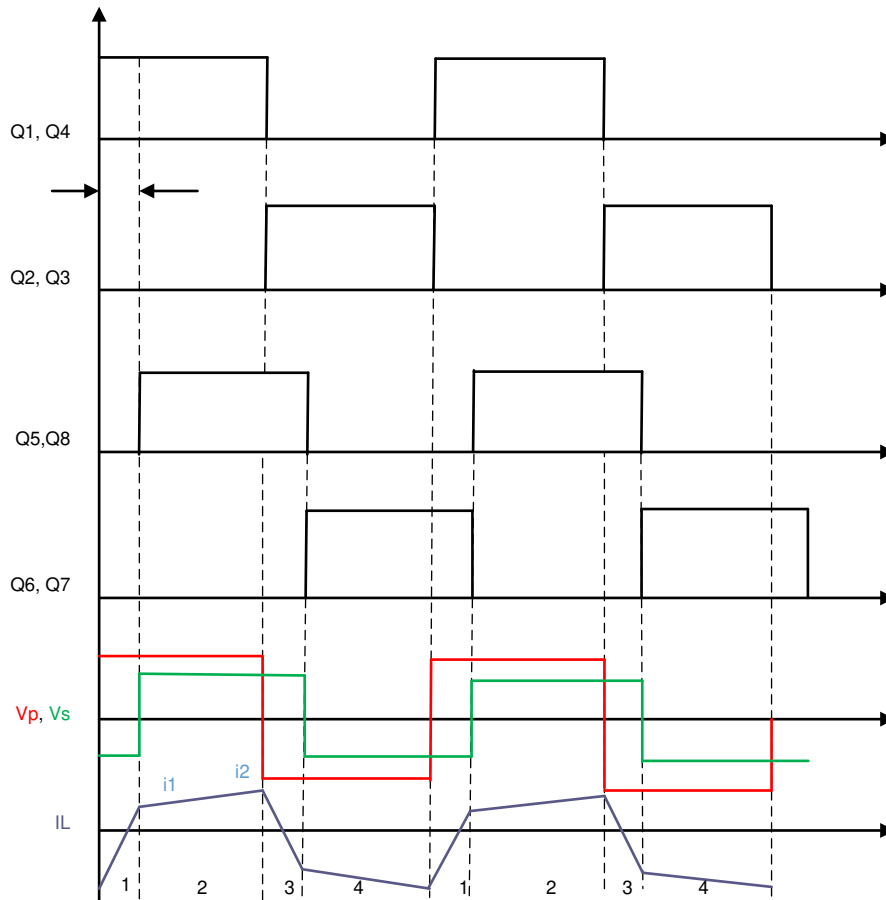


図 2-10. ゲート信号、トランスの 1 次側および 2 次側電圧、インダクタ電流

2.3.3 デュアル アクティブ ブリッジ - ゼロ電圧スイッチング (ZVS)

一方の MOSFET をオフにしてから、ブランチのもう一方の MOSFET をオンにするまでにデッドタイムがあります。このデッドタイム中、インダクタに蓄積されたエネルギーによって MOSFET の出力容量が放電され、MOSFET がオンになる前にゼロ電圧に近い値に保持されます。ターンオン時に MOSFET の両端の電圧がゼロに近づいているこの状況をゼロ電圧スイッチング (ZVS) と呼びます。これは、このトポロジの主な利点です。一方のブリッジでは電流が自然に遅れているため、誘導性成分に蓄積されたエネルギーによって、遅れブリッジのすべてのスイッチと進みブリッジの一部のスイッチで ZVS が発生します。これは、MOSFET の出力容量の充放電 ($E_C = 0.5CV^2$) に利用できる蓄積された誘導性エネルギー ($E_L = 0.5LI^2$) に依存します。この MOSFET の出力容量も、コンバータの負荷と入力 / 出力電圧比に依存します。ZVS の境界の詳細については、[セクション 2.3.4.2](#) を参照してください。ここで、ZVS の原理を、期間 1 から期間 2 への遷移で説明します。すべてのターンオン イベントに対して同様の分析を実行できます。

期間 1 から 2 への遷移が発生すると、1 次側スイッチ Q_1 および Q_5 は導通を継続しますが、2 次側では Q_6 および Q_7 がオフになり、 Q_5 および Q_8 がオンになります。最初は、導通時に Q_6 および Q_7 の両端の電圧がゼロになり、 Q_5 および Q_8 が 2 次側電圧を遮断します。デッドタイム時は、2 次側のすべてのスイッチがオフになり、インダクタに蓄積されたエネルギーが電流を循環し、これにより MOSFET Q_5 および Q_8 のコンデンサが放電してゼロになり、MOSFET Q_6 および Q_7 のコンデンサは 2 次側電圧まで充電されます。図 2-11 に、この電流の整流状態を示します。

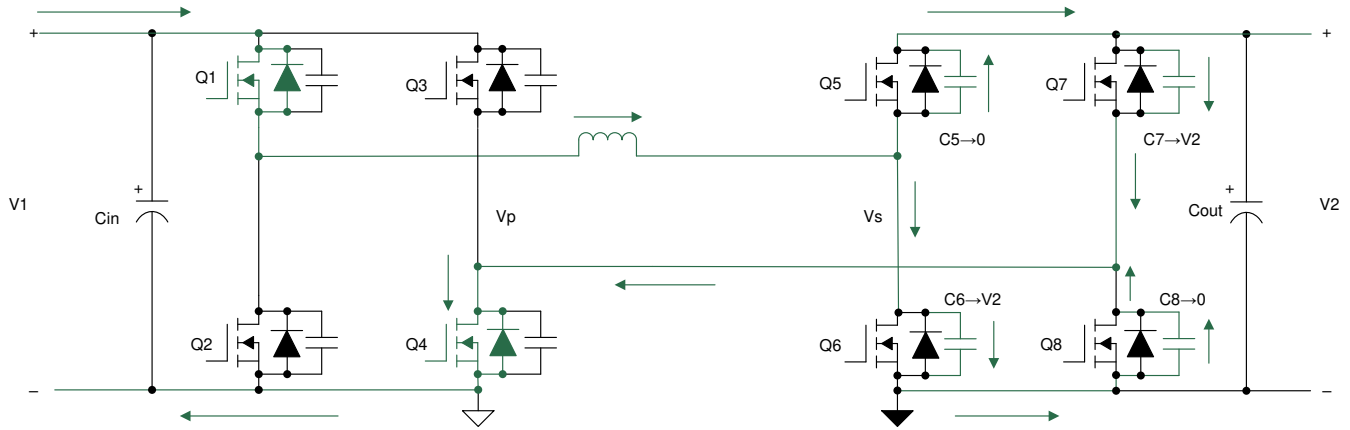


図 2-11. 2 次側での ZVS 遷移 - コンデンサ

コンデンサの充電と放電が終わった後も、電流は流れ続ける必要があります。電流はダイオード D_5 および D_8 を流れ、その結果、図 2-12 に示すように MOSFET Q_5 および Q_8 の両端の電圧がゼロにクランプされます。次の期間では、電圧がゼロのときに MOSFET Q_5 および Q_8 がオンになるため、ターンオン損失が完全に減少します。ダイオードの近くにある矢印は、ダイオードが導通中で MOSFET がオフであることを示します。

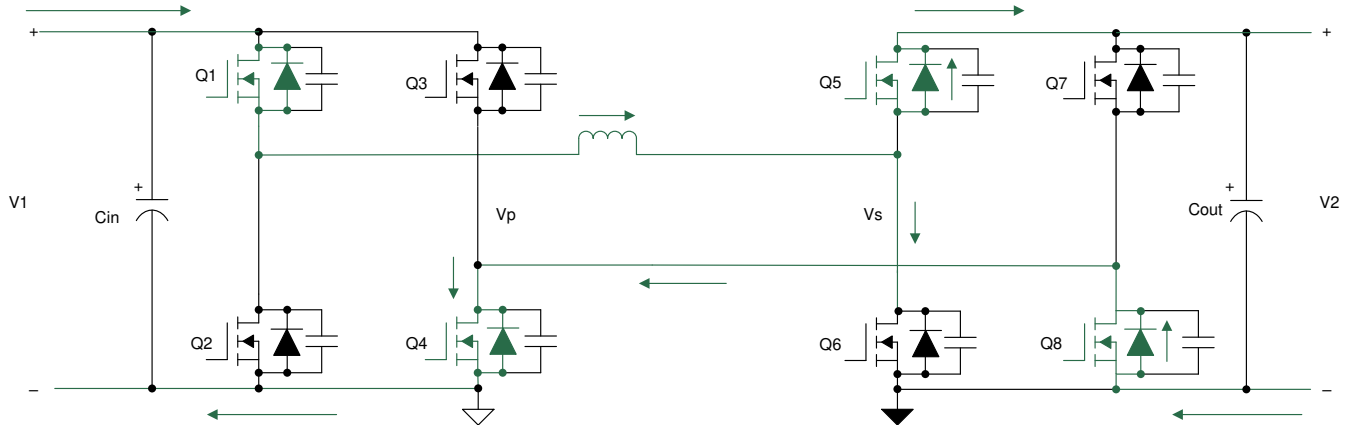


図 2-12. 2 次側での ZVS 遷移 - ダイオード

同様に、期間 2 から 3 への遷移中の 1 次側スイッチ両端のゼロ電圧スイッチングについて、以下のセクションで説明します。期間 2 から 3 への遷移が発生すると、2 次側スイッチ Q_5 および Q_8 は導通を継続しますが、1 次側では Q_1 および Q_4 がオフになり Q_2 および Q_3 がオンになります。最初は、導通時に Q_1 および Q_4 の両端の電圧がゼロになり、 Q_2 および Q_3 が 2 次側電圧を遮断します。デッドタイム時は、1 次側のすべてのスイッチがオフになり、インダクタに蓄積されたエネルギーが電流を循環させて、これにより MOSFET Q_2 および Q_3 のコンデンサが放電してゼロになり、MOSFET Q_1 および Q_4 のコンデンサは 1 次側電圧まで充電されます。図 2-13 に、この電流の整流状態を示します。

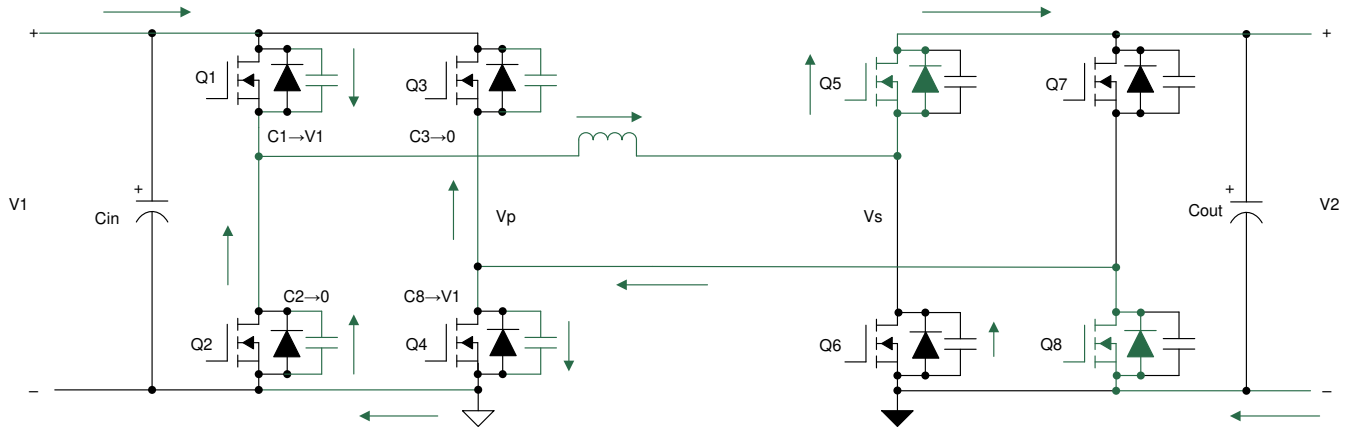


図 2-13. 1 次側での ZVS 遷移 - コンデンサ

コンデンサの充電と放電が終わった後も、電流は流れ続ける必要があります。電流はダイオード D_2 および D_3 を流れ、その結果、図 2-14 に示すように MOSFET Q_2 および Q_3 の両端の電圧がゼロにクランプされます。次の期間では、電圧がゼロのときに MOSFET Q_2 および Q_3 がオンになるため、ターンオン損失が完全に減少します。ダイオードの近くにある矢印は、ダイオードが導通中で MOSFET がオフであることを示します。

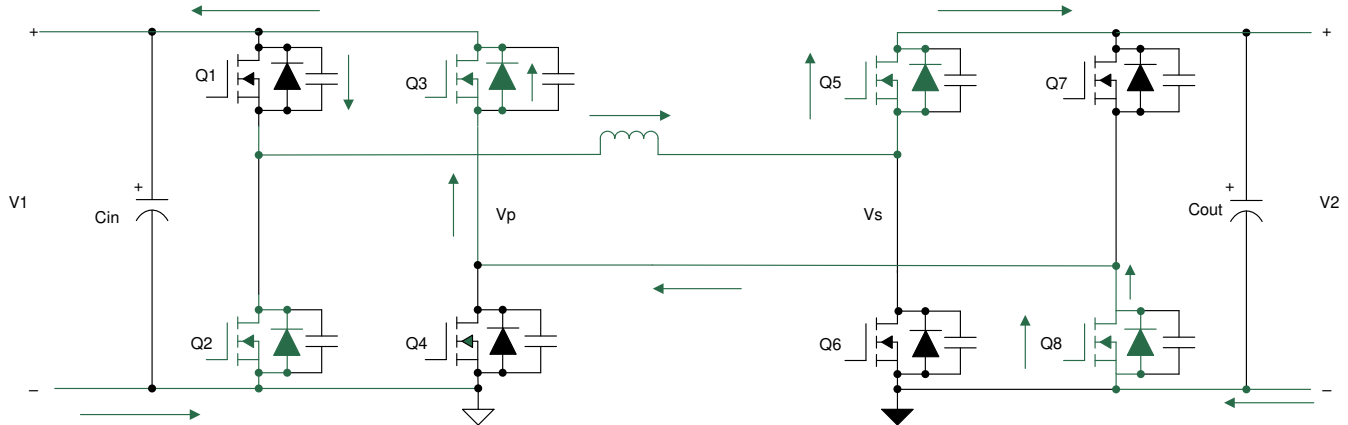


図 2-14. 1 次側での ZVS 遷移 - ダイオード

2.3.4 デュアル アクティブブリッジ - 設計上の考慮事項

デュアル アクティブブリッジの電力段設計にあたっては、重要な要素が多数あります。最も重要な要素は、漏れインダクタの選択、必要な位相シフトの動作、出力コンデンサの定格、動作するスイッチング周波数、SiC MOSFET およびトランスの選択、ZVS 動作範囲の選定です。これらの設計パラメータの多くは相互に関連しており、いずれかを選択すると、他の設計パラメータに直接影響します。例えば、漏れインダクタの選択は伝送される最大電力に直接影響を与え、さらに、その意図された電力レベルでのコンバータ動作の位相シフトに影響を与えます。これらの各要素については、以降のセクションで詳しく説明します。

2.3.4.1 漏れインダクタ

パワー コンバータシステム設計の主な仕様は、入力電圧 V_1 、出力電圧 V_2 、および必要な最大電力伝送です。デュアル アクティブブリッジの電力伝送の関係式は、式 6 で与えられます。N の最適値は $V_{1,nom} / V_{2,nom}$ であり、この設計仕様では 1.6 になります。

$$P = \frac{NV_1V_2\phi(\pi - |\phi|)}{2\pi^2F_S L} \quad (6)$$

ここで、

- V_1 は 1 次側電圧

- V_2 は 2 次側電圧
- N はトランスの巻数比
- ϕ は位相シフト (ラジアン単位)
- f_{sw} はスイッチング周波数
- L は漏れインダクタンスまたはカップリング インダクタンス

式 6 は、電力伝送を位相シフト ϕ で制御できることを示しています。ここで、電力伝送は $\phi = \pi / 2$ のとき最大になります。

V_1 と V_2 が固定されているので、必要な出力電力を得るための設計には 2 つの変数が残っています。スイッチング周波数 F_S および漏れインダクタンス L です。 F_S を 100kHz に設定すると、 L は 35 μ H になります。これにより、理論上の最大電力伝送が 22.85kW になります。これは、出力電圧が低い場合に必要目標電力である 10kW を上回っており、いくらかのヘッドルームが残ります。

インダクタの選択によって、コンバータのスイッチ ノードの最大電流ストレスが決まります。

図 2-15 に、インダクタ電流波形を示します。この波形から、ポイント I_1 および I_2 の電流を求めることができます。

$$i_1 = 0.5 \times (2 \times \phi - (1 - d) \times \pi) \times I_{base} \quad (7)$$

$$i_2 = 0.5 \times (2 \times d \times \phi + (1 - d) \times \pi) \times I_{base} \quad (8)$$

ここで、

- D は 式 9 で与えられるコンバータの電圧伝達比
- I_{base} は 式 10 で与えられるコンバータの公称ベース電流

$$d = N \times \frac{V_2}{V_1} \quad (9)$$

$$I_{base} = \frac{V_1}{\omega L} \quad (10)$$

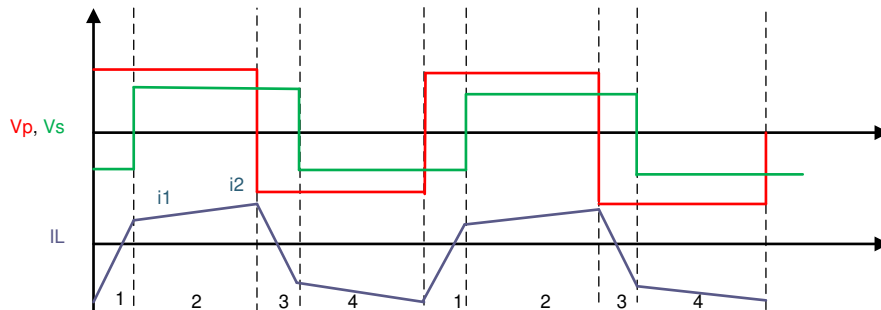


図 2-15. インダクタ電流の波形

2.3.4.2 ソフト スwitching の範囲

セクション 2.3.2 で説明しているように、ゼロ電圧スイッチングはインダクタ電流 I_L に依存します。期間 1 と期間 2 の間の ZVS 遷移を有効にするには、 Q_5 と Q_8 がオンのときに I_L が正になっている必要があります。この時点の電流は、 I_1 と定義されます (式 9 を参照)。期間 2 と期間 3 の間の ZVS 遷移では、同じように、 I_L が正になっている必要があります。この時点の電流は、 I_2 と定義されます (式 10 を参照)。期間 3 と期間 4、および期間 4 と期間 1 の間の ZVS 遷移では、 I_L が負になっている必要があります。電流波形は対称であるため、これらの時点の電流は、 $-I_1$ および $-I_2$ と等しくなります。

MOSFET の出力容量を無視すると、ZVS 範囲は、式 9 および 式 10 を 0 に設定して、 ϕ について解くことで導出できます。これで、入力および出力電圧比 d に応じて、ZVS に必要な最小位相シフトが得られます。これにより、式 11 および 式 12 となります。

$$\phi_{ZVS, pri} > \frac{\left(1 - \frac{1}{d}\right) \times \pi}{2} \quad (11)$$

$$\varphi_{ZVS, sec} > \frac{(1-d) \times \pi}{2} \quad (12)$$

位相シフトは出力電力に比例するので、[図 2-16](#) に示すように、ZVS 範囲は、電圧比に対する出力電力のグラフにプロットできます。電力は P_{base} に対して正規化されています。

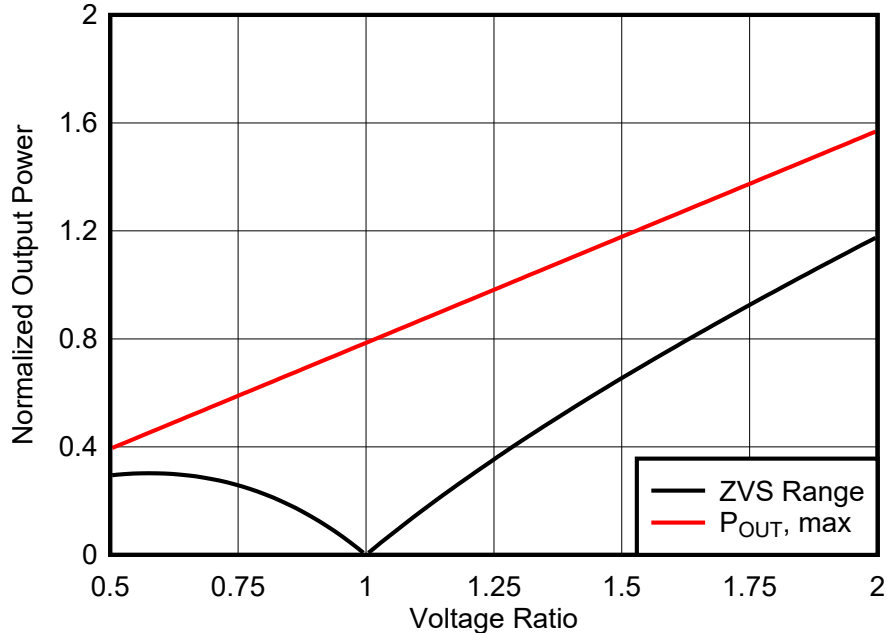


図 2-16. ZVS 範囲と最大出力電力対電圧比

$$P_{base} = \frac{V_1^2}{\omega L} \quad (13)$$

[図 2-16](#) の赤い線は、ある電圧比について可能な最大出力電力 $P_{OUT,max}$ を示しています。軽負荷 (黒でプロットした ZVS 境界を下回る出力電力) で電圧比 $d < 1$ の場合には、2 次側でハード スイッチングが発生し、 $d > 1$ で軽負荷の場合には、1 次側でハード スイッチングが発生します。電圧比 d が 1 に近い場合には、非常に低い負荷まで ZVS を実現できます。ZVS 範囲は、拡張、デュアル、またはトリプル位相シフト制御など、さまざまな制御方式を適用することで拡大できます。

拡張位相シフト制御が実装されており、ソフトウェアで利用できます。詳細については、[セクション 6](#) を参照してください。

2.3.4.3 インダクタンスの電流への影響

コンバータの電流は、漏れインダクタンスの選択によっても決まります。[式 14](#) と [式 15](#) に、トランスの 1 次巻線と 2 次巻線に流れる RMS 電流を示します。 $d = 1$ の公称動作点だけで電流を計算しないことが重要です。[図 2-17](#) に示すように、他の電圧比では、同じ伝送電力であっても RMS 電流が増加する可能性があるためです。RMS 電流は I_{base} に対して正規化されています ([式 10](#) を参照)。

$$I_{P_RMS} = \sqrt{\frac{1}{3} \times (i_1^2 + i_2^2 + \left(1 - \frac{2\varphi}{\pi}\right) \times i_2 \times i_1)} \quad (14)$$

$$I_{S_RMS} = N \times I_{P_RMS} \quad (15)$$

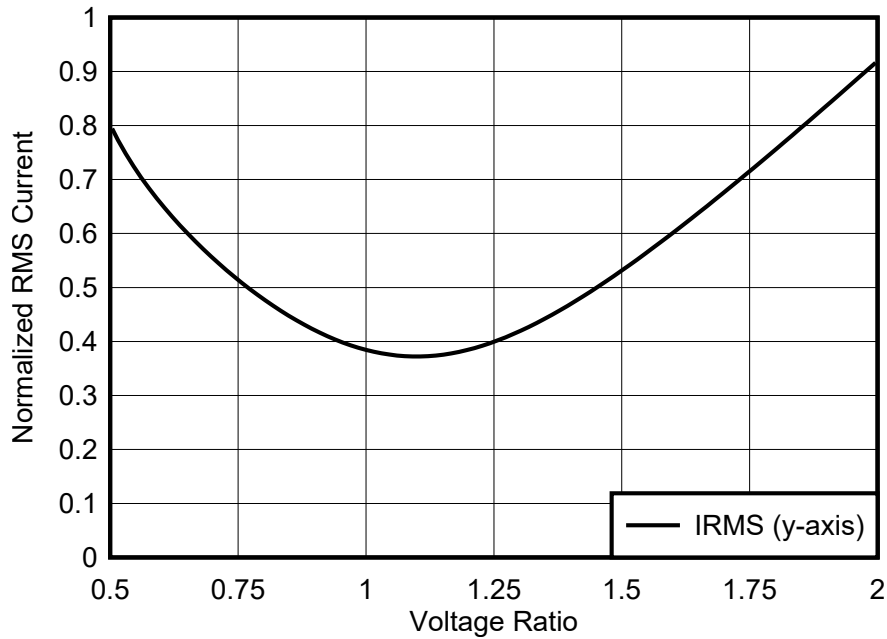


図 2-17. 同じ出力電力でさまざまな電圧比に対する漏れインダクタの RMS 電流

2.3.4.4 位相シフト

コンバータの位相シフトは、漏れインダクタの値に依存します。必要な電力伝送に対する位相シフトは、式 16 で与えられます。

$$\phi = \frac{\pi}{2} \times \left(1 - \sqrt{1 - \frac{8 \times F_s \times L \times P_{out}}{N \times V_1 \times V_2}} \right) \quad (16)$$

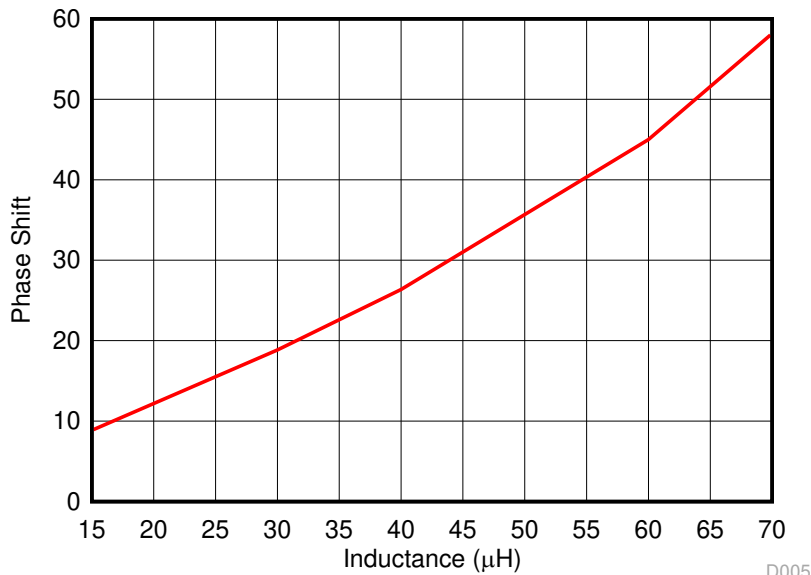


図 2-18. 漏れインダクタンスによる位相シフトの変動

図 2-18 に、 $V_1 = 800V$ 、 $V_2 = 500V$ 、 $N = 1.6$ 、 $F_s = 100kHz$ 、 $P_{out} = 10kW$ のとき、漏れインダクタンスに対して必要な位相シフトを度単位で示します。このグラフは、インダクタンス値が小さい場合、小さい位相シフトで最大電力伝送が得られることを示しています。伝送される電力を細かく制御するには、微細な高分解能ステップで位相を変化させられるようにする必要があります。あるいは、大きいインダクタを使用すると、大きい位相シフト値で最大の電力伝送を実現して、よりの確な制御を行うこともできます。選択した $L = 35\mu H$ に対しては、23 度すなわち 0.4 ラジアン位の位相シフトが必要です。

2.3.4.5 コンデンサの選択

デュアル アクティブ ブリッジの出力コンデンサは、リップルに対処できるように設計する必要があります。図 2-19 は、コンデンサの電流が電流 I_{HB2} と出力電流 I_{Load} の差であることを示しています。この値は、式 17 に示すように I_{OUT} とも呼ばれます。図 2-20 に、これらの波形も示します。 I_{HB2} は、整流されてスケールされたインダクタ電流です。最適な出力電流 I_{out} は、 P_{OUT} / V_2 によって得られます。 I_{out} と I_{HB2} の差から、電荷 ΔQ (青で着色した部分) が得られます。その後、最大許容リップル電圧について、式 18 を使用して必要な容量を計算できます。

$$I_{cap} = I_{HB2} - I_{out} \quad (17)$$

$$C_{out} = \frac{\Delta Q}{V_{ripple}} \quad (18)$$

電流波形は入力と出力の電圧比と位相シフトに依存するため、すべてのコーナー ケースについてこの分析を行う必要があります。

MATLAB® スクリプトを使用して、さまざまな入力と出力の電圧比について ΔQ を取得します。スクリプトは最初に、図 2-20 に示す理想的なコンデンサ電流波形を補間して、 I_{out} を減算します。その結果として得られる波形が、コンデンサの電流 $I_{C,out}$ です。次に、 $I_{C,out}$ の積分を計算します。 $(\int I_{C,out})$ の最大値から $(\int I_{C,out})$ の最小値を減算すると ΔQ が得られます。この結果、10kW の出力電力と公称入出力電圧に対して ΔQ は $12\mu C$ になります。出力電圧が低い場合、 ΔQ は $50\mu C$ まで上昇します。5V の電圧リップルがあるとすれば、式 18 を使って、必要な出力容量は $10\mu F$ となります。これらは、コンデンサに寄生成分がないと仮定した場合の最適な値です。現在の設計では、ESR が比較的高いアルミ電解コンデンサを使用しています。したがって、リップルを 5% に低減するには、 $470\mu F$ の出力容量が必要です。次の設計変更では、設計をフィルム コンデンサに変更すれば、ESR がはるかに低いため、出力容量を大幅に低減できます。

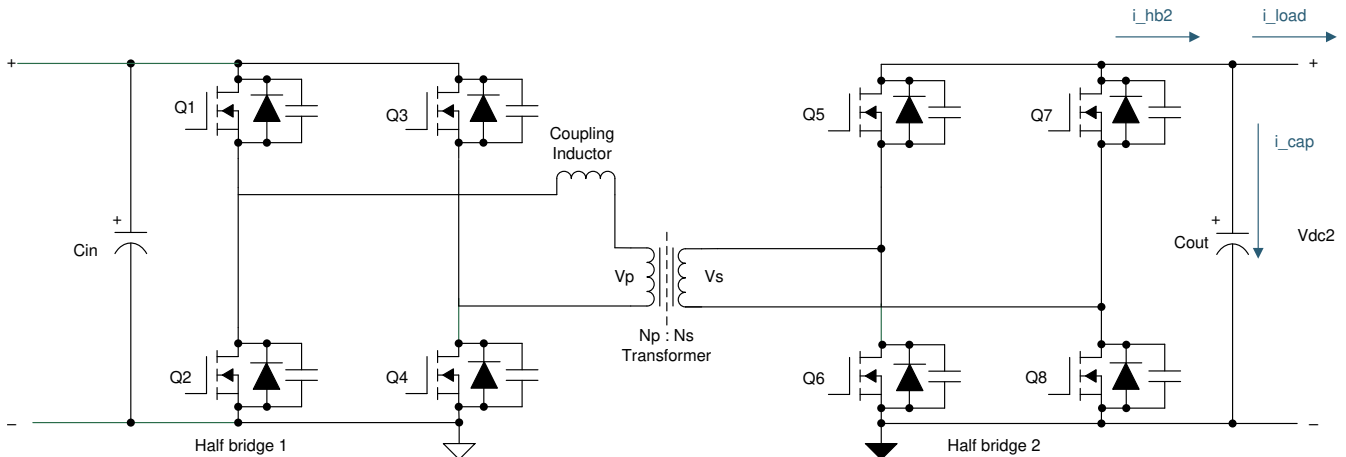


図 2-19. デュアル アクティブ ブリッジの出力電流

あります。平面トランスを使用する場合、より多くのインターリーブを実現し、近接効果を低減することができます。このインターリーブは、特定の量の漏れインダクタンスを生成するように調整できるので、電力伝送に役立ち、ZVS に寄与します。

平面トランスには、従来型トランスに比べて次のような利点があるので、このリファレンスデザインで採用しました。

- 平面型磁気素子は、非常に高い電力密度を達成しています。同じ電力定格の従来型トランスと比較して、小型で省スペースです。
- AC 導体の損失を低減するために、より多くインターリーブする能力があります。
- 巻線と層の間に安定した間隔を確保しており、それらが安定した寄生成分に変換されます。漏れインダクタンスと巻線間容量はどちらも、非常に予測可能で厳密な値に維持できます。
- 平面型磁気素子を使用すると、漏れインダクタンスを厳密に制御できます。
- トランスのサイズが小さいため、追加のシム インダクタをトランス自体に統合できます。ボード上に個別の部品を用意する必要がなくなります。

漏れインダクタ単体では、軽負荷までのソフト スイッチングを実現することはできません。すでに説明したように、インダクタの値を大きくしてソフトスイッチング範囲を大きくすると、RMS 電流が大きくなります。実際には、漏れインダクタは、定格負荷の 1/2 または 1/3 までの負荷に対してソフト スイッチングを行うように選択します。ソフト スイッチング範囲を拡大するために、複数位相シフト制御を適用できます。一部のアプリケーションでは、低負荷でのハード スイッチングによるスイッチング損失の増加は許容されます。低負荷では導通損失が減少するためです。

2.3.4.8 SiC MOSFET の選択

図 2-1 に示すように、1 次側と 2 次側のメイン電力段スイッチングデバイスは、入力と出力の DC 電圧全体を遮断する必要があります。SiC スイッチを選択した理由は、次のとおりです。

- SiC MOSFET のスイッチング速度は、従来の Si デバイスよりも高速なので、スイッチング損失を低減できます。
- DAB アプリケーションでは、SiC MOSFET の逆回復充電が非常に小さいため、電圧および電流のオーバーシュートが低減されます。
- オン抵抗が低いので、デバイスのオン時間中の導通損失が大幅に減少します。
- SiC スイッチは、ブレイクダウンせずに高電圧をブロックできます。

この設計では、オン抵抗が 75mΩ の 1200V Cree® デバイスを 1 次側で使用し、オン抵抗が 30 mΩ の 900V 電圧ブロック Cree デバイスを 2 次側で使用しています。どちらも 4 ピンのデバイスで、スイッチング性能を向上させるためケルビン接続されています。実際の導通損失とスイッチング損失の計算を以下のセクションに示します。

2.3.5 損失解析

このセクションでは、デュアル アクティブ ブリッジで得られる理論的な効率値について説明します。さまざまな素子の損失を求めるには、1 次側と 2 次側の平均電流と RMS 電流を計算します。実際の式の導出に関する詳細は、この設計の範囲外です。デュアル アクティブ ブリッジでの電力伝送が最大になるのは、位相シフトが 90° のときです。ただし、位相シフトが大きい場合、電力伝送には大きい漏れインダクタンスが必要になります。大きいインダクタを使用すると、1 次側と 2 次側の RMS 電流が増加し、コンバータの効率に影響を及ぼします。

図 2-18 に、位相シフトと、MATLAB シミュレーションから得られる必要なインダクタンスとの関係を示します。表 2-1 に主なシステム仕様をまとめます。

表 2-1. DC/DC コンバータの電氣的パラメータ

パラメータ	仕様
位相シフト	$-0.44 < \phi < 0.44$ (rad)
合計漏れインダクタンス	35μH
巻数比	1:0.625
負荷抵抗	25Ω
入力電圧	800 V
出力電圧	500 V
入力電流	12.5 A
出力電流	20 A
出力電力	10 kW

2.3.5.1 SiC MOSFET とダイオードの損失

電力段では SiC が使用されるため、ボディダイオードはデッドタイム中にのみ導通し、ZVS が発生します。それ以外の場合はすべて、SiC のチャネルがオンになって電流が流れます。1 次側のピーク インダクタ電流は、式 7 と式 8 を使用して計算します。公称動作条件については、次のとおりです。

- $V_1 = 800\text{V}$
- $V_2 = 500\text{V}$
- $F_{s_s} = 100\text{kHz}$
- $T_s = 10\mu\text{s}$
- $N = 1.6$
- $\phi = 0.4\text{rad}$
- $P = 10\text{ kW}$
- $L = 35\mu\text{H}$

これらの入力について i_1 および i_2 を計算すると、 $i_1 = i_2 = 14.3\text{A}$ となります。 $i_1 = i_2$ となるのは、公称出力電圧 $V_2 = V_1 / N$ のときのみです。

図 2-21 に 1 次側のスイッチの電流波形を示します。スレッショルド値は、式 21 を使って計算できます。上記の値を代入すると、1 次側スイッチの RMS 電流は 9.67A になります。

$$I_{\text{switch, prim, rms}} = \sqrt{\frac{1}{6} \times (i_1^2 + i_2^2 + (1 - \frac{2\phi}{\pi}) \times i_2 \times i_1)} = 9.67\text{ A} \quad (21)$$

ZVS を発生させるデッドタイムのように、ダイオードはスイッチング期間中にわずかな時間しか導通しません。このアプリケーションで選択されたデッドタイムは 200ns です。

$$I_{\text{diode, prim}} = i_2 \times \frac{t_{\text{dead}}}{T_s} = 0.286\text{ A} \quad (22)$$

印加されるゲート電圧波形に対応するドレイン - ソース間抵抗の値は、SiC MOSFET のデータシートから取得できます。この値は $75\text{m}\Omega$ です。ボディダイオードの順方向電圧降下は 5.5V です。4 つの 1 次側 FET の導通損失は式 23 で計算されます。

$$P_{\text{cond, prim}} = 4 \times (I_{\text{switch, prim, rms}}^2 \times R_{\text{ds, on}} + I_{\text{diode, prim}} \times V_{\text{fd, prim}}) = 34.34\text{ W} \quad (23)$$

同様に、式 24 および式 25 を使用して、1 次側 RMS 電流をトランスの巻線比でスケールリングすることにより、2 次側 FET の導通損失を計算します。2 次側 MOSFET のオン抵抗は $30\text{m}\Omega$ です。ボディダイオードの順方向電圧降下は 5.5V です。

$$I_{\text{switch, sec, rms}} = N \times I_{\text{switch, prim, rms}} = 15.47\text{ A} \quad (24)$$

$$I_{\text{diode, sec}} = N \times I_{\text{diode, prim}} = 0.458\text{ A} \quad (25)$$

$$P_{\text{cond, sec}} = 4 \times (I_{\text{switch, sec, rms}}^2 \times R_{\text{ds, on}} + I_{\text{diode, sec}} \times V_{\text{fd, sec}}) = 37.88\text{ W} \quad (26)$$

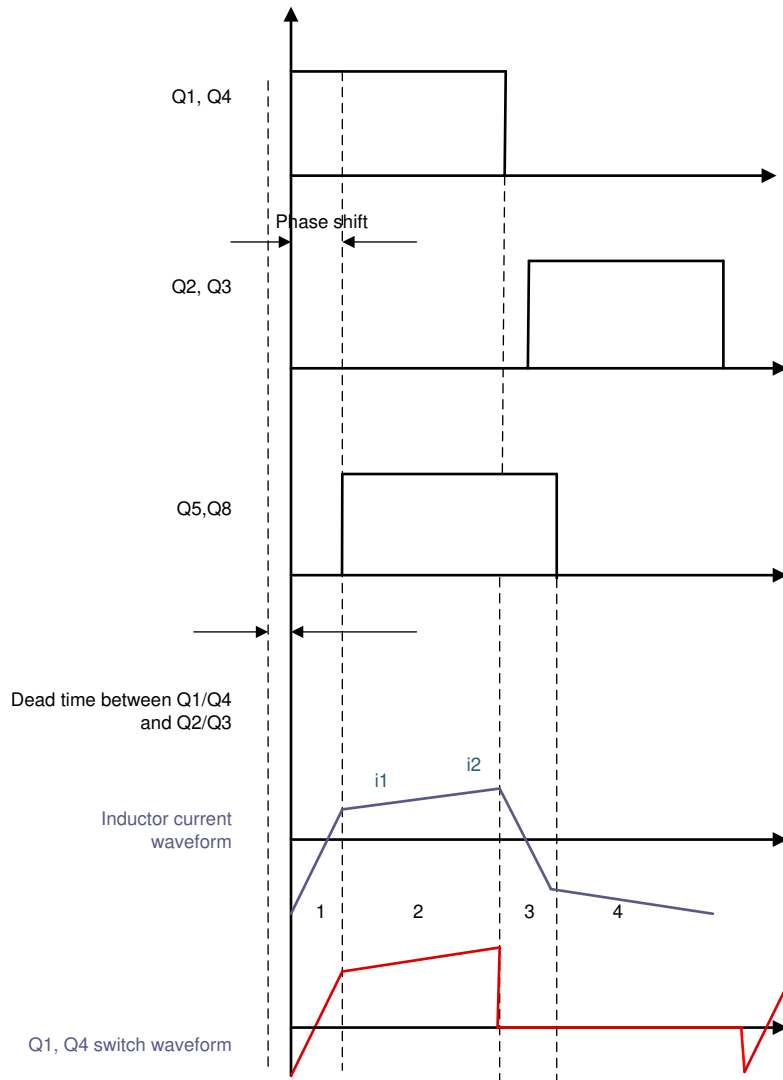


図 2-21. 電流の RMS 値を計算するためのスイッチ電流波形

メーカーが提供するスイッチング損失曲線を使用して、スイッチング損失を計算します。

これらの FET はゼロ電圧でオンになるため、ターンオフ損失係数のみを使用してスイッチング損失を計算します。

C3M0030090K データシートの情報を使用して、この動作条件におけるターンオフ エネルギーは $60\mu\text{J}$ と推定されます。1 デバイスあたりのスイッチング損失の値は、式 27 の情報を使って得られます。その結果、2 次側で 24W のスイッチング損失になります。

$$P_{\text{sw, tunroff, sec}} = F_s \times E_{\text{off}} = 6 \text{ W} \quad (27)$$

1 次側スイッチ C3M0075120K については、ターンオフ エネルギーは $75\mu\text{J}$ と推定されます。この結果、1 次側で 30W のスイッチング損失になります。

$$P_{\text{sw, tunroff, prim}} = F_s \times E_{\text{off}} = 7.5 \text{ W} \quad (28)$$

8 個のスイッチすべてにわたる 1 次側および 2 次側のターンオフ スwitchング損失の合計は 54W です。

これらの計算は、公称動作条件に対して行われています。動作点が異なる場合は、計算を調整する必要があります。公称出力電圧ではない場合には、ゼロ電圧スイッチングが失われる可能性があるため、ターンオン損失を考慮する必要があります。

2.3.5.2 トランスの損失

このリファレンス デザインでは平面トランスを選択し、表 2-2 に示す仕様に合わせて設計しました。通常の動作条件での電力損失の推定値は 50W です。

表 2-2. トランスの仕様

機能仕様	定格
合計出力電力	10kW (500V /20A _{dc})
動作周波数	100~200kHz
トランスの入力電圧	800V ($V_{\text{OUT}} = 500\text{V}$)、バイポーラ方形波
ボルト秒積	8000V μs ($V_{\text{OUT}} = 500\text{V}$ 、100kHz の場合)
巻数比	24:15
1 次側の最大電流	13.5Arms (20A ピーク) – ($V_{\text{OUT}} = 500\text{V}$ の場合)
2 次側の最大電流	20Arms (30A ピーク) – ($V_{\text{OUT}} = 500\text{V}$ の場合)
推定電力損失	50W – ($V_{\text{OUT}} = 500\text{V}$ 、100kHz の場合)
1 次巻線の DC 抵抗	43m Ω
2 次巻線の DC 抵抗	16m Ω
漏れインダクタンス	34 μH
磁化インダクタンス	720 μH

このトランスの詳細は、Payton 社から入手できます。

2.3.5.3 インダクタの損失

この設計で使用するインダクタは、カスタム インダクタであり、ペイトンの平面トランスに内蔵されています。合計漏れインダクタンスは $34\mu\text{H}$ であり、メーカーによる推定電力損失は 15W です ($V_{\text{OUT}} = 500\text{V}$ 、 $F_s = 100\text{kHz}$ の場合)。

2.3.5.4 ゲートドライバの損失

ゲートドライバ回路の電力損失には、UCC21530 での損失と、ゲート抵抗など周辺回路での損失が含まれます。電力損失の要因として、静的電力損失があります。これにはドライバの静止電力損失と、あるスイッチング周波数で動作しているドライバの自己消費電力が含まれます。V_{CC} ピンに流れ込む静止電流 (I_{VCCQ}) と V_{DD} ピンに流れ込む静止電流 (I_{VDDQ}) の値は、データシートから抽出されます。

$$P_Q = (V_{CC} \times I_{VCCQ}) + (V_{DD} \times I_{VDDQ}) = (3.3 \text{ V} \times 3 \text{ mA}) + (15 \text{ V} \times 4 \text{ mA}) = 70 \text{ mW} \quad (29)$$

データシートの値を式 29 に代入すると、ゲートドライバの P_Q 損失は、約 70mW になります。ゲートドライバ損失のうち 1 つの要素は、スイッチング動作損失です。これは、8 個のゲートドライバで合計 560mW になります。

$$P_{sw} = 2 \times (V_{DD} - V_{EE}) \times Q_G \times F_s = 0.2 \text{ W} \quad (30)$$

式 30 に、V_{DD} = 15V、V_{EE} = -4V、F_{sw} = 100kHz、Q_G = 53nC を代入すると、スイッチング損失は、1 次側 FET 1 個あたり 0.2W になります。C3M0075120K (1 次側 MOSFET) のゲート電荷は、データシートから抽出されます。同様に、2 次側のスイッチング損失は、約 0.33W と計算されます。C3M0030090K MOSFET のゲート電荷 Q_G は 87nC であり、データシートから得られます。また、MOSFET のターンオンおよびターンオフ時に、ゲート抵抗でも損失が発生します。ターンオンおよびターンオフ ゲート抵抗は 2Ω です。これらの抵抗は、ゲートでの発振を減衰させるために選択されます。ゲートドライバ IC は、スイッチングプロセス中に 10A のピーク電流をシンクおよびソースできます。スイッチング サイクル全体でこの電流パルスの平均値をとると、ゲート抵抗で発生するターンオン損失とターンオフ損失は式 31 で得られます。

$$P_{cond} = \frac{Q_G \times (V_{DD} - V_{EE}) \times F_s}{2} \times \left(\frac{R_{on}}{R_{Gin}} + \frac{R_{off}}{R_{Gin}} \right) = 18 \text{ mW} \quad (31)$$

この値は、1 次側の各スイッチで 18mW、2 次側の各スイッチで 30mW であり、合計で最大 192mW です。したがって、すべてのゲートドライバで発生する総損失は約 3W です。

2.3.5.5 効率

表 2-3 に、前のセクションで得た損失の数値をまとめて、10kW での理論的効率を計算します。

表 2-3. 損失解析

損失の種類	損失 (ワット)
1 次側および 2 次側の SiC 導通損失	72
SiC のターンオフ スwitchング損失	54
トランス損失	50
ゲートドライバ損失 + シャント抵抗損失	3
インダクタ損失	15
効率	98%

2.3.5.6 熱に関する注意事項

ヒートシンク CR201-50VE を使って冷却します。1 つのヒートシンクに 2 個の FET を取り付けます。したがって、FET の露出ドレインとヒートシンクの間には絶縁材を使用する必要があります。CD-02-05-247 絶縁シートを使用しています。さらに、十分なエアフローを確保するために、2 つの 12V (CFM-6015V-154-362) ファンが取り付けられています。ヒートシンクのデータシートには、熱抵抗 0.5 C / W (R_{th,HS}) と記載されています。絶縁シートにより、さらに 0.1 C / W (R_{th,iso}) の熱抵抗が追加されます。1 次側 FET C3M0075120K の熱抵抗 R_{th,JC} は 1.1 C / W、最大動作温度は 150°C です。2 次側 FET (C3M0030090K) の熱抵抗 R_{th,JC} は 0.48 C / W、最大接合部温度は 150°C です。この情報から、FET ごとの最大許容消費電力は式 32 で計算できます。これは、リファレンス デザインと同様に、2 個の FET を 1 個のヒートシンクに接続することを想定しています。

$$P_{\max} = \frac{T_{J, \max} - T_A}{2 \times R_{th, HS} + R_{th, iso} + R_{th, JC}} \quad (32)$$

その結果、周囲温度 T_A が 40°C であると仮定すると、1 次側で FET ごとに最大 50W、2 次側で FET ごとに最大 69W の損失が生じます。

3 回路の説明

3.1 電力段

単相デュアル アクティブ ブリッジの電力段を、図 3-1 に示します。1 次側は 1200V 75mΩ シリコン カーバイド FET C3M0075120K で構成され、800V の DC 電圧をブロックします。2 次側は 900V 30mΩ シリコン カーバイド FET C3M0030090K で構成され、500V の DC 電圧をブロックします。フル ブリッジは、高周波スイッチングトランス (T1) に接続します。4 個の CR201-50VE ヒートシンクと 2 個のファンを組み合わせて使用し、FET を冷却します。CD-02-05-247 絶縁シートを FET とヒートシンクの間に使用し、必要な絶縁と良好な熱インターフェイスを得ます。

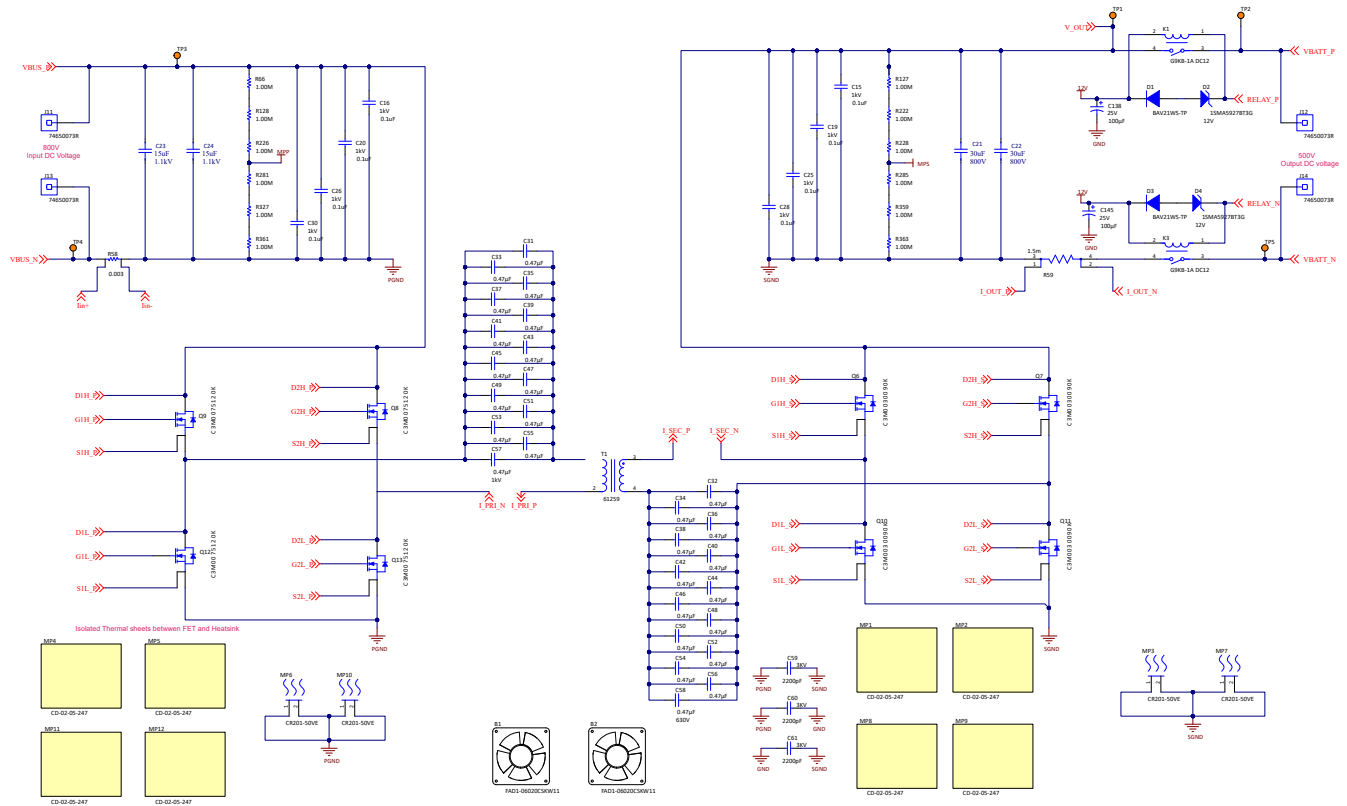


図 3-1. 電力段

3.2 DC 電圧センシング

3.2.1 1次側 DC 電圧検出

図 3-2 に、1 次側電圧センシング回路を示します。検出する最大 1 次側入力電圧は 800V であり、抵抗分圧回路によって 1.57V にスケールダウンされています。これは、AMC1311 の 2V 入力に適合しています。図 3-2 には、1 次電圧信号の電圧低減に使用する 8 個の 634kΩ 抵抗と 1 個の 10kΩ 抵抗が示されています。次に、OPA2320 の 1 つのチャネルによって信号が処理され、ADC の要求に合わせて 0V~3.3V の範囲に変換されます。

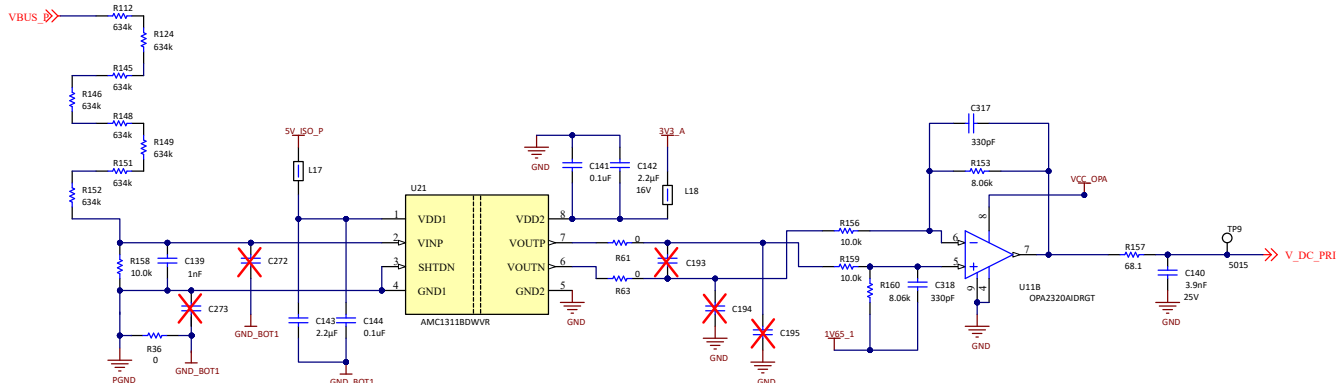


図 3-2. 1 次側 DC 電圧センシング

AMC1311 に電力を供給する絶縁電源回路を図 3-2 に示します。AMC1311 の 1 次側に電力を供給するには、絶縁された 3.3V 電源が必要です。この絶縁電源は、UCC1414-Q1 で生成されたローサイド ゲートドライバ バイアス電源と共有されます。UCC1414-Q1 の出力電圧 15V を使用しますが、AMC1311 のために 5V を生成するには TLV760 が必要です。この絶縁電源は、1 次側の絶縁型電流センシングにも使用されます。

3.2.2 2次側 DC 電圧検出

2 次側では、電圧センシングのために 1 個の絶縁型変調器を使用しています。2 次側センシングはコントローラからはるかに離れているため、ここではデジタル インターフェイスを推奨します。デジタル インターフェイスはノイズに対してそれほど脆弱ではないため、電力変換システム内の長いトレースに適しています。必要なクロックは、マイクロコントローラの予備 PWM モジュールによって生成されます。出力ビットストリームは、C2000 の SDFM モジュールに供給されます。SDFM モジュール内で構成可能なデシメーションフィルタを使用すると、高精度の測定と高速な保護を実現できます。500V を 0.76V に降圧し、AMC1336 の ±1V 入力に対応します。

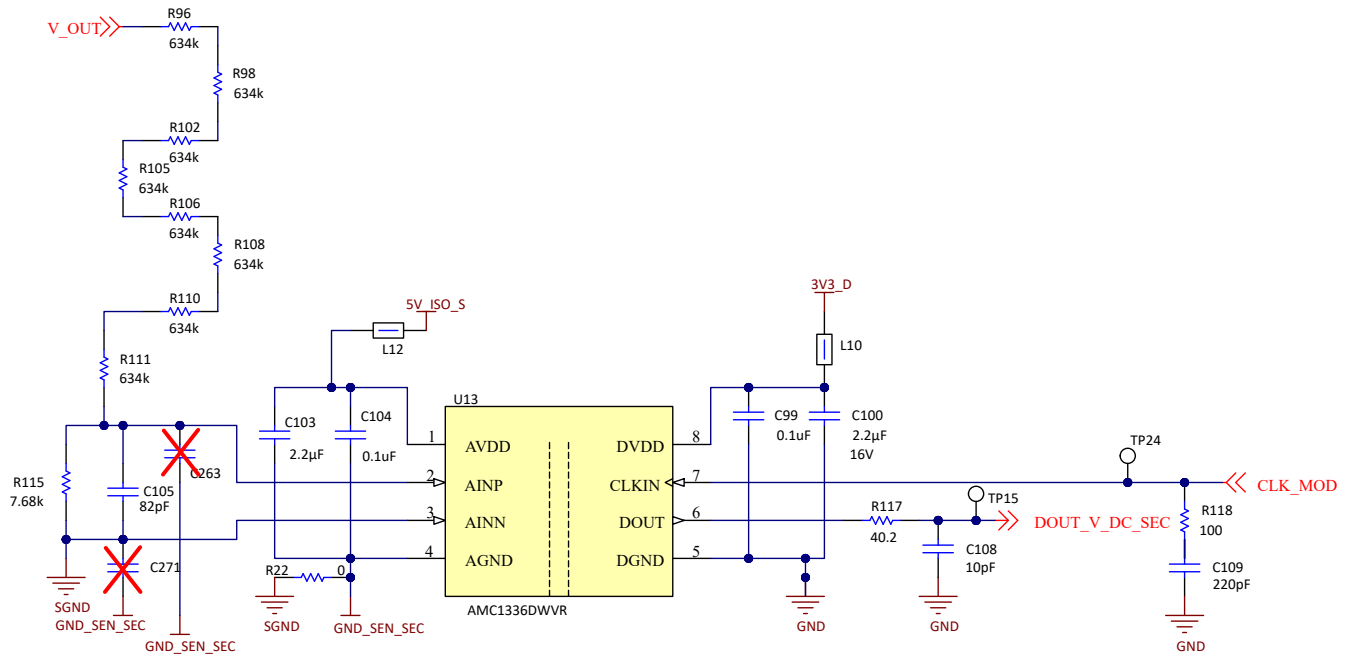


図 3-3. 2 次側出力電圧検出

3.2.2.1 2 次側バッテリー電圧センシング

DC 電圧センシングに加えて、バッテリー電圧センシングがリレー内部に実装されており、1 次側からのアクティブなプリチャージが可能です。この変調器は、リレー内部の DC 電圧センシングと同じクロックを使用します。出力は別の SDFM チャネルに接続されています。分圧抵抗には 2 つのシナリオがあります。リレーが開いている場合、GND_SEN_SEC は VBATT_N に対してフローティングになります。このとき、分圧抵抗回路全体がアクティブになり、500V を 0.33V に降圧します。リレーが閉じている場合、VBATT_N は GND_SEN_SEC と短絡します。したがって、分圧抵抗回路の上部のみがアクティブになります。この構成では、500V を 0.65V に降圧します。

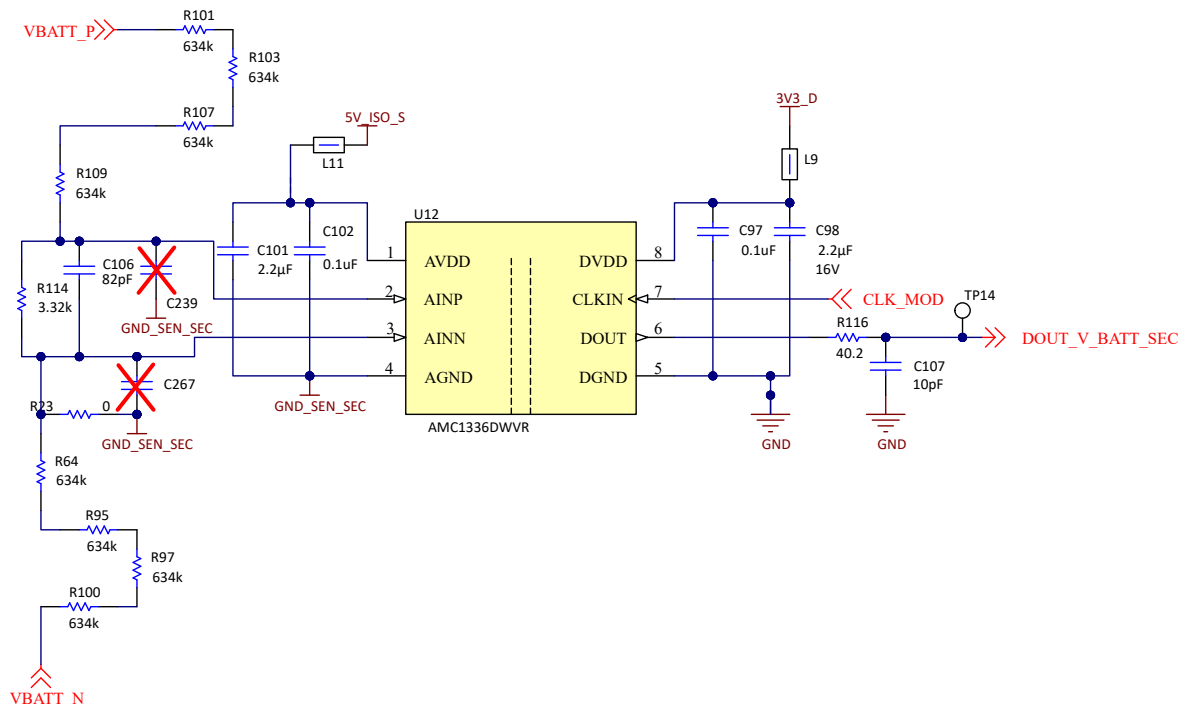


図 3-4. 2 次側バッテリー電圧センシング

3.3 電流検出

過電流を検出したり、閉ループシステムを高精度で動作させたりするには、電流センシングが重要です。この設計では、複数の場所で異なる検出技術を使用して、電流検出が行われます。1 つ目は、入力側と出力側の DC 端子で電流検出抵抗を使用する方法です。絶縁型アンプ AMC1302 を 1 次側で使用します。これは 50mV の入力電圧に対応しています。したがって、3mΩ ショント抵抗を使って、最大入力電流 12.5A を 37.5mV に変換します。

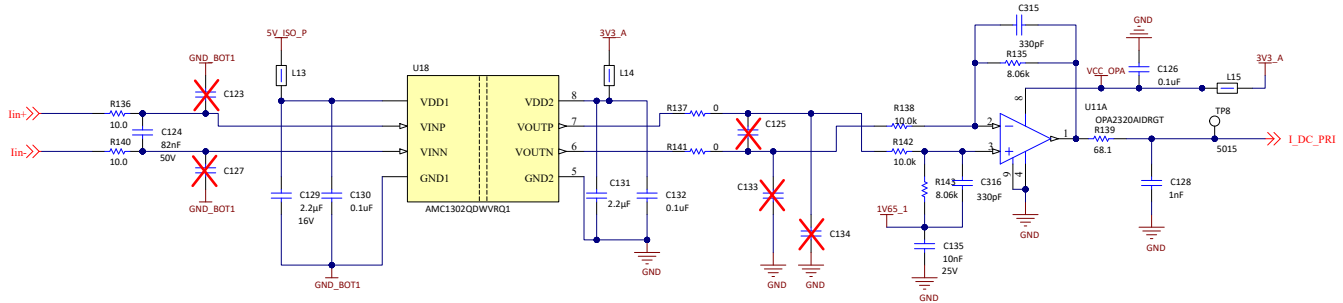


図 3-5. 1 次側入力電流センシング

絶縁型変調器 AMC1306M05 を 2 次側で使用します。ここでは、1.5mΩ ショントが 20A の最大出力電流を 30mV に変換します。これは AMC1306M05 の 50mV 入力に適合します。出力電圧が低い場合は、より大きい出力電流を実現できます。そのため、電流範囲全体を測定するために、より小さいショントが必要になる可能性があります。

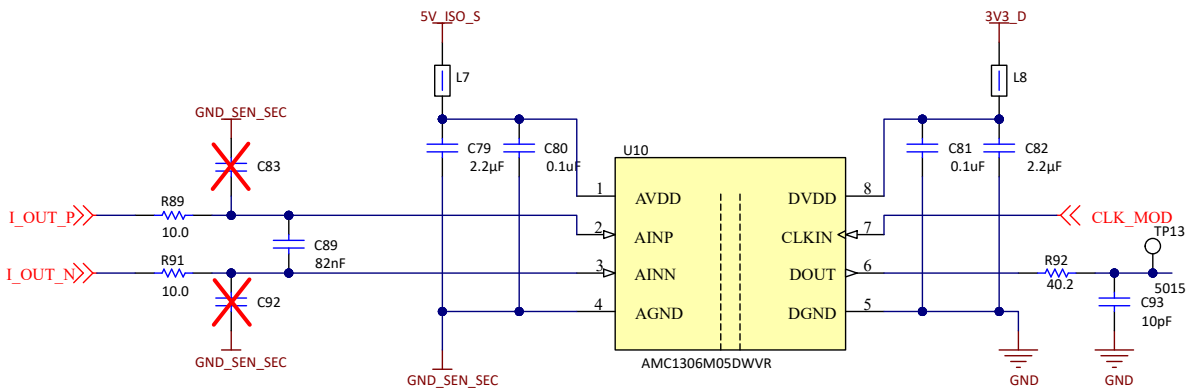


図 3-6. 2 次側出力電流センシング

ホール センサ TMCS1133 を使用して、1 次側および 2 次側のトランス電流を測定します。スイッチ ノードに過電流保護を実装するために必要な伝搬遅延が短いので、ここではホール センサを推奨します。TMCS1133 は、100kHz のスイッチング周波数で正確な電流波形を測定するために必要な 1 MHz の帯域幅を備えています。TMCS1133 には過電流保護機能も内蔵されており、VOC ピンの分圧抵抗により、1 次側で 45A、2 次側で 70A に設定できます。フォルト出力は、この過電流シナリオを表示します。このピンは C2000 MCU の GPIO に接続されます。MCU は、過電流時に PWM 信号をトリップするように構成されています。

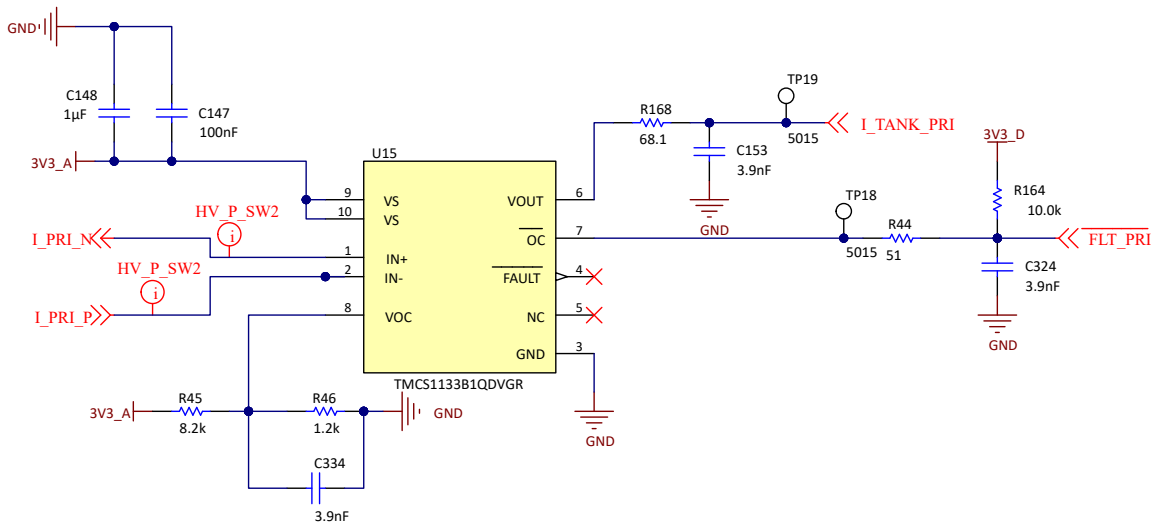


図 3-7. トランス電流センシング

3.4 電力アーキテクチャ

このリファレンス デザインの電源ツリーは、必要なシステム電圧を供給する複数の IC で構成されています。

- ボードの動作には外部 12V 電源が必要です。この 12V レールは、ファン、リレー、UCC14141 絶縁型バイアス電源に直接電力を供給
- 制御カードには 5V、LDO には 3.3V
- 2 つの LDO を使って、3.3V デジタル電源および CS 用 3.3V アナログ電源を生成
- 絶縁型バイアス電源は、ゲートドライバ用に +15V と 4V を供給
- ハイサイドで LDO を使用して絶縁された 5V を生成、絶縁型センシング回路のハイサイドに電力を供給

3.4.1 補助電源

外部電源を使って、ファン、リレー、絶縁バイアス電源に電力を直接供給します。したがって、システムを保護するために eFuse TPS2640 を使用しています。過電圧保護は 15V、低電圧誤動作防止は 9V、電流制限は 2.2A に設定されています。詳細な設計手順については、デバイスのデータシートを参照してください。2 つの LED を使ってステータスを表示します。緑色の LED D8 は通常の状態を示し、赤色の LED D6 はフォルト状態を示します。デバイスをリセットするには、S1 押しボタンを使用します。

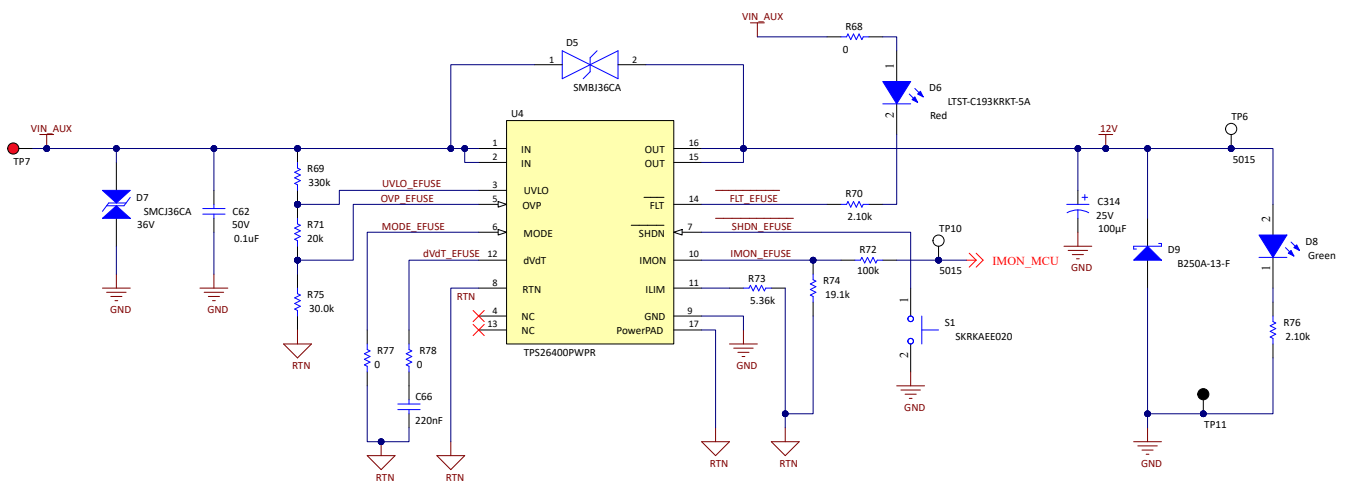


図 3-8. eFuse 回路

パワー モジュール TLVM13620 を使用して、入力から 5V レールを生成します。LED D10 は、5V 出力を表示します。設計の簡素化と小型フットプリントを実現するため、インダクタ内蔵のモジュールを使用します。

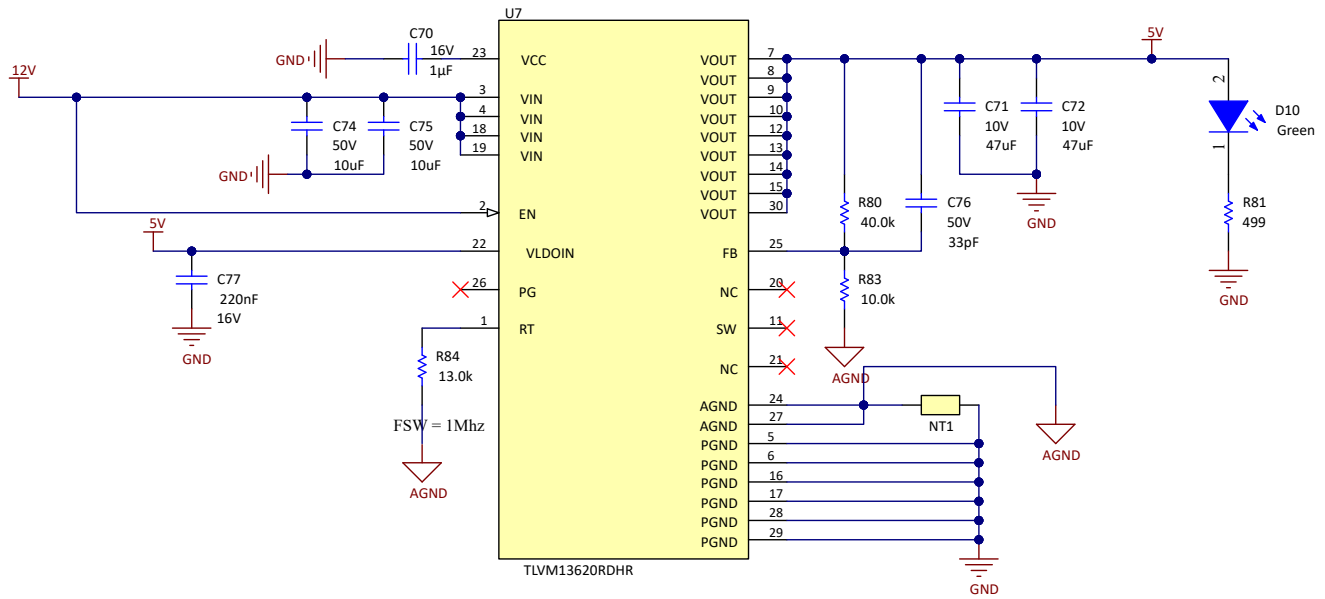


図 3-9. 5V パワー モジュール

2 つの LDO を使用して、3.3V のアナログ レールと 3.3V のデジタルレールを生成します。

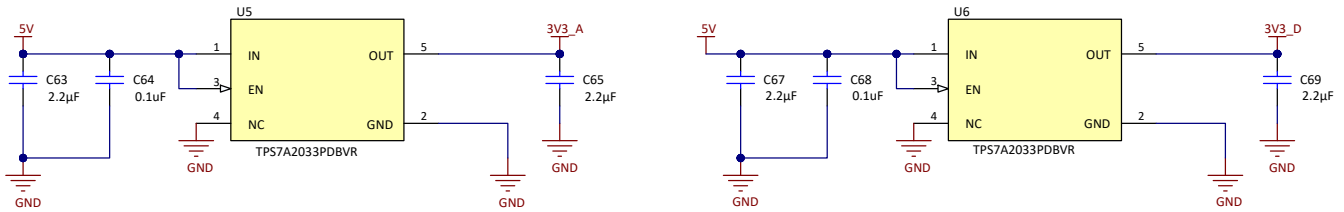


図 3-10. アナログおよびデジタルの 3.3V レール用 LDO

3.4.2 ゲートドライバのバイアス電源

絶縁バイアス電源として UCC14141 を選択します。これは、トランスを内蔵した絶縁型バイアスモジュールであり、最小のフットプリントと高さを実現します。出力は、+15V と -4V のデュアルレール構成でになっています。デバイスによって消費される最大電力は、製品フォルダにある UCC14141-Q1 計算ツールを使用して計算します。これにより、電流制限抵抗 (RLim) の値 (図 3-11 の RLIM) が得られます。ここでは、1 つのゲートドライバだけに電力を供給するデバイス用に 1kΩ を選択し、1 つのゲートドライバと絶縁センシングのハイサイドに電力を供給するデバイス用に 600Ω を選択しています。各出力は、絶縁電源が存在することを表示する LED に接続されています。それぞれの側にある 2 つのローサイド FET の間で絶縁バイアス電源を共有するためには、ボード上での注意事項があります。このジャンパには抵抗を配置し、RLim を調整する必要があります。これはまだテストされていません。さらに、ハイサイド FET 用のブートストラップ電源を実装するオプションもありますが、これもまだテストされていません。

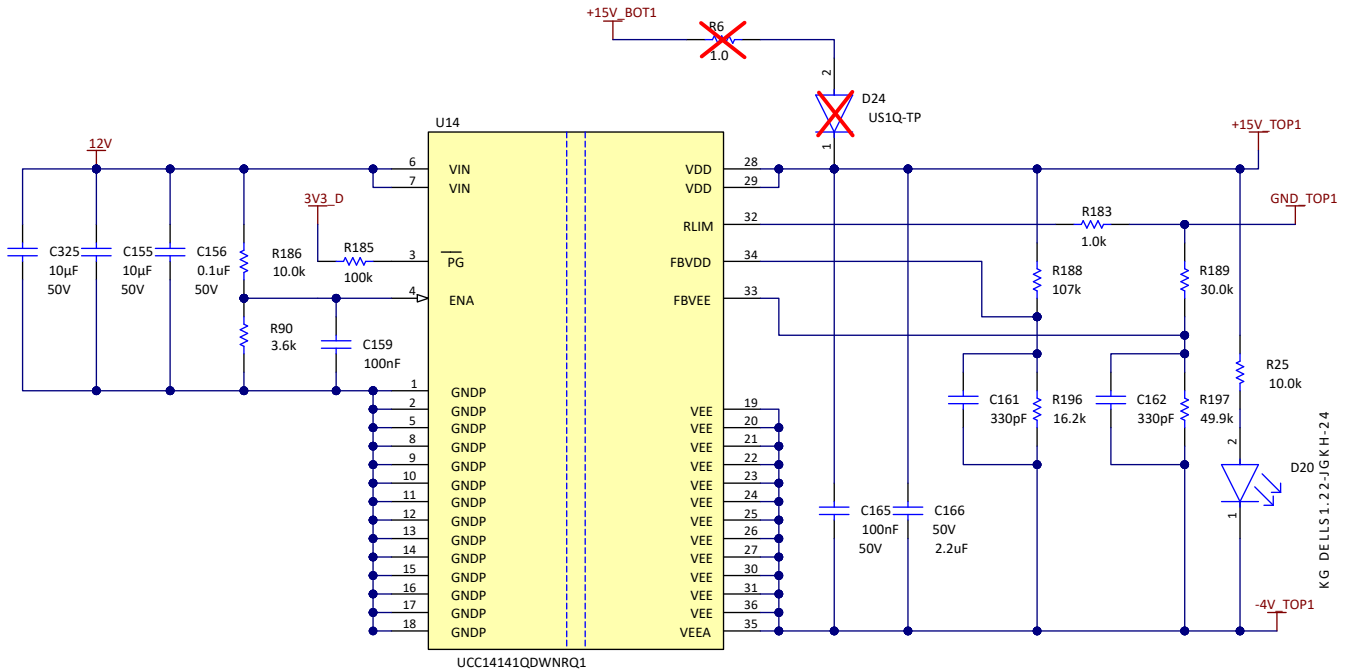


図 3-11. ゲートドライバのバイアス電源回路

3.4.3 検出回路用の絶縁型電源

絶縁型アンプおよび絶縁型変調器用の絶縁型電源を生成するために、ローサイドゲートドライババイアス電源を再利用します。5V 固定出力の TLV760 を使用して、15V 絶縁レールを 5V レールに降圧します。入力に直列抵抗を使用して、LDO で消費される電力を低減します。

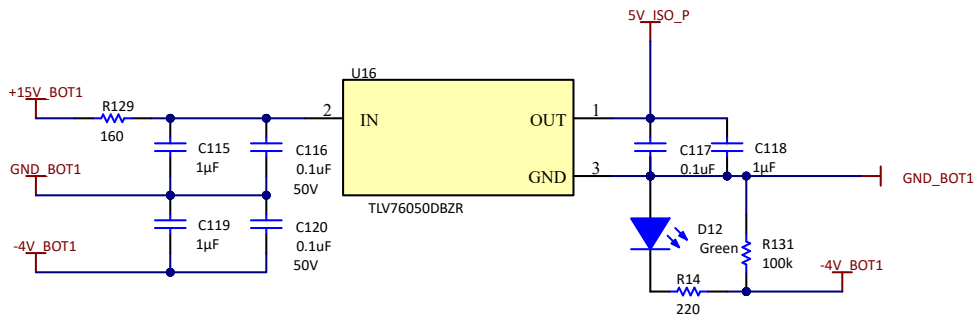


図 3-12. ゲートドライバ バイアス電源から得た電圧および電流検出用電源

3.5 ゲートドライバの回路

UCC21710 をゲートドライバとして使用しています。DESAT 保護、内部アクティブ ミラー クランプ、ソフト ターンオフなど、SiC のための統合機能としてこのデバイスを選択しました。PWM インターロックにより、H ブリッジ上の相補 PWM の両方が同時にオンにならないようにします。アナログ - PWM チャネルは、ハイサイドの絶縁温度センシングに使用できます。このデバイスの製品フォルダにある UCC217xx XL カリキュレータ ツール を使用して、DESAT 電圧を 6.4V、ブランピング時間を 1 μ s に構成しました。UCC21710 の低電圧誤動作防止機能を使用して、絶縁電源 (VCC) と非絶縁電源 (VCC) の両方が有効範囲内にあるかどうかをチェックして、RDY ピンで通知します。

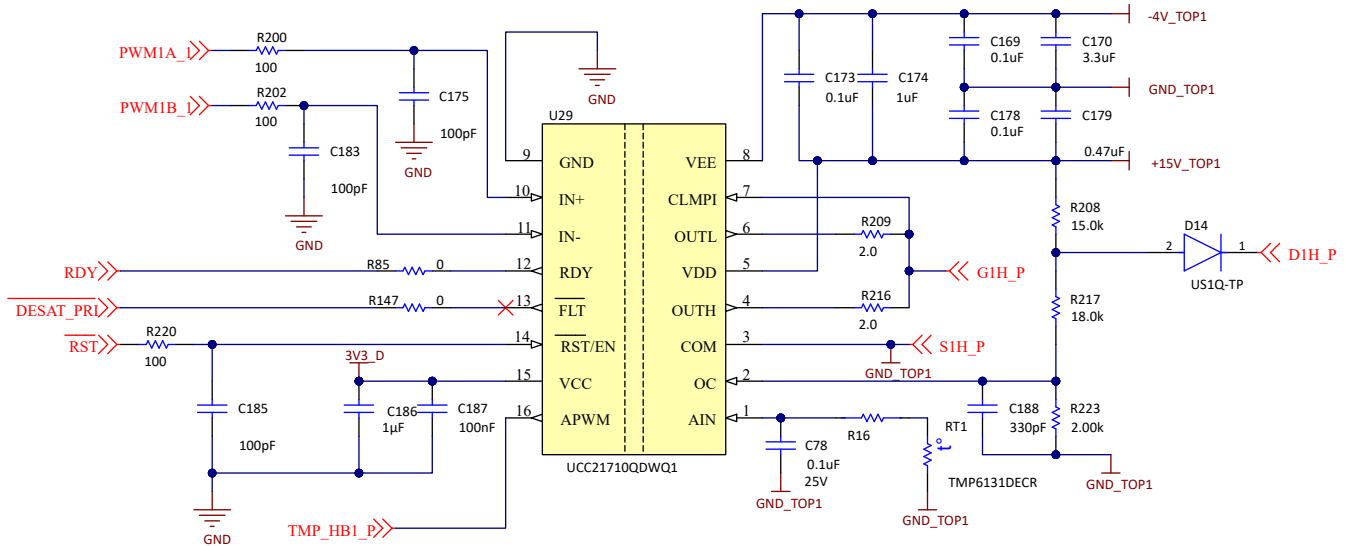


図 3-13. UCC21710 ゲートドライバの回路

3.6 追加回路

絶縁型 CAN トランシーバ ISOW1044 を使用して、CAN 通信を実現します。このデバイスは、D-Sub 9 ピン コネクタ経由で MCU に接続します。この設計の現在の状態では、CAN 通信は実装されていません。

TMUX1204 は、UCC21710 の APWM チャネルの出力を制御カード コネクタにインターフェイスするために使用されます。SN74LVC126A バッファを使用して、PWM 信号をリドライブします。

3.7 シミュレーション

このリファレンス デザインの評価をサポートするため、プロダクト フォルダに PLECS シミュレーション デッキが用意されています。このシミュレーションを使用して、効率と熱挙動の観点から、単一位相シフトと拡張位相シフト変調の両方を評価できます。シミュレーションは、PLECS スタンドアロンで、また、MATLAB や Simulink と組み合わせた PLECS Blockset で利用できます。

注

PLECS はサードパーティ製のツールです。このツールは、PLECS Blockset (MATLAB Simulink 拡張機能) またはスタンドアロンで提供されています。詳細については、plexim.com を参照してください。

3.7.1 構成

図 3-14 に、ダウンロード可能なファイルのフォルダ構造を示します。

PLECS Blockset	Simulation model for PLECS Blockset
PLECS Standalone	Simulation model for PLECS Standalone
TIDA_010054_DAB_Converter_Dual_Phase_Shift_Control_Models	Models for SiC Switches-> needs to be added to thermal library
Important Notice and Disclaimer.pdf	
Instructions.txt	Instructions

図 3-14. PLECS シミュレーション - フォルダ概要

図 3-15 に PLECS シミュレーション デッキを示します。

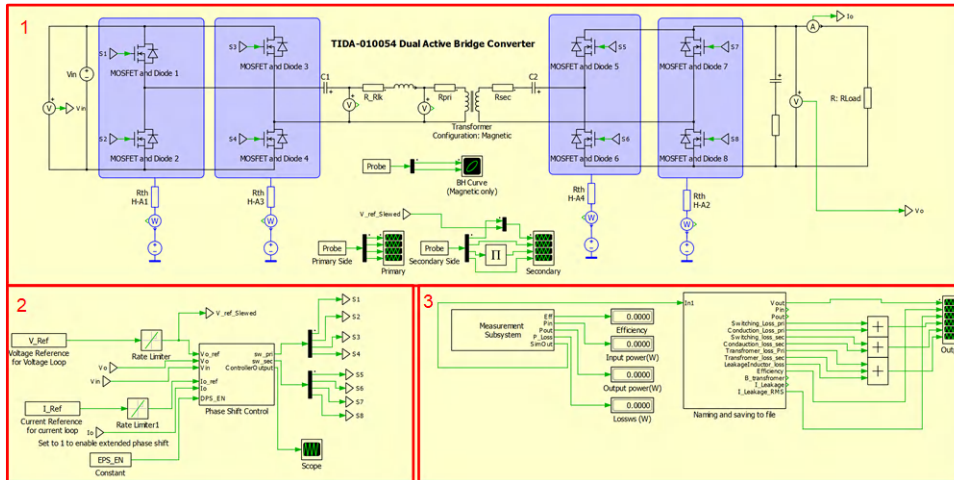


図 3-15. PLECS シミュレーション デッキ

PLECS シミュレーション デッキは、3 つの主要部分で構成されています。

1. パワー コンバータ:
 - a. パワー コンバータを備えており、メーカーの SiC-FET (シリコン カーバイド電界効果トランジスタ) モデルを搭載
 - b. ヒートシンク (熱解析のためのセットアップは TIDA-010054 と同様)
 - c. スイッチ ノードの波形を分析する 1 次側スコープ
 - d. 出力電圧、電流、電力を分析する 2 次側スコープ
 - e. トランスの磁気挙動を分析するための BH 曲線
2. 位相シフト制御:
 - a. 電圧および電流ループ用コントローラを備えています。位相シフト制御ブロックを開いて、コントローラの構成を変更することで、電圧ループと電流ループを切り替えることができます。
 - b. 拡張位相シフト変調は、初期化スクリプトで $EPS_EN = 1$ を設定することによりイネーブルできます。
3. 測定サブシステム:
 - a. システム内での損失を測定して合計し、効率を計算
 - b. 入力電力を確認するための表示。シミュレーション実行中の出力電力効率と損失
 - c. ファイル ブロックへの命名と保存、測定サブシステムからの信号の命名、Microsoft® Excel® ファイルへの保存 (スタンドアロン バージョンのみ)

3.7.2 シミュレーションを実行

このセクションでは、ブロックセットとスタンドアロン セットアップを使用した PLECS の手順について説明します。

PLECS ブロックセットの手順:

1. MATLAB の TIDA_010054_DAB_Converter_Parameters.m および TIDA_010054_DAB_Converter_Simulation.slx ファイルを開きます。
2. TIDA_010054_DAB_Converter_Simulation.slx の PLECS 回路を開きます。

3. TIDA_010054_DAB_Converter_Models フォルダをサーマル ライブラリに追加します (File → PLECS Preferences → Thermal → (プラス記号を押します))。
4. TIDA_010054_DAB_Converter_Parameters.m を実行して、MATLAB ワークスペースにパラメータを表示します。これらのパラメータを変更すれば、異なる動作点をシミュレートしたり、拡張位相シフト制御をイネーブル/ディセーブルしたりできます (EPS_EN = 1 または EPS_EN = 0)。
5. TIDA_010054_DAB_Converter_Simulation.slx の [Run] を押すか、PLECS Simulation Deck で Simulation → Run を押して、シミュレーションを実行します。
6. PLECS 回路内のスコープやディスプレイでシミュレーションを観察することができます。

PLECS スタンドアロンの手順:

1. PLECS で TIDA_010054_DAB_standalone.plecs ファイルを開きます。
2. TIDA_010054_DAB_Converter_Models フォルダをサーマル ライブラリに追加します (File → PLECS Preferences → Thermal → (プラス記号を押します))。
3. 初期化は、Simulation → Simulation parameters → Initialization にあります。これらのパラメータを変更すれば、異なる動作点をシミュレートしたり、拡張位相シフト制御をイネーブル/ディセーブルしたりできます (EPS_EN = 1 または EPS_EN = 0)。
4. PLECS Simulation Deck の Simulation → Run を押して、シミュレーションを実行します。
5. PLECS 回路内のスコープやディスプレイでシミュレーションを観察することができます。

図 3-16 に 1 次側スコープを示します。このスコープを使用して、スイッチング波形を評価します。

図 3-17 に 2 次側スコープを示します。このウィンドウを使用して、出力電圧、電流、電力、および出力電圧リップルとコンデンサ電流を観測します。

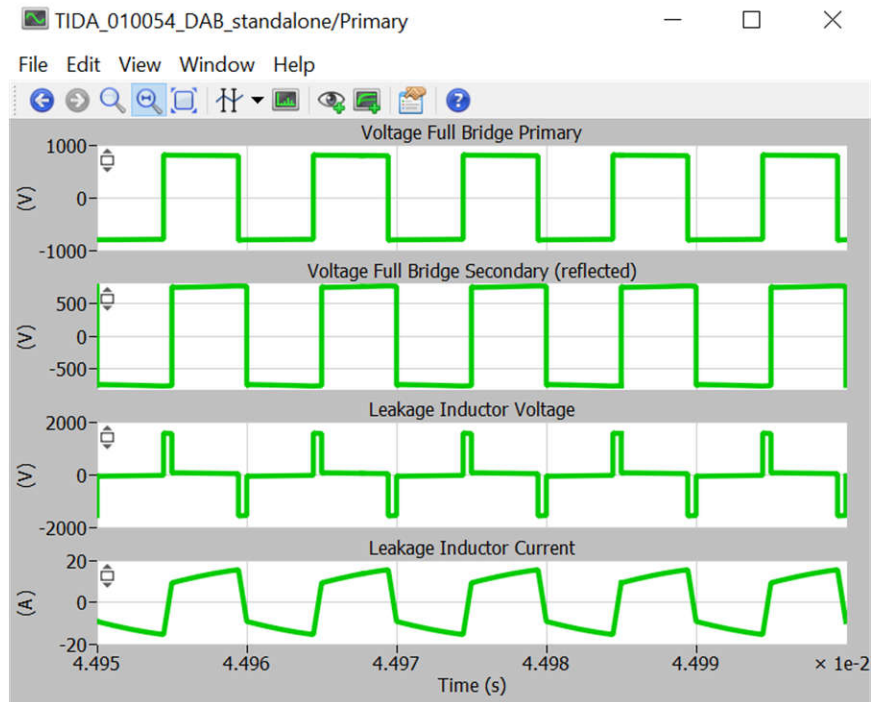


図 3-16. PLECS - 1 次側スコープ

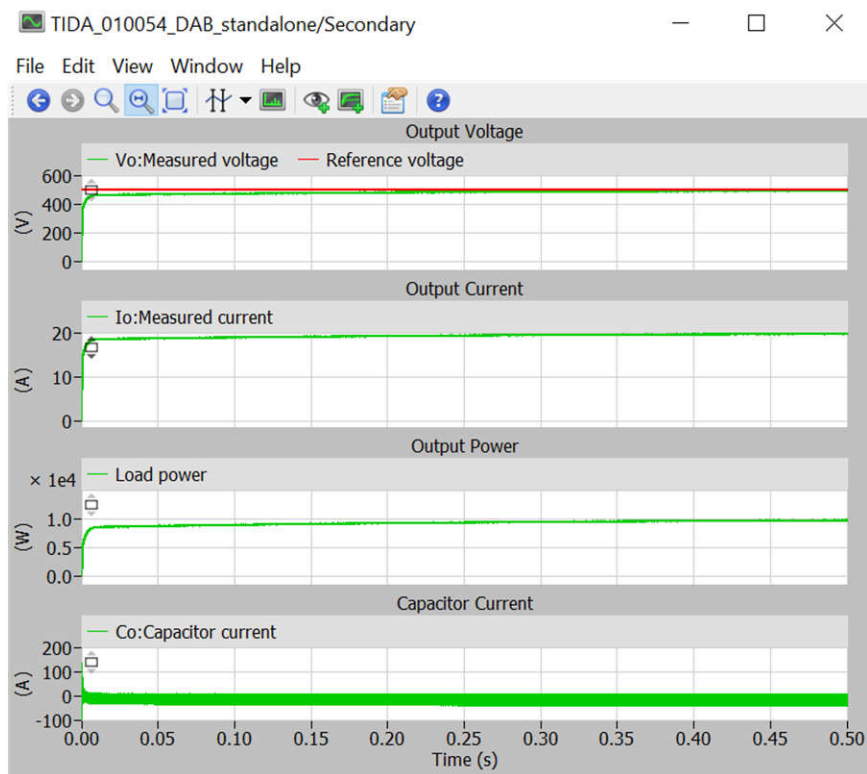


図 3-17. PLECS - 2 次側スコープ

注

このシミュレーション デッキは、システム レベルの評価を目的としています。すべての寄生効果を正確にシミュレートできるわけではありません。シミュレーション結果は、測定結果と異なる場合があります。たとえば、SiC-FET メーカーのモデルには出力容量が含まれていません。したがって、シミュレーションでは、非常に軽い負荷までソフト スwitchングを実行できます。軽負荷時の効率は、実際の測定値とは異なります。

4 ハードウェア、ソフトウェア、テスト要件、テスト結果

4.1 必要なハードウェアとソフトウェア

4.1.1 ハードウェア

このリファレンス デザインには、以下のハードウェアが必要です。

- TIDA-010054 電源ボード 1 枚
- TMDSCNCD280039C 制御カード 1 枚
- USB Type-C® ケーブル
- ノートブック PC

DUT への電力供給と評価には、以下の試験装置が必要です。

- 必要な電流で 700V~800V の電圧を供給できる 10kW DC 電源
- 10kW の抵抗性負荷バンク
- 電力アナライザ
- ジャックコネクタ付き、12V、2.5A 定格の補助電源
- オシロスコープ
- 絶縁された電圧プローブおよび電流プローブ

4.1.2 ソフトウェア

Code Composer Studio™ と C2000 powerSUITE および C2000WARE-DIGITALPOWER-SDK がこのデザインで使用されます。

プロジェクトの一般的な構造は、C2000Ware-DigitalPower-SDK の構造に従います。このデザインでは、<solution> は "DAB" です。ソリューション名は、ソリューションで使用されるすべての変数のモジュール名および定義としても使用されます。したがって、すべての変数および関数呼び出しの前に DAB という名称が付加されます (たとえば、DAB_vSecSensed_pu)。この命名規則により、名前の競合を回避しながら、異なるソリューションを組み合わせたことができます。

1. "<solution>.c/h" は、ソリューション固有でデバイスに依存しないファイルであり、コア アルゴリズム コードで構成されています。
2. "<solution>_board.c/h" はボード固有でデバイスによって異なります。このファイルは、ソリューションを実行するデバイス特定のドライバで構成されています。別の変調方式やデバイスを使用する場合、プロジェクト内のデバイス サポートファイルを変更する以外に変更を加える必要があるのは、これらのファイルのみです。
3. "<solution>-main.c" ファイルは、プロジェクトのメイン フレームワークで構成されています。このファイルは、システム フレームワークの作成に役立つボード ファイルとソリューション ファイルの呼び出し、割り込みサービス ルーチン (ISR)、低速なバックグラウンド タスクで構成されています。
4. "<solution>-settings.h" ファイルでは、周波数の定義、PWM および ADC チャンネルから制御カード上の信号へのマッピングなど、プロジェクトレベルのすべての設定が行われます。これはデバイス固有のファイルであり、デバイスが変わるたびに変更する必要があります。

4.1.2.1 ソフトウェア入門

1. [Code Composer Studio \(CSS\)](#) をインストール
2. [C2000WARE-DIGITALPOWER-SDK](#) をダウンロードしてインストール
3. CCS を開いて、[project] → [Import project] の順に選択し、
\c:\ti\c2000\c2000ware_digitalpower_sdk_5_02_00_00\solutions\tida_010054\f28003x\ccs フォルダを参照します。DAB プロジェクトがリストされます。次の手順に従って、プロジェクトをインポートします。(C2000Ware の新しいバージョンでは、インストール パスが異なる可能性があります)
4. このコードは、F28003x 制御カード向けに設計されています。図 4-1 に、ロードされた [Project Explorer] ビューを示します。[Project Explorer] ウィンドウで main.syscfg を開いて、ラボを選択してコンパイルし、次にデバイスをプログラムします。
5. ロード後、リアルタイムモードを有効にして、コードを実行します。
6. [Watch] および [Expressions] ウィンドウに変数を追加するには、[View] → [Scripting Console] をクリックして、[Scripting Console] ダイアログ ボックスを開きます。このコンソールの右上隅で、[Open] をクリックして、プロジェクト

フォルダ内にある `setupdebugenv_lab1.js` スクリプトファイルを参照します。これにより、[Watch] ウィンドウに、システムをデバッグするのに必要な適切な変数が表示されます。

- [Watch] ウィンドウで [Continuous Refresh] ボタンを選択して、コントローラからの値の連続更新を有効にします。図 4-13 に [Watch] ウィンドウを示します。

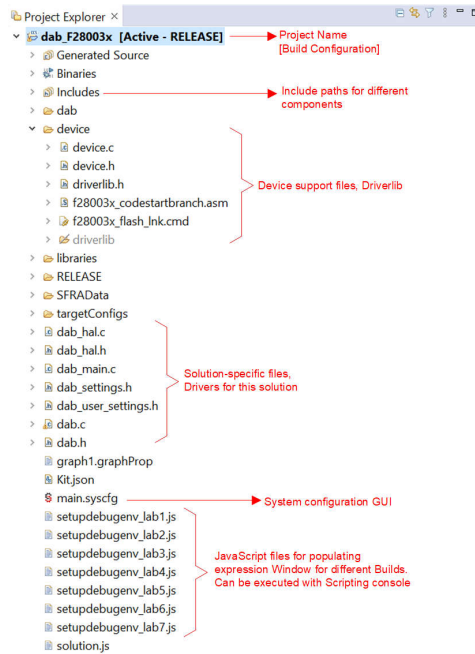


図 4-1. [Project Explorer] ビュー

4.1.2.2 ピン構成

表 4-1 に、TMS320F280039C controlCARD と TIDA-010054 ベース基板との間の主要な信号接続を示します。

表 4-1. ボードの電力段を制御するための主要なペリフェラル

信号名	説明	controlCARD への接続 (HSEC ピン)
PWM-1A	1 次側レグ -1 ハイサイドドライブ	GPIO-00 (49)
PWM-1B	1 次側レグ -1 ローサイドドライブ	GPIO-01 (51)
PWM-2A	1 次側レグ -2 ハイサイドドライブ	GPIO-02 (53)
PWM-2B	1 次側レグ -2 ハイサイドドライブ	GPIO-03 (55)
PWM-3A	2 次側レグ -1 ハイサイドドライブ	GPIO-04 (50)
PWM-3B	2 次側レグ -1 ローサイドドライブ	GPIO-05 (52)
PWM-4A	2 次側レグ -2 ハイサイドドライブ	GPIO-06 (54)
PWM-4B	2 次側レグ -2 ハイサイドドライブ	GPIO-07 (56)
I_DC_PRI	1 次側 DC 電流検出	ADC-C6 (14)
V_DC_PRI	1 次側電圧検出	ADC-B11 (24)
I_TANK_PRI	1 次側タンク電流検出	ADC-B1 (25)
I_TANK_SEC	2 次側タンク電流検出	ADC-A6 (23)
IMON_MCU	eFuse の電流モニタ	ADC-C9 (15)
ID_A	ハードウェア識別ピン	ADC-A0 (9)
CLK_MOD	デルタシグマ変調器用クロック出力	GPIO8 (57)
CLK_MOD_DELAYED	伝搬遅延を補償するための SDFM 入力用遅延クロック出力	GPIO9 (59) (出力) GPIO49 (101) (入力) GPIO51 (105) (入力) GPIO55 (102) (入力)
PWM_EN	PWM バッファのイネーブル	GPIO12 (58)

表 4-1. ボードの電力段を制御するための主要なペリフェラル (続き)

信号名	説明	controlCARD への接続 (HSEC ピン)
FAN_CTL	ファン用イネーブルピン	GPIO13 (60)
Prof_GPIO1	プロファイリングピン 1	GPIO14 (62)
Prof_GPIO2	プロファイリングピン 2	GPIO15 (64)
TEMP_SENSE	温度センシング用の ECap 入力 (未実装)	GPIO20 (68)
MUX_A0	温度信号選択用 TMUX1204 の制御信号 1 (未実装)	GPIO21 (70)
MUX_A1	温度信号選択用 TMUX1204 の制御信号 2 (未実装)	GPIO22 (72)
DESAT_PRI	1 次側ゲートドライバからの DESAT 信号	GPIO10 (61)
DESAT_SEC	2 次側ゲートドライバからの DESAT 信号	GPIO16 (67)
RST_MCU	MCU からのリセット信号 (未使用)	GPIO11 (63)
RDY	ゲートドライバからのパワー グッド インジケータ	GPIO17 (69)
FLT_PRI	1 次側電流センサのフォルト信号	GPIO26 (79)
FLT_SEC	2 次側電流センサのフォルト信号	GPIO27 (81)
DOUT_V_BATT_SEC	SDFM 入力 D1	GPIO48 (99)
DOUT_V_DC_SEC	SDFM 入力 D2	GPIO50 (101)
DOUT_I_DC_SEC	SDFM 入力 D4	GPIO54 (100)

4.1.2.3 PWM の構成

デュアル アクティブ ブリッジの 1 次側レグと 2 次側レグの PWM を生成するために、アップダウン カウント モードを使用します。高分解能 PWM を使用する場合、PRIM_LEG1_H PWM パルスは周期イベントの中心に配置され、タイム ベースはアップダウン カウントに構成されます。その後、相補型スイッチ用に、高分解能デッドタイムを持つ相補型パルスが生成されます。LEG1 と LEG2 の間には、フルブリッジ動作のために 180 度の位相シフトがあります。これは、PWM モジュールの機能を使用して xA 出力と xB 出力を入れ替えることで実現します。このアプリケーションのスイッチング周波数は 100kHz です。アップダウン カウント モードでは、TBPRD レジスタの値は 500 に設定されます。

デューティ サイクル値は EPWM ベースの CMPA レジスタに読み込まれ、50% のデューティ サイクルを生成するように構成されます。アクション クオリファイア モジュールは、比較イベントで PWM 出力を制御するために必要なアクションを出力します。タイプ 4 PWM のグローバルリンク メカニズムは、レジスタの更新に必要なサイクル数を減らし、高周波動作を可能にするために使用されます。たとえば、関数 DAB_HAL_setupPWM() 内の以下のコードは、すべての PWM レグの TBPRD レジスタをリンクしています。

このリンクを使用すると、PRIM_LEG1 TBPRD レジスタへの書き込みを 1 回行うだけで、PRIM_LEG2、SEC_LEG1、SEC_LEG2 に値が書き込まれます。

```
EPWM_setupEPWMLinks(DAB_PRIM_LEG2_PWM_BASE,EPWM_LINK_WITH_EPWM_1,EPWM_LINK_TBPRD);

EPWM_setupEPWMLinks(DAB_SEC_LEG1_PWM_BASE,EPWM_LINK_WITH_EPWM_1,EPWM_LINK_TBPRD);

EPWM_setupEPWMLinks(DAB_SEC_LEG2_PWM_BASE,EPWM_LINK_WITH_EPWM_1,EPWM_LINK_TBPRD);
```

図 4-2. PWM 書き込み

4.1.2.4 高分解能の位相シフト構成

使用する高分解能機能:

- 高分解能の位相シフト
- 高分解能のデッド バンド
- 高分解能デューティ → 利用不可、CTMODEB は 1 に設定
- 高分解能周期 → 利用不可、CTMODEB は 1 に設定

2 次側の PWM パルスは、1 次側の PWM パルスに対して位相シフトされます。位相シフトを制御することにより、1 次側から 2 次側へ、またはその逆方向に電力を伝送できます。伝送される最大電力は、デュアル アクティブ ブリッジでの位相シフトの値に大きく影響されます。小型の直列インダクタであれば、小さい位相シフトで最大の電力伝達を実現できる可能性があります。位相シフトの変化する範囲が小さいので、正確に制御するためには、位相を細かいステップで増減させる必要があります。位相制御は、F28004x の高分解能機能を使用して実装されています。ISR1 内の関数 `DAB_calculatePWMDutyPeriodPhaseShiftTicks()` は、電圧と電流の両方のモード制御に必要な高分解能位相制御を計算します。これにより、急激な負荷の変化に対して、電流波形に大きなオーバーシュートや過渡を生じることなく、スムーズに対応できます。

```

static inline void DAB_calculatePWMDutyPeriodPhaseShiftTicks(void)
{
...
    //
    // first the phase shift in pu is converter to ns
    // this is done for better debug and user friendliness
    //
    DAB_pwmPhaseShiftPrimSec_ns = DAB_pwmPhaseShiftPrimSec_pu *
        ((float32_t)1.0 / DAB_pwmFrequency_Hz) *
        (1 / ONE_NANO_SEC);

    //
    // next this ns is simply converted to ticks
    //
    DAB_pwmPhaseShiftPrimSec_ticks =
        (int32_t)((float32_t)DAB_pwmPhaseShiftPrimSec_ns *
            DAB_PWMSYSCLOCK_FREQ_HZ * ONE_NANO_SEC *
            TWO_RAISED_TO_THE_POWER_SIXTEEN) -
        ((int32_t)2 << 16);

    //
    // due to the delay line implementation depending on whether it is
    // a phase delay or an advance we need to adjust the
    // HR phase shift ticks calculations
    //
    if(DAB_pwmPhaseShiftPrimSec_ticks >= 0)
    {
        DAB_phaseSyncPrimToSecCountDirection = EPWM_COUNT_MODE_DOWN_AFTER_SYNC;

        //
        // DAB_pwmPhaseShiftPrimSec_ticks has the correct value already
        //
    }
    else
    {
        DAB_phaseSyncPrimToSecCountDirection = EPWM_COUNT_MODE_UP_AFTER_SYNC;
        DAB_pwmPhaseShiftPrimSec_ticks = DAB_pwmPhaseShiftPrimSec_ticks * -1;

        DAB_pwmPhaseShiftPrimSec_HiResticks = ((uint16_t) 0xFF - ((uint16_t)
            (DAB_pwmPhaseShiftPrimSec_ticks & 0x0000FFFF)>>8));

        DAB_pwmPhaseShiftPrimSec_ticks = ((DAB_pwmPhaseShiftPrimSec_ticks & 0xFFFF0000) + 0x10000) +
            (DAB_pwmPhaseShiftPrimSec_HiResticks << 8);
    }
}
    
```

図 4-3. PWM 機能 1

```

static inline void DAB_HAL_updatePWMDutyPeriodPhaseShift(uint32_t period_ticks,
    uint32_t dutyAPrim_ticks,
    uint32_t dutyASec_ticks,
    uint32_t phaseShiftPrimSec_ticks,
    uint16_t phaseShiftPrimSec_direction)
{
    ...
    EALLOW;
    HWREG(DAB_SEC_LEG1_PWM_BASE + HRPWM_O_TBPHS) = phaseShiftPrimSec_ticks;
    HWREG(DAB_SEC_LEG2_PWM_BASE + HRPWM_O_TBPHS) = phaseShiftPrimSec_ticks;
    EDIS;
}
    
```

図 4-4. PWM 機能 2

変数 `DAB_phaseSyncPrimToSecCountDirection` が更新され、電力フローの順方向モードまたは逆方向モードを制御します。

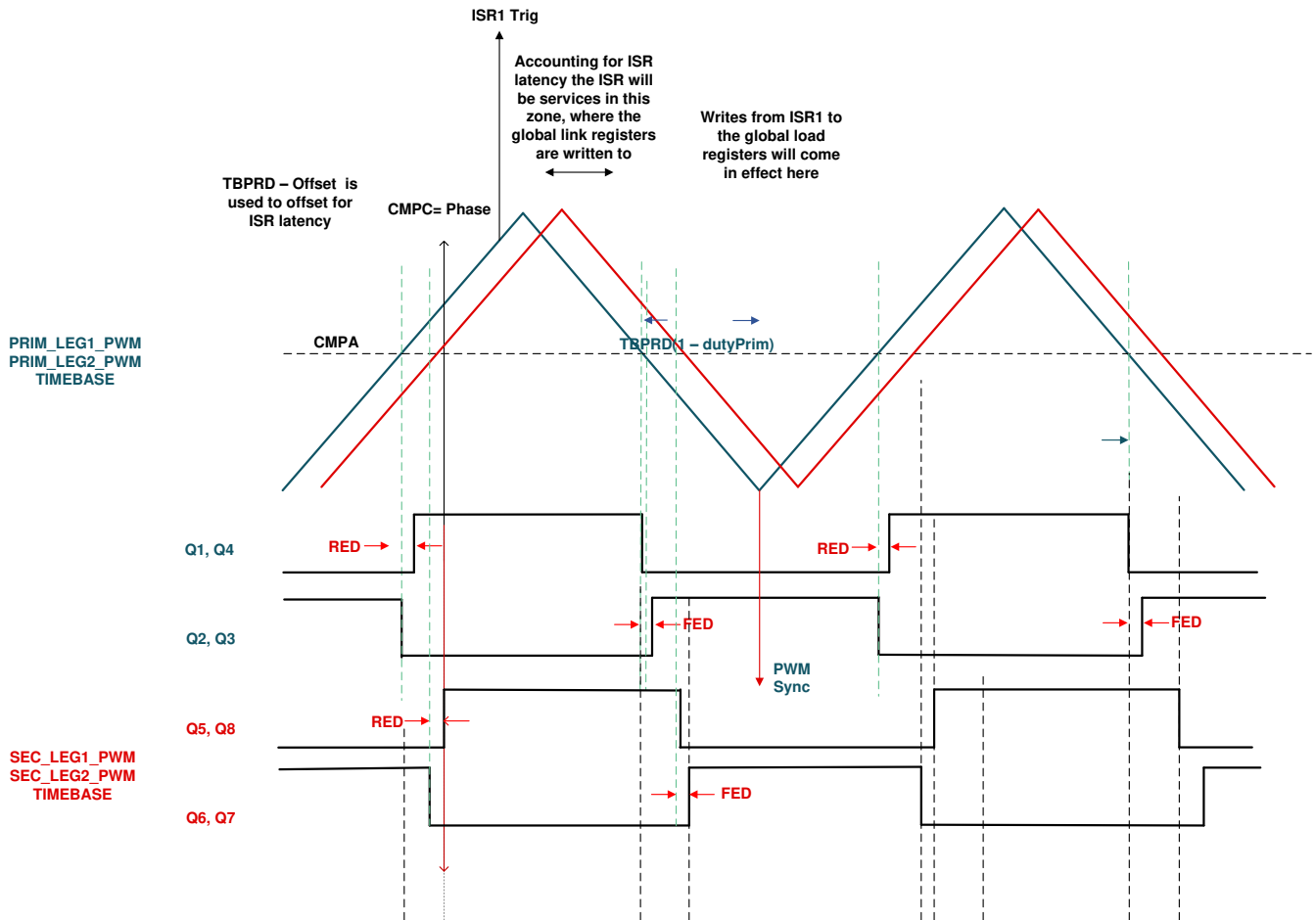


図 4-5. PWM の構成

4.1.2.5 ADC 構成

ADC の構成は、`dab_main.c` で関数 `DAB_HAL_setupADC()` を使用して行われます。基準電圧、クロックのプリスケール、電圧信号と電流信号の SOC (変換の開始) のセットアップは、ここで実行します。ADC のトリガは、EPWM1 からの変換開始 (SOC) 信号により生成されます。この構成は `dab_main.c` ファイルの関数 `DAB_HAL_setupTrigForADC()` の中で実行されます。HSEC カードのピンコネクタ信号を制御カードにマッピングするその他のすべての設定は、`dab_settings.h` ファイルで行います。

4.1.2.6 ISR 構造

この DAB プロジェクトは、2 つの ISR (ISR1 および ISR2) で構成されています。ISR1 のほうが高速で、ネスティング不可能です。ISR1 は、制御ループおよび PWM 更新用に予約されています。ISR1 は、`PRIM_LEG1_PWM_BASE` → `EPWM_INT_TBCTR_U_CMPC` イベントでトリガされます。

この ISR に関連する定義は以下のとおりです。

```
#define DAB_ISR1_PERIPHERAL_TRIG_BASE DAB_PRIM_LEG1_PWM_BASE
#define DAB_ISR1_TRIG INT_EPWM1
#define DAB_ISR1_PIE_GROUP INTERRUPT_ACK_GROUP3
#define DAB_ISR1_TRIG_CLA CLA_TRIGGER_EPWM1INT
```

ISR2 は、CPU タイマのオーバーフローにより開始する CPU タイマ INT でトリガされます。ISR2 は、コマンドリファレンスのスルーレート機能を実行します。

```
#define DAB_ISR2_TIMEBASE CLLLC_TASKC_CPUTIMER_BASE
#define DAB_ISR2_TRIG INT_TINT2
```

さらに、CPU タイマは、低速なバックグラウンドタスクのトリガに使用されます (割り込み駆動ではなく、ポーリング)。A タスクは、100Hz の `TASKA_FREQ` でトリガされます。SFRA GUI はこのレートで呼び出す必要があります。1 つのタスク A1 がこのレートで実行されます。B タスクは、10Hz の `TASKB_FREQ` でトリガされます。これらは、一部の基本的な LED トグルや、タイミングが重要ではないステートマシンの項目に使用されます。B1、B2、B3 の 3 つのタスクがこれによって処理されます。

図 4-6 に、ISR ソフトウェア構成図を示します。

注

EMAVG_RUN 関数は、現在のソフトウェアでは使用されていません。

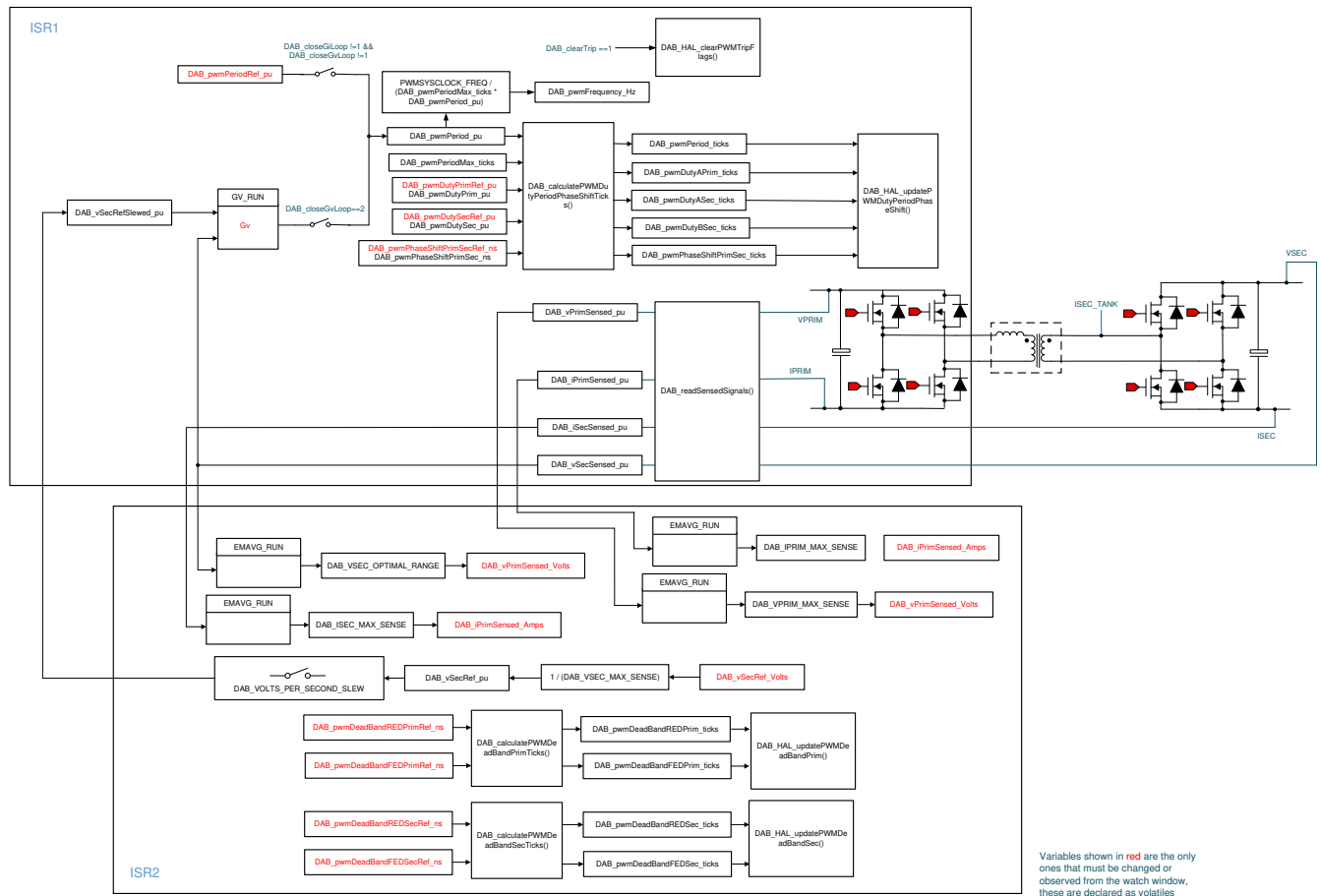


図 4-6. ソフトウェア構成図:

注

拡張位相シフト制御のために、変数 `DAB_pwmEPSAAlphaPref_pu`、`DAB_pwmEPSAAlphaP_pu`、`DAB_pwmEPSAAlphaSRef_pu`、`DAB_pwmEPSAAlphaS_pu`、`DAB_pwmEPSPhaseShift_P1_P2_ticks`、`DAB_pwmEPSPhaseShift_P1_S1_ticks` および `DAB_pwmEPSPhaseShift_P1_S2_ticks` が導入されました。関数 `DAB_calculatePWMPhaseShift ticks` および `DAB_HAL_ipdatePWMDutyPeriodPhaseShift()` は、それに応じて変更されています。

4.2 テスト設定

このリファレンス デザインの効率をテストするために、図 4-7 に示す機器を使用します。

- 10kW DC 電源: 800 V、12.5 A
- 10kW の抵抗性負荷: 500 V、20 A
- 12V、2.5A を供給する補助電源
- TMDSCNCD280039C 制御カード
- 電力アナライザ
- 電圧および電流を測定する絶縁プローブを搭載したオシロスコープ
- ヒートシンクに十分なエアフローを提供する 12V ファン

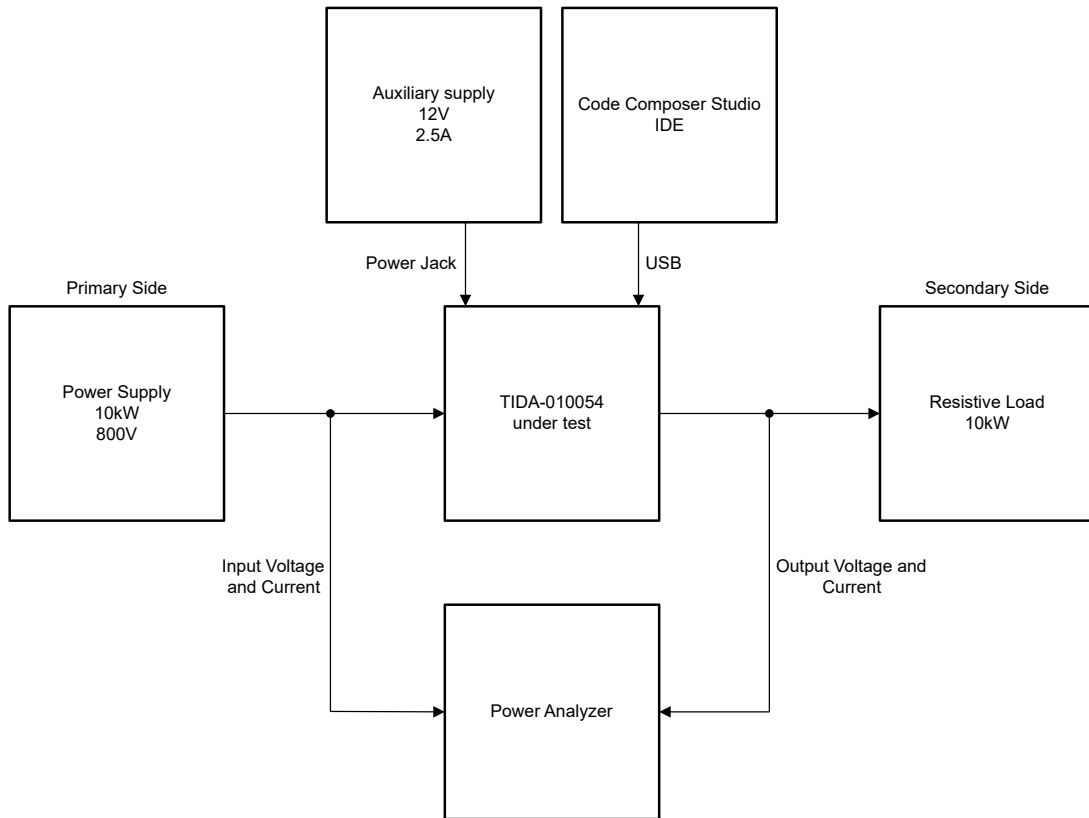


図 4-7. テスト設定

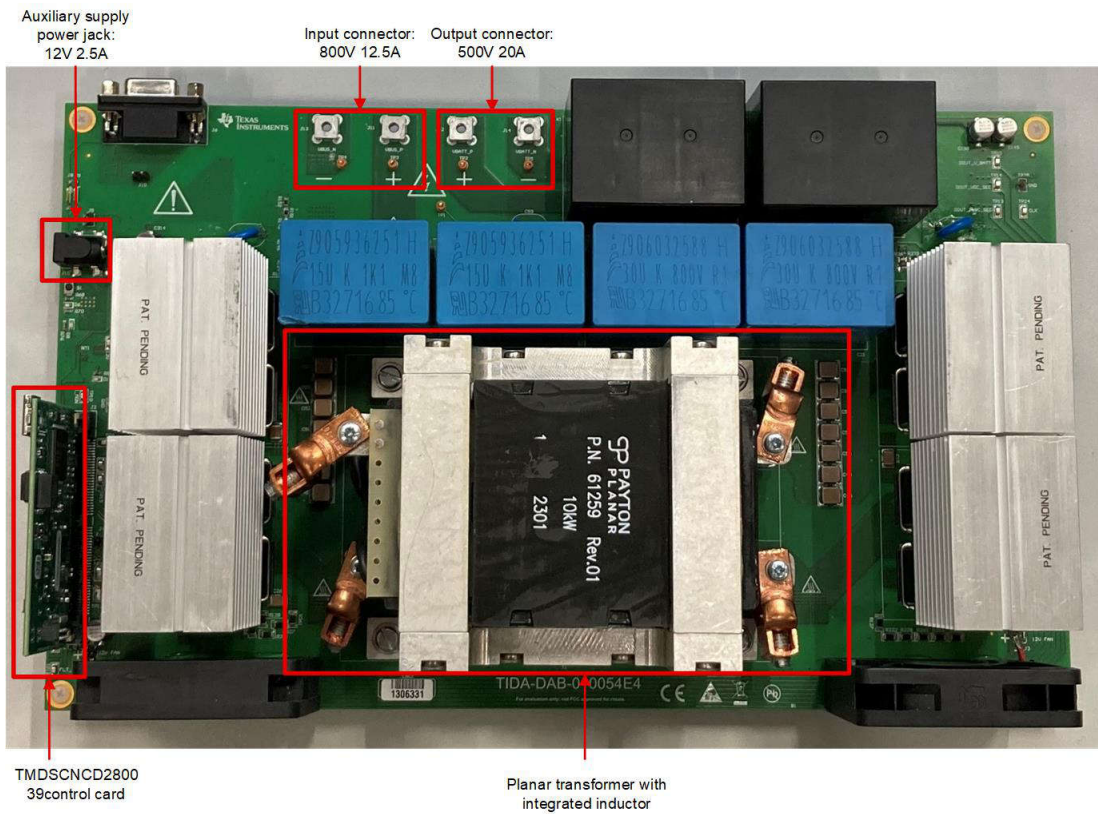


図 4-8. ボードの外観

開ループ基板に電力を供給してテストを実行する前に、以下の手順に従って基板を設定します。

1. 端子 **J11** および **J13** を入力電源に、端子 **J12** および **J14** を出力負荷バンクに接続します。電線が急速に発熱することなく大電流に対応できるように、**4mm²** の電線を使用してこれらの接続を行います。
2. コントローラ、ゲートドライバ、およびセンス回路に電力を供給するため、**PJ-002** メス型コネクタを使用して、補助電源を端子 **J15** に接続します。

基板中央には、トランスを取り付けるための切り欠き領域があります。トランスは、**M3** ネジを使用して基板に直接接続されています。トランスの取り付け時には、**1 次側**と**2 次側**が入れ替わらないように注意してください。

制御カードは、ノート PC からの **USB** 接続を使用してプログラムされ、**100kHz** で **PWM** パルスを生成します。プログラムされると、補助電源は **12V** に設定されます。端子 **J2** と **J4** の間に電圧を印加しないでください。この状態では、**12V** レールの消費電流は約 **700mA** となります。この消費電力は、リレーを閉じてファンを有効にすると増加します。

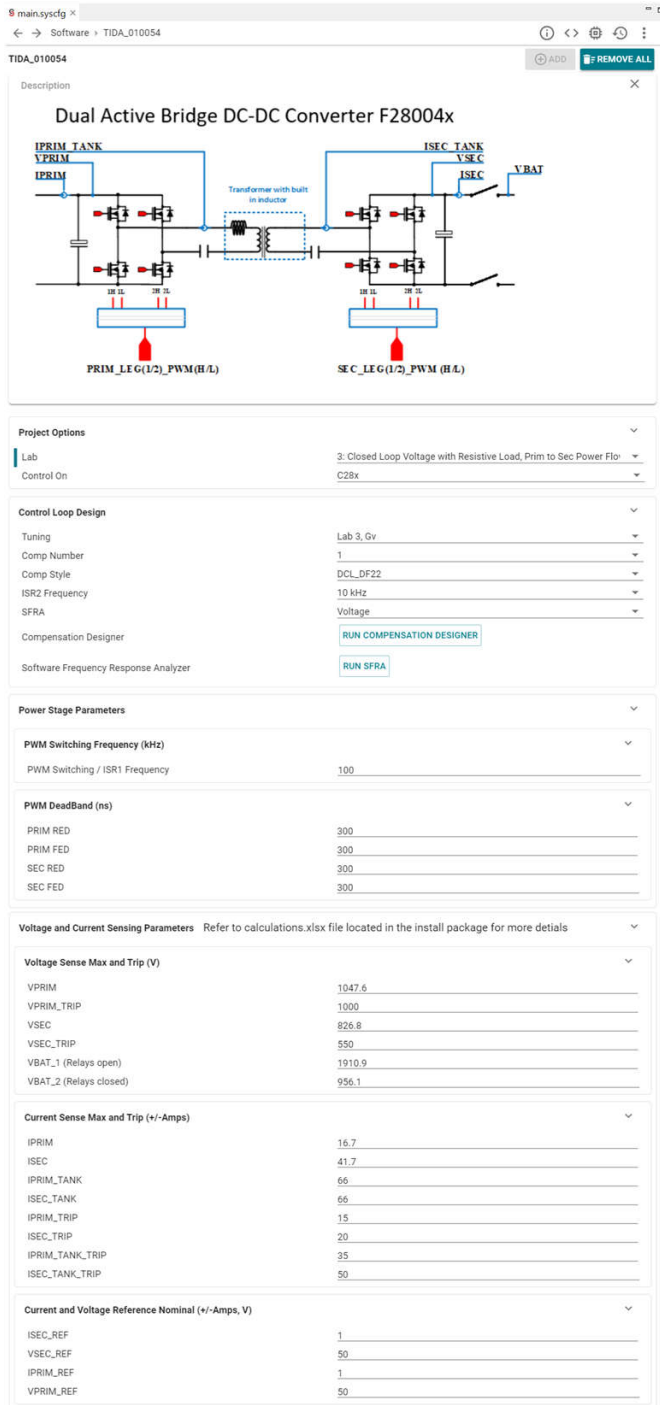
2 つの **12V** ファンをファン コネクタ **J1** および **J3** に接続します。極性は **PCB** と回路図にマーク付けされています。

ラボ 1～**ラボ 7** に従って、設計を理解して適切に動作させます。

コネクタ端子	機能	備考
J11-J13	高電圧電源入力	10kW の電力を供給可能な 800V DC 電源
J12-J14	出力負荷端子	10kW の抵抗性負荷バンクをここに接続
J15	ゲートドライバ、制御カード、センス回路用の補助電源	15V DC 電源、電流は 700mA に制限
J2	TMDSCNCD280049C 制御カード	制御カードをここに挿入します
J6	CAN コネクタ	現行リビジョンではサポートされていません
J1、J3	ファン コネクタ	冷却用 12V ファン コネクタ

4.3 PowerSUITE GUI

このプロジェクトで、テスト仕様を迅速に構成できるように、PowerSUITE GUI を設計しました。図 4-9 に、PowerSUITE GUI の詳細な説明を示します。main.syscfg を開き、さまざまなラボ演習を実行するためのパラメータを構成します。



The screenshot displays the PowerSUITE GUI for a 'Dual Active Bridge DC-DC Converter F28004x'. The interface includes a circuit diagram at the top, followed by several configuration panels:

- Project Options:**
 - Lab: 3: Closed Loop, Voltage with Resistive Load, Prim to Sec Power Flo
 - Control On: C28x
- Control Loop Design:**
 - Tuning: Lab 3, Gv
 - Comp Number: 1
 - Comp Style: DCL_DF22
 - ISR2 Frequency: 10 kHz
 - SFRA: Voltage
 - Buttons: RUN COMPENSATION DESIGNER, RUN SFRA
- Power Stage Parameters:**
 - PWM Switching Frequency (kHz): 100
 - PWM DeadBand (ns): PRIM RED (300), PRIM FED (300), SEC RED (300), SEC FED (300)
- Voltage and Current Sensing Parameters:**
 - Voltage Sense Max and Trip (V): VPRIM (1047.6), VPRIM_TRIP (1000), VSEC (826.8), VSEC_TRIP (550), VBAT_1 (1910.9), VBAT_2 (956.1)
 - Current Sense Max and Trip (+/-Amps): IPRIM (16.7), ISEC (41.7), IPRIM_TANK (66), ISEC_TANK (66), IPRIM_TRIP (15), ISEC_TRIP (20), IPRIM_TANK_TRIP (35), ISEC_TANK_TRIP (50)
 - Current and Voltage Reference Nominal (+/-Amps, V): ISEC_REF (1), VSEC_REF (50), IPRIM_REF (1), VPRIM_REF (50)

Annotations on the right side of the image provide further details:

- Power stage diagram:** Points to the circuit diagram.
- Project options:** 1. Build selection, 2. Core selection.
- Control Loop Design:** 1. Launch SFRA and Compensation Designer, 2. Adjust ISR rate fro current and voltage loop.
- Power stage parameters:** 1. Switching frequency.
- PWM parameters:** 1. PWM deadbands.
- Voltage sensing parameters:** 1. Maximum voltage sensing range, 2. Overvoltage trip points.
- Current sensing parameters:** 1. Maximum current sensing range, 2. Overcurrent trip points.
- Current and voltage reference:** 1. References for current and voltage controls. Only one is active, depending on which control loop is selected.

図 4-9. PowerSUITE GUI の説明

4.4 ラボ

このリファレンス デザインのソフトウェアは、5 つのラボで構成されています。これらのテストによって、システムの立ち上げや設計が簡略化されます。

表 4-2. ラボのまとめ

ラボ		このラボで何をチェックしますか？	備考
1	PWM チェック、電力フロー 1 次側 → 2 次側	1 次側から 2 次側への電力伝送を確認します。 PWM 周波数をチェックし、位相シフトが動作しているかどうかもチェックします	
2	PWM チェック、ADC チェック、保護チェック	開ループ プラントの電圧と電流を測定します。電圧および電流センサからのフィードバックを確認します。保護がイネーブルされ、トリップ フラグがセットされている間は、PWM 信号がディセーブルであることを確認します。	変数 <code>DAB_clearTrip</code> を確認します
3	閉電圧ループ - V_{sec}	電圧モード補償器を実行します。SFRA からプラントの開ループ伝達関数を取得します。補償器設計ツールでプラント用の補償器を設計します。	DF22 補償器が実装されています。フィードバック変数は <code>DAB_vSecSensed_pu</code> です。
4	閉電流ループ → I_{sec}	電流モード補償器を実行します。SFRA からプラントの開ループ伝達関数を取得します。補償器設計ツールでプラント用の補償器を設計します。	PI 補償器が実装されています。フィードバック変数は <code>DAB_iSecSensed_pu</code> です。
5	逆電力フロー 2 次側 → 1 次側	2 次側から 1 次側への電力伝送を確認します。 PWM 周波数をチェックし、位相シフトが動作しているかどうかもチェックします	
6	逆電力フロー 2 次側 → 1 次側、閉電圧ループ	電圧モード補償器を実行します。SFRA からプラントの開ループ伝達関数を取得します。補償器設計ツールでプラント用の補償器を設計します。	DF22 補償器が実装されています。フィードバック変数は <code>DAB_vPriSensed_pu</code> です。
7	逆電力フロー 2 次側 → 1 次側、閉電流ループ	電流モード補償器を実行します。SFRA からプラントの開ループ伝達関数を取得します。補償器設計ツールでプラント用の補償器を設計します。	PI 補償器が実装されています。フィードバック変数は <code>DAB_iPriSensed_pu</code> です。

4.4.1 ラボ1

PowerSUITE GUI の [Project Options] ドロップダウンメニューにある [Lab 1:Open Loop PWM] (開ループ PWM) を選択して、プロジェクトをコンパイルします。このラボは PWM 出力の検証を目的としており、TIDA-010054 ハードウェア (HW) を直接使用するか、ドッキングステーションと F2804X 制御カードを使用してチェックすることができます。

CCS で緑色の [Run] ボタンをクリックして、プロジェクトを実行します。

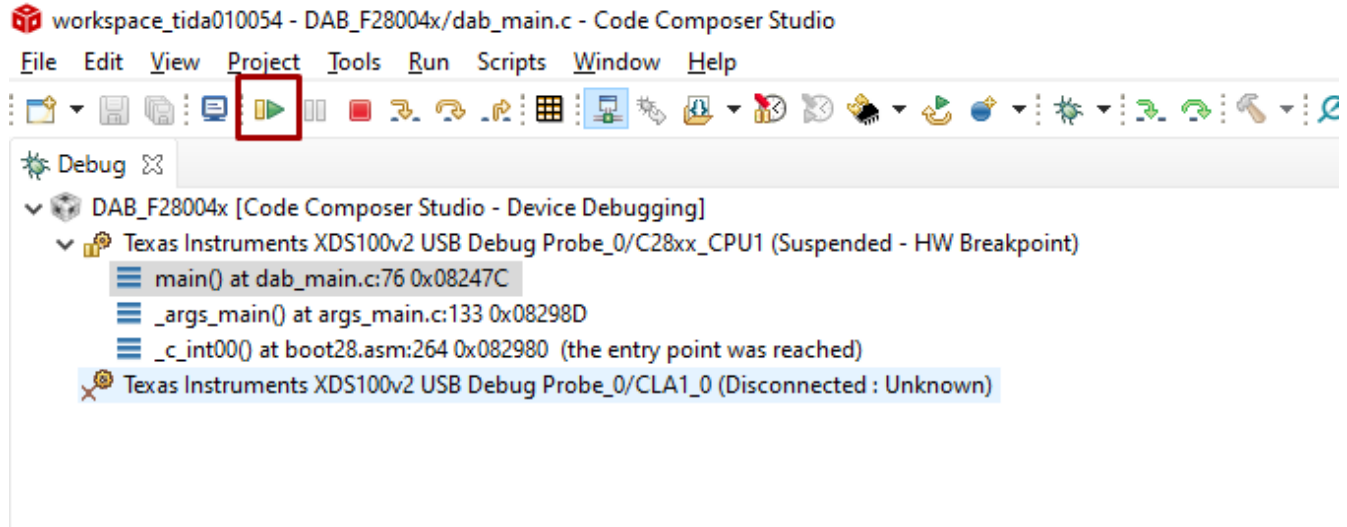
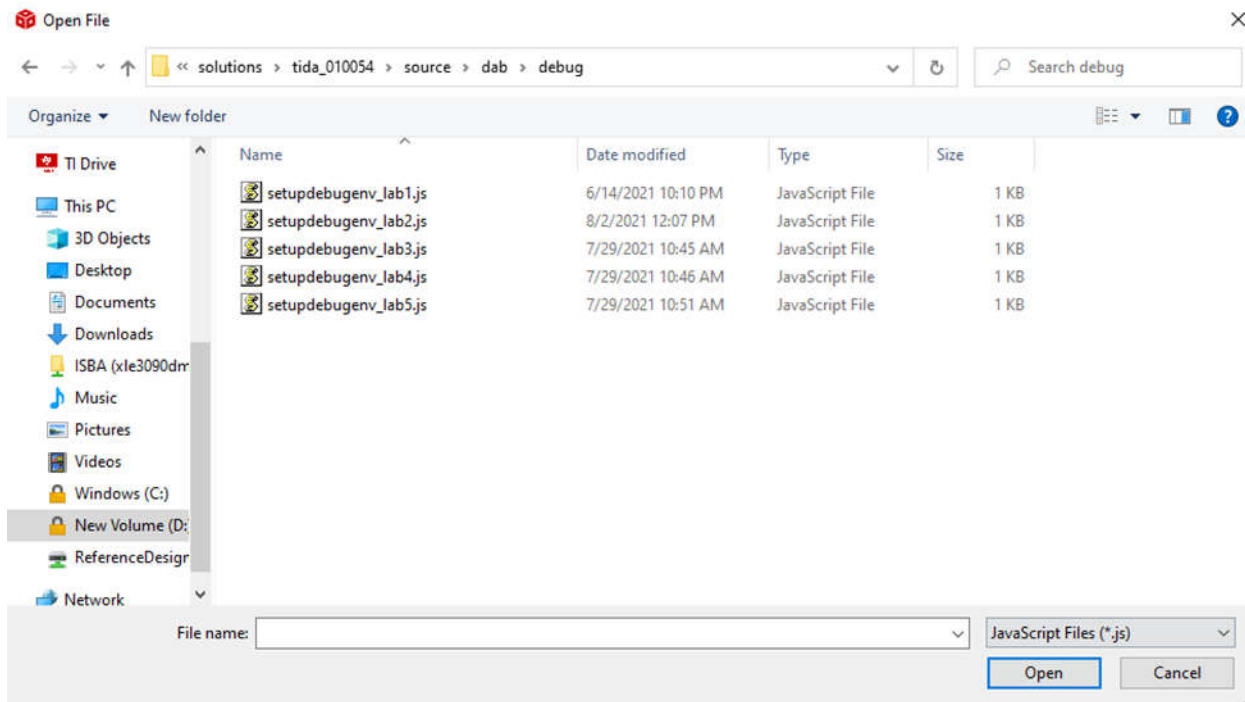


図 4-10. CCS を実行

スクリプトコンソールで JavaScript® setupdebugenv_lab1.js をロードして、必要な変数を [Watch] ウィンドウに表示します。



図 4-11. ラボをロード


図 4-12. ラボを選択

1. スクリプトを実行すると、[図 4-13](#) のように [Watch] ウィンドウに変数が表示されます。

Expression	Type	Value	Address
DAB_buildLevel.buildLevel	enum <unnamed>	openLoopCheck	0x00008004@Data
DAB_revisionStatus.revisionStatus	enum <unnamed>	revisionStatusFAIL	0x00008010@Data
DAB_pwmSwState_pwmSwState	enum <unnamed>	pwmSwState_extendedPhaseShiftControl	0x0000800A@Data
DAB_powerFlowState.powerFlowState	enum <unnamed>	powerFlow_BatteryCharging	0x0000800E@Data
DAB_tripFlag.tripFlag	enum <unnamed>	noTrip	0x00008006@Data
DAB_clearTrip	long	0	0x0000810C@Data
DAB_enableFan	long	0	0x00008110@Data
DAB_enableRelay	long	0	0x0000810E@Data
DAB_pwmPhaseShiftPrimSecRef_pu	float	0.0199999996	0x00008120@Data
DAB_pwmPhaseShiftPrimSec_ns	float	199.999985	0x0000805E@Data
DAB_pwmFrequency_Hz	float	100000.0	0x00008114@Data
DAB_pwmFrequency_Hz	float	100000.0	0x00008114@Data
EPwm1Regs.TBPRD	Register	0x0258	
EPwm3Regs.TBPHS	Register	0x0015FF00	
EPwm1Regs.TZFLG	Register	0x0004	
isr1Ticker	long	6971065	0x0000F328@Data
isr2Ticker	long	697060	0x0000F32A@Data

図 4-13. [Watch] ウィンドウ

2. [Expressions] ウィンドウの右上で、[Continuous refresh] (連続更新) を有効にします。
3. DAB_clearTrip 変数に「1」を書き込み、PWM をイネーブルします。(この変数は、書き込み後の通常状態でゼロにリセットされます。)

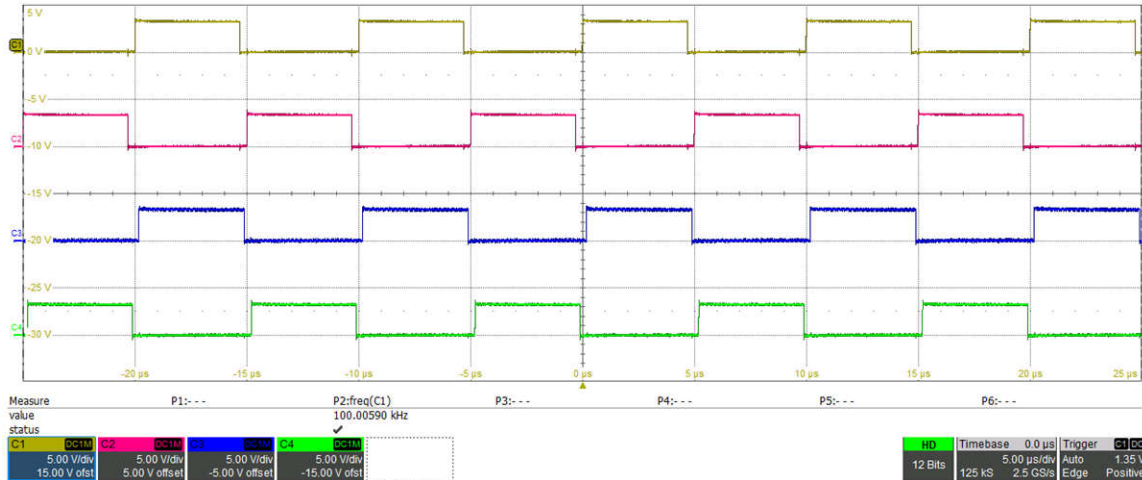
ラボ 1 の合格基準

PWM1A (Q1)、PWM1B (Q2)、PWM3A(Q5)、PWM3B (Q6) にプローブを接続します。

1A と 1B は相補ペアであり、3A は指定された位相シフトで 1A と同期し、位相シフトは変数 DAB_pwmPhaseShiftPrimSecRef_pu によって制御されます。

以下を確認してください。

1. 周波数は 100kHz



PWM1A (黄)、PWM1B (赤)、PWM3A (青)、PWM3B (緑)

図 4-14. 100 kHz PWM

2. ここで、位相シフトを 0.05 → 500ns に変更し、より観測しやすい位相シフトを確認します。

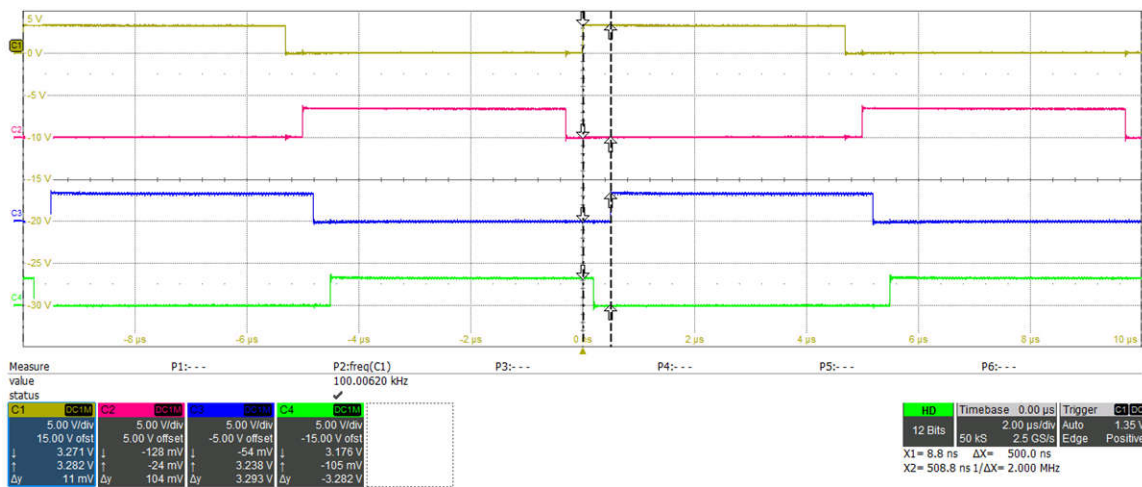
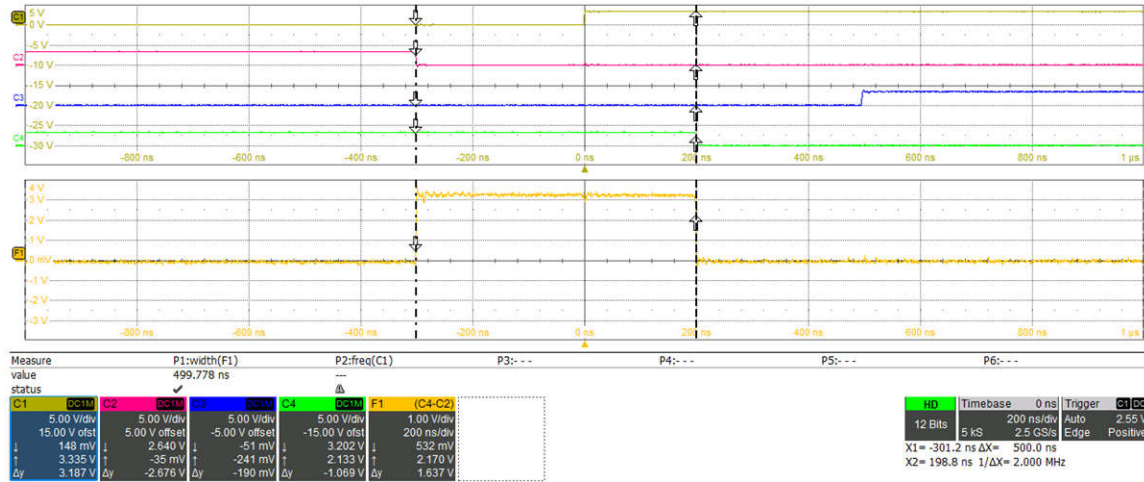


図 4-15. 位相シフト 500ns

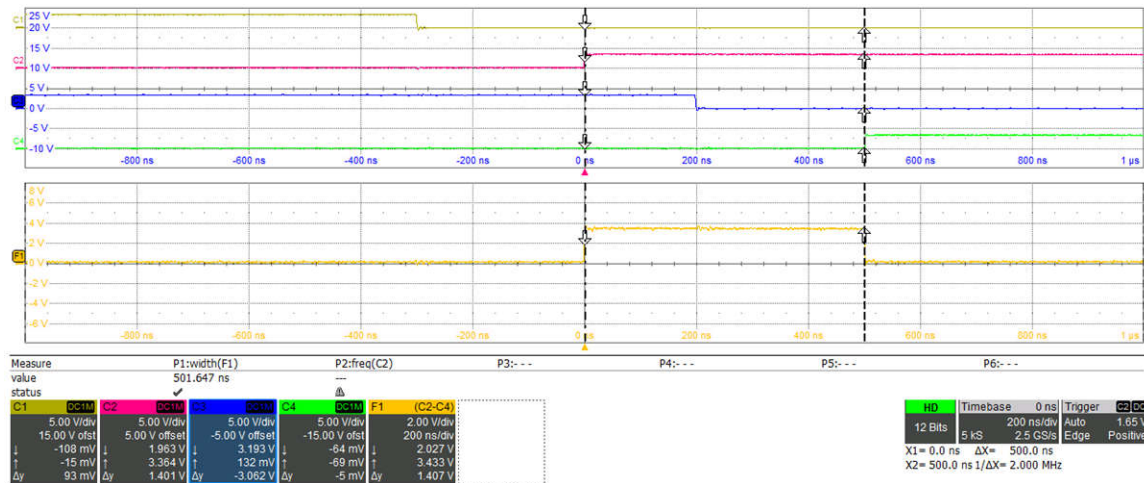
3. オシロスコープで、位相シフトが指定の値と一致していることを確認します。高分解能動作を検証するには、システムクロックと整合しない値を選択します。これは、10ns で割り切れないことを意味します。図 4-16 および 図 4-17 では、オシロスコープを使って位相シフトを測定しており、500ns の設定点で約 500ns、502ns の設定点で約 502ns となっています。約 1~2ns の小さなジッタが測定誤差となる可能性があります。

注意
0.45pu を超える位相シフトで動作させることは推奨しません。



位相シフトは、オシロスコープの演算チャンネルを使用して測定します。オレンジの波形は PWM3B – PWM1B です。この幅は位相シフトに等しくなります。測定された位相シフトは 499.8ns です。

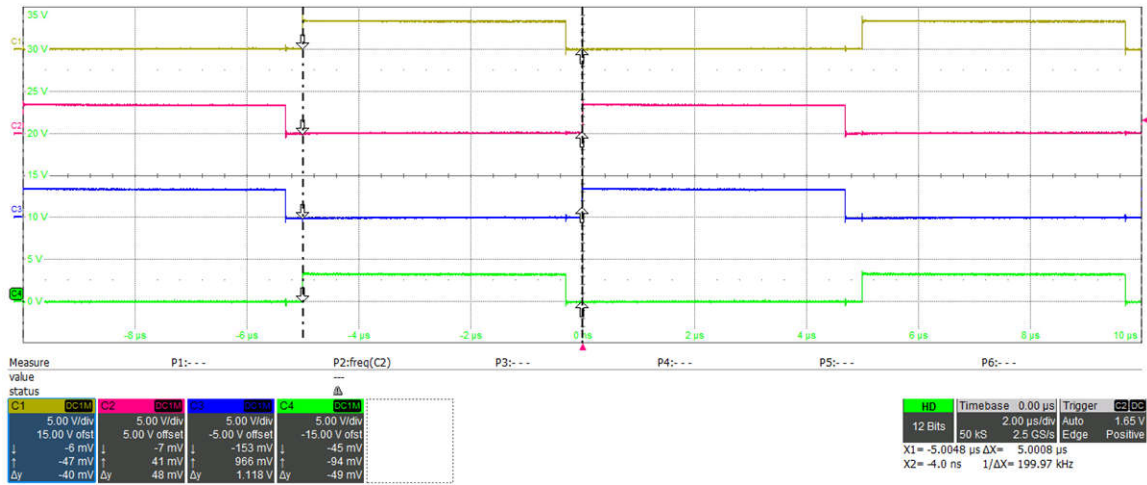
図 4-16. 高分解能の位相シフト 500ns



位相シフトは、オシロスコープの演算チャンネルを使用して測定します。オレンジの波形は PWM3B – PWM1B です。この幅は位相シフトに等しくなります。測定された位相シフトは 501.6 ns です。

図 4-17. 高分解能の位相シフト 502ns

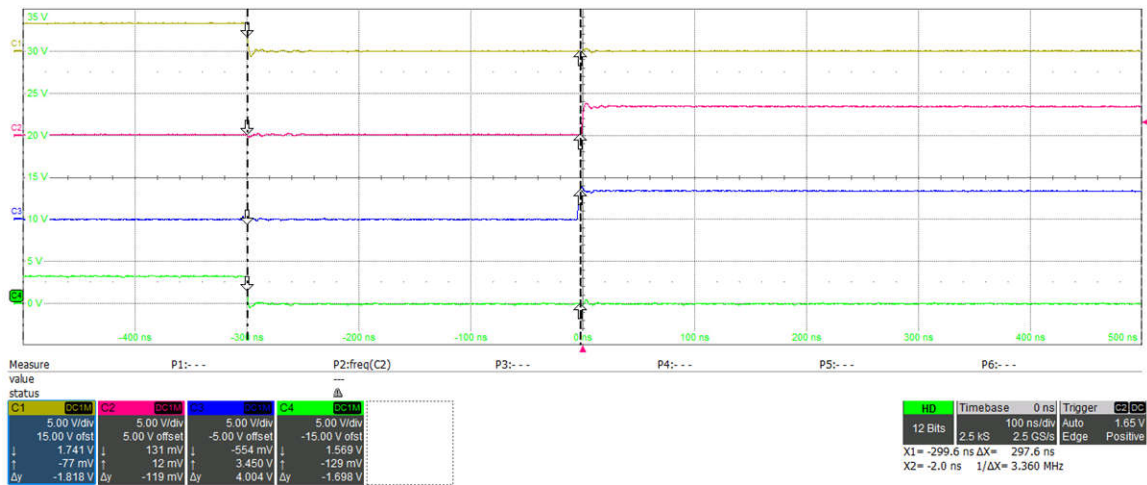
4. PWM プローブを PWM1A、PWM1B、PWM2A、PWM2B に変更します。
 - PWM1A と 2B の同期と同相の確認
 - PWM1B と 2A の同期と同相の確認



PWM1A (黄)、PWM1B (赤)、PWM2A (緑)、PWM2B (青)

図 4-18. PWM 同期

5. 2 次側 PWM の位相シフトが変化しても、これらが同期および同相のままであることを確認します。



PWM1A (黄)、PWM1B (赤)、PWM2A (緑)、PWM2B (青)

図 4-19. 位相シフトと同期した PWM

4.4.2 ラボ 2

ラボ 2 ビルドでは、指定された周波数 (100kHz) と位相シフトを使用して、開ループ形式で基板が動作します。位相シフトは、[Watch] ウィンドウを使用して変更できます。位相シフトは、DAB_pwmPhaseShiftPrimSec_pu 変数によって制御されます。このビルドでは、電力段からの帰還値の検出と、PWM ゲートドライバおよびハードウェア保護機能の動作について検証し、ハードウェアに問題がないことを確認します。また、このビルドでは入出力電圧センシングの較正も実行できます。HW テスト構成については、[セクション 4.2](#) を参照してください。

- ラボ 2 のソフトウェア設定

このビルドでは、settings.h ファイルに以下の定義が設定されています。設定を定義するには、PowerSUITE GUI の [Project Options] ドロップダウンメニューにある、[Lab 2: Open Loop PWM with Protection] (開ループ PWM、保護機能付き) を選択します。

```
#if DAB_LAB == 2
#define DAB_CONTROL_RUNNING_ON C28x_CORE
#define DAB_POWER_FLOW DAB_POWER_FLOW_PRIM_SEC
#define DAB_INCR_BUILD DAB_OPEN_LOOP_BUILD
#define DAB_TEST_SETUP DAB_TEST_SETUP_RES_LOAD
#define DAB_PROTECTION DAB_PROTECTION_ENABLED
#define DAB_SFRA_TYPE DAB_SFRA_VOLTAGE
#if DAB_SFRA_TYPE == DAB_SFRA_CURRENT
#define DAB_SFRA_AMPLITUDE (float32_t)DAB_SFRA_INJECTION_AMPLITUDE_LEVEL3
#else
#define DAB_SFRA_AMPLITUDE (float32_t)DAB_SFRA_INJECTION_AMPLITUDE_LEVEL2
#endif
#endif
```

図 4-20. ラボ 2 のソフトウェア設定

1. CCS で緑色の [Run] ボタンをクリックして、プロジェクトを実行します。
2. スクリプトコンソールで JavaScript setupdebugenv_lab2.js をロードして、必要な変数を [Watch] ウィンドウに表示します。

Expression	Type	Value	Address
DAB_buildLevel.buildLevel	enum <unname...	openLoopCheck	0x00008004@Data
DAB_revisionStatus.revisionStatus	enum <unname...	revisionStatusOK	0x00008010@Data
DAB_pwmSwState_pwmSwState	enum <unname...	pwmSwState_extendedPhaseShiftControl	0x0000800A@Data
DAB_powerFlowState.powerFlowState	enum <unname...	powerFlow_BatteryCharging	0x0000800E@Data
DAB_tripFlag.tripFlag	enum <unname...	noTrip	0x00008006@Data
DAB_clearTrip	long	0	0x0000810C@Data
DAB_enableFan	long	1	0x00008110@Data
DAB_enableRelay	long	1	0x0000810E@Data
DAB_pwmPhaseShiftPrimSecRef_pu	float	0.0199999996	0x00008120@Data
DAB_pwmPhaseShiftPrimSec_pu	float	0.0199999996	0x00008122@Data
DAB_vPrimSensed_Volts	float	400.011322	0x0000803C@Data
DAB_iPrimSensed_Amps	float	1.10083008	0x00008028@Data
DAB_vSecSensed_Volts	float	249.405045	0x00008078@Data
DAB_vBatSensed_Volts	float	249.215363	0x00008086@Data
DAB_iSecSensed_Amps	float	1.61314011	0x0000806A@Data
DAB_iFuseSensed_Amps	float	1.3340832	0x00008052@Data
DAB_pwmFrequency_Hz	float	100000.0	0x00008114@Data
DAB_vSecSensed_pu	float	0.301643372	0x0000807A@Data
DAB_iSecSensed_pu	float	0.0388183594	0x0000806C@Data
isr1Ticker	long	8283494	0x0000F732@Data
isr2Ticker	long	828289	0x0000F734@Data

図 4-21. ラボ 2 [Watch] ビューの設定

3. [Watch] ビューで、DAB_vPrimSensed_Volts、DAB_iPrimSensed_Amps、DAB_vSecSensed_Volts、DAB_iSecSensed_Amps 変数が定期的に更新されているかどうかを確認します。

注

この時点では電力が印加されていないため、これらの変数はゼロに近くなります。

- リレーおよびファンの検証
 - アイドル状態では、補助 12V 電源は約 700mA を消費する必要があります。
 - DAB_enableRelay に「1」を書き込みます。通常はリレーの動作音が聞こえて、消費電流は約 1.14A まで増加する必要があります。
 - DAB_enableFan に「1」を書き込みます。ファンが回転を開始し、消費電流が 1.43A に増加します (ここでは、2 個の CFM6015V-154-362 ファンを使用しています)。
- 電力伝送の検証
 - 低い入力電圧 (たとえば 50V) を印加
 - DAB_clear trip に「1」を書き込み、PWM トリップをクリア
 - 出力に電圧と電流が印加されていることを確認
 - DAB_pwmPhaseShiftPrimSecRef_pu を書き換えることにより位相シフトを変更可能

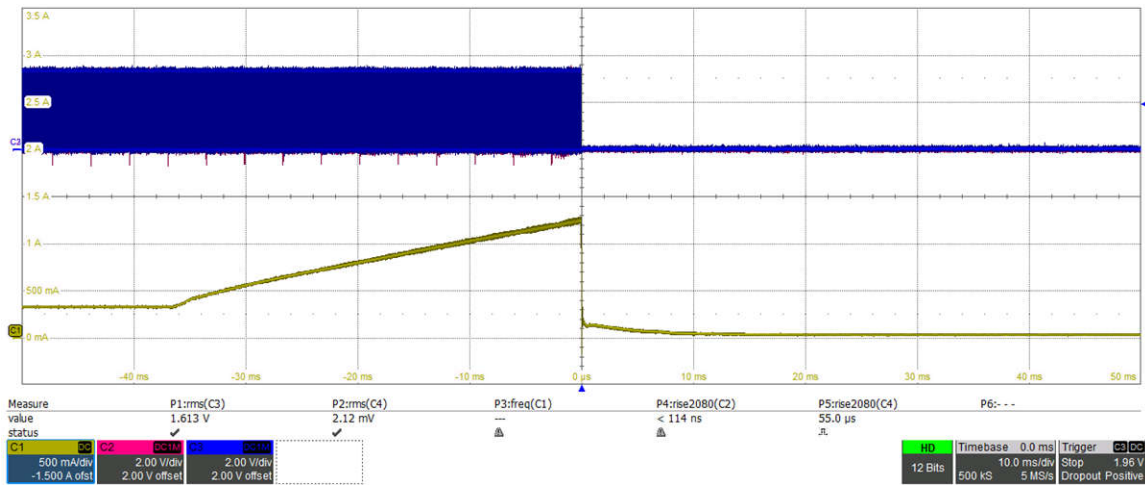
デフォルトでは DAB_pwmPhaseShiftPrimSec_pu 変数は 0.02 に設定されています。この位相シフトを 0.002pu 単位でゆっくりと変化させ、コンバータの出力における電圧の変化を観測します。位相シフトによって、出力電圧が入力電圧よりも高くなる可能性があり、最大印加電圧で MOSFET のブレイクダウンを引き起こす可能性があるため、位相シフトをあまり大きくしないようにしてください。

- 保護機能の検証

実際の高電圧および大電力テストを行う前に、保護機能を検証します。検証は、低電圧 (たとえば 50V 入力) でも実施できます。過電流および過電圧保護の制限は、PowerSUITE GUI で変更できます。図 4-9 を参照してください。

1. 1 次側過電流保護:

- IPRIM_TRIP を 1A に設定
- 50V の入力電圧を接続
- リレーをイネーブル、PWM をクリア
- 位相シフトを段階的に大きくして 1 次側電流を増加
- 1A を超えた後にトリップすることを観察

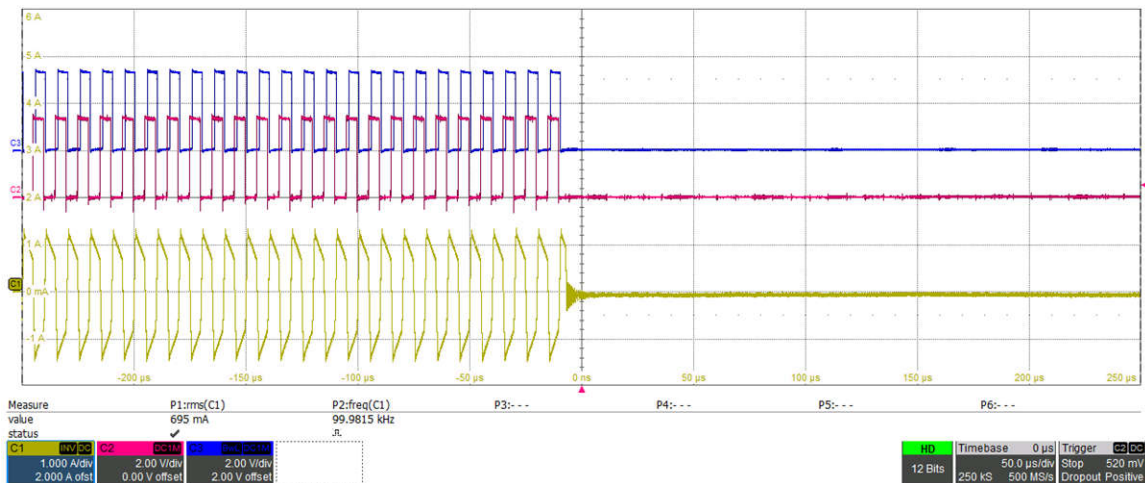


1 次側 - 過電流保護、制限設定 = 1A

図 4-22. ラボ 2 - 1 次側過電流保護

2. 1 次側タンクの過電流保護

- IPRIM_TANK_TRIP を 1.5A に設定
- 50V の入力電圧を接続
- リレーをイネーブル、PWM をクリア
- 位相シフトを段階的に大きくして 1 次側タンク電流を増加
- 1.5A を超えた後にトリップすることを観察



1 次側 - タンク過電流保護、制限設定 = 1.5A

図 4-23. ラボ 2 - 1 次側タンクの過電流保護

3. 2 次側過電流保護

- ISEC_TRIP を 1.5A に設定
- 50V の入力電圧を接続
- リレーをイネーブル、PWM をクリア
- 位相シフトを段階的に大きくして 2 次側電流を増加
- 1.5A を超えた後にトリップすることを観察

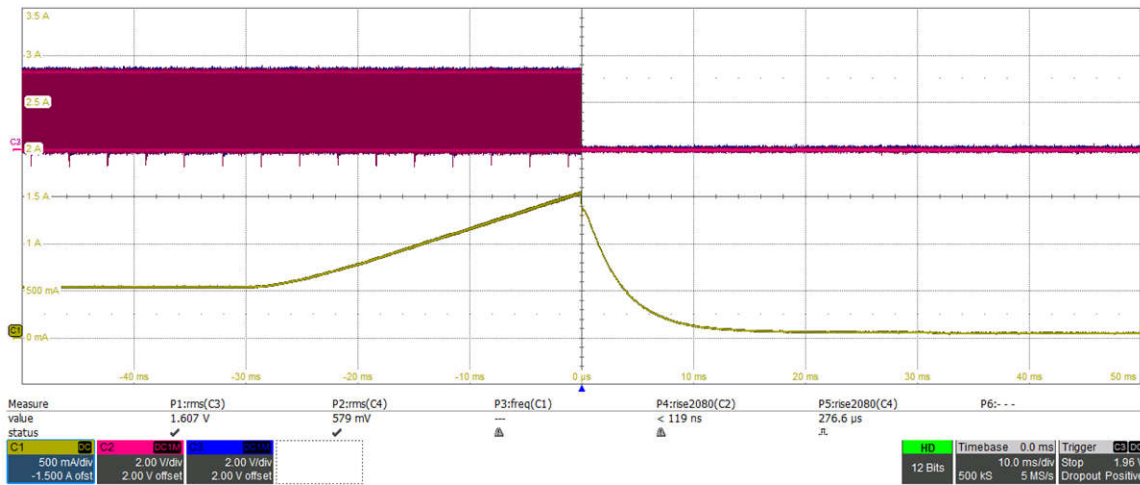


図 4-24. ラボ 2 - 2 次側過電流保護

4. 2 次側過電圧保護

- a. VSEC_TRIP を 40V に設定
- b. 50V の入力電圧を接続
- c. リレーをイネーブル、PWM をクリア
- d. 位相シフトを段階的に大きくして 2 次側電圧を上昇
- e. 40V を超えた後にトリップすることを観察

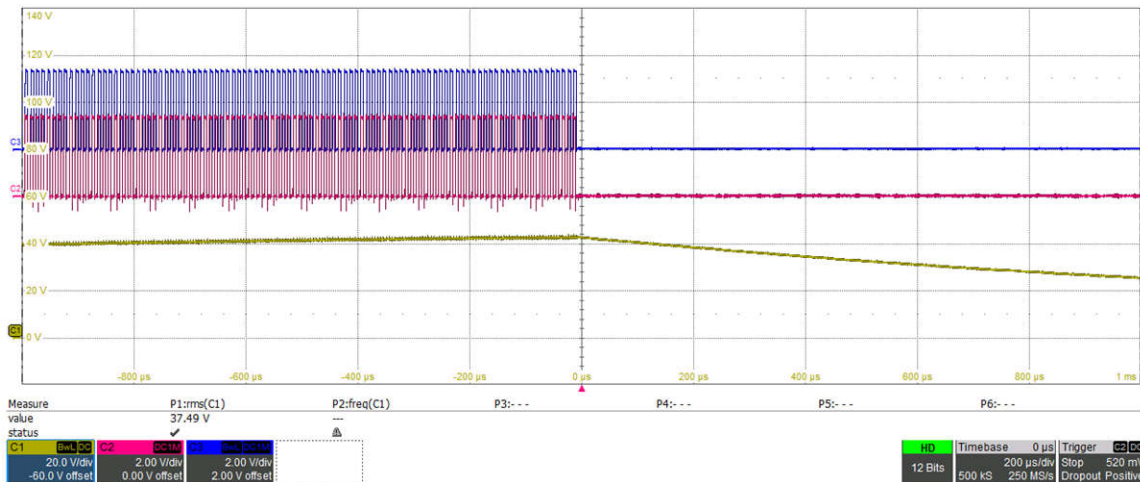


図 4-25. ラボ 2 - 過電圧保護

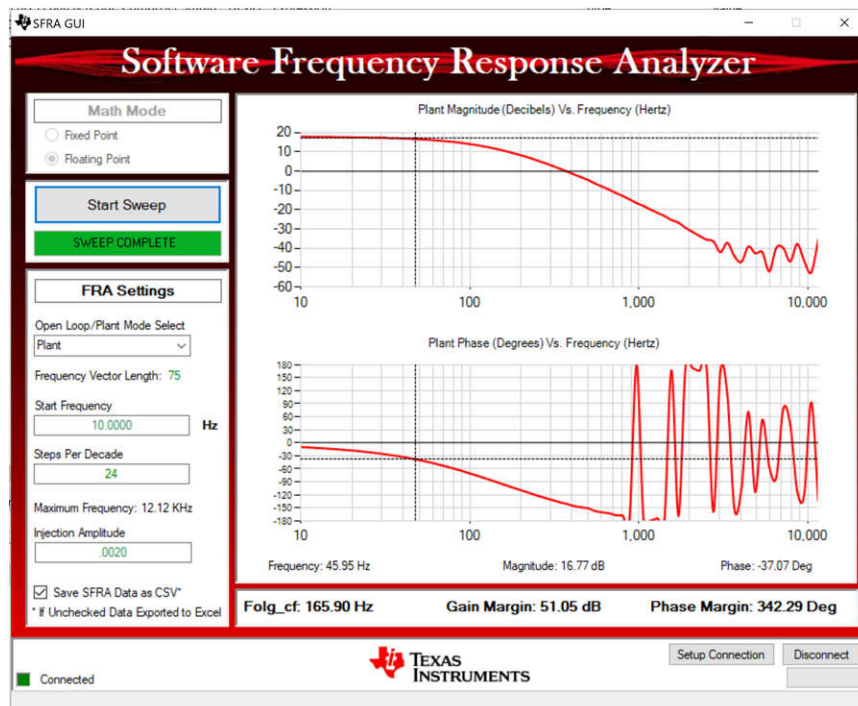
上記の波形は、フォルト イベント中はコンパレータ サブシステムによって PWM が遮断されることを示しています。フォルトの種類は、変数 `DAB_TripFlag` で [Watch] ウィンドウに表示されます。図 4-26 を参照してください。トリップをリセットするには、ドロップダウンメニューで `[noTrip]` を選択し、`DAB_clearTrip` 変数に「1」を書き込んで PWM を再度イネーブルにします。PWM を再度イネーブルにする前に、フォルト状態が解消されていることを確認してください。

Expression	Type	Value	Address
DAB_buildLevel.buildLevel	enum <unnamed>	openLoopCheck	0x00008004@Data
DAB_revisionStatus.revisionStatus	enum <unnamed>	revisionStatusOK	0x00008010@Data
DAB_pwmSwState_pwmSwState	enum <unnamed>	pwmSwState_extendedPhaseShiftControl	0x0000800A@Data
DAB_powerFlowState.powerFlowState	enum <unnamed>	powerFlow_BatteryCharging	0x0000800E@Data
DAB_tripFlag.tripFlag	enum <unnamed>	primOverCurrentTrip	0x00008006@Data
DAB_clearTrip	long	0	0x0000810C@Data
DAB_enableFan	long	1	0x00008110@Data
DAB_enableRelay	long	1	0x0000810E@Data
DAB_pwmPhaseShiftPrimSecRef_pu	float	0.129999995	0x00008120@Data
DAB_pwmPhaseShiftPrimSec_pu	float	0.129999995	0x00008122@Data
DAB_vPrimSensed_Volts	float	49.1062469	0x0000803C@Data
DAB_iPrimSensed_Amps	float	0.0244873054	0x00008028@Data
DAB_vSecSensed_Volts	float	-0.0567718484	0x00008078@Data
DAB_vBatSensed_Volts	float	0.131121814	0x00008086@Data
DAB_iSecSensed_Amps	float	0.00413589505	0x0000806A@Data
DAB_iFuseSensed_Amps	float	1.27593374	0x00008052@Data

図 4-26. [Expressions] ウィンドウのトリップ表示

● 電圧ループに対する SFRA プラントの測定

1. C2000Ware-DigitalPower-SDK キットには SFRA が統合されているので、プラントの応答を測定して、補償器の設計に使用できます。SFRA アイコンをクリックして SFRA を実行します。SFRA GUI が表示されます。
2. SFRA GUI でデバイスのオプションを選択します。たとえば、F280039 の場合は浮動小数点を選択します。[Setup Connection] ボタンをクリックします。ポップアップ ウィンドウで [Boot on Connect] オプションのチェックを外し、適切な COM ポートを選択します。[OK] ボタンをクリックします。SFRA GUI に戻り、[Connect] ボタンをクリックします。
3. SFRA GUI がデバイスに接続します。これで [Start Sweep] ボタンをクリックして、SFRA 掃引を開始できるようになりました。SFRA 掃引が完了するまでには数分かかります。SFRA GUI のプログレス バーを確認したり、UART の動作を示す制御カード裏面の青色 LED の点滅をチェックすることで、動作を監視できます。



テスト条件: $V_{IN} = 800V$, $V_{OUT} = 500V$, $I_{OUT} = 10A$, 位相シフト = $0.047pu$ 。

出力電圧測定におけるノイズと小さなプラント ゲインにより、高い周波数において、位相プロットのノイズが予想されます。

図 4-27. ラボ 2 開電圧ループ テストの SFRA プラントのプロット

4. また、周波数応答データ SFRA.csv は、SFRA データ フォルダ下のプロジェクト フォルダに保存され、SFRA 実行時のタイムスタンプが記録されます。SFRA は、システムの動作範囲をカバーするために、異なる周波数設定が

イントで実行できます。補償器は、これらの測定プロットを使用して、Compensator Designer で設計します。Compensation Designer は、main.syscfg GUI から開くことができます。

ISR1 の内部では、SFRA は位相に小信号の摂動を注入し、検出された出力電圧の変動を観測します。次に示す dab.h ファイル内のコード行は、SFRA 信号の注入と収集を実行します。

```
#else
    DAB_pwmPeriod_pu = DAB_pwmPeriodRef_pu;
    DAB_pwmPhaseShiftPrimSec_pu =
        DAB_SFRA_INJECT(DAB_pwmPhaseShiftPrimSecRef_pu);
#endif

#else
    DAB_SFRA_COLLECT((float32_t*)&DAB_pwmPhaseShiftPrimSec_pu ,
        (float32_t*)&DAB_vSecSensed_pu);
#endif
```

図 4-28. ラボ 2 SFRA 信号注入用コード

• 電流ループに対する SFRA プラントの測定

1. 電流ループの SFRA 測定を開始するには、電圧ループと同じ手順に従います。
2. PowerSUITE GUI の SFRA タブで、SFRA 電流ループを実行する前に [Current] を選択します。

```
#define DAB_SFRA_TYPE DAB_SFRA_CURRENT
#define DAB_SFRA_AMPLITUDE (float32_t)DAB_SFRA_INJECTION_AMPLITUDE_LEVEL3
```

図 4-29. ラボ 2 SFRA 電流ループのコード定義

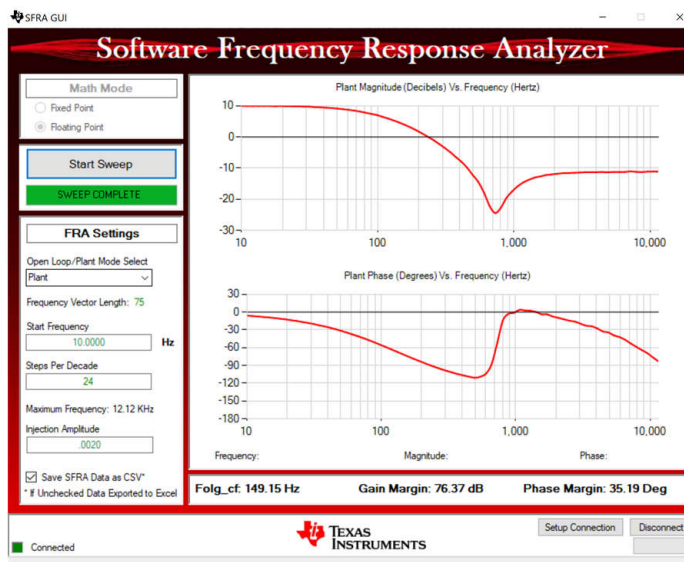
3. ISR1 の内部では、SFRA は位相に小信号の摂動を注入し、検出された出力電流の変動を観測します。次に示す dab.h ファイル内のコード行は、SFRA 信号の注入と収集を実行します。

```
#else
    DAB_pwmPeriod_pu = DAB_pwmPeriodRef_pu;
    DAB_pwmPhaseShiftPrimSec_pu =
        DAB_SFRA_INJECT(DAB_pwmPhaseShiftPrimSecRef_pu);
#endif

#if DAB_SFRA_TYPE != DAB_SFRA_DISABLED
    #if DAB_SFRA_TYPE == DAB_SFRA_CURRENT
        DAB_SFRA_COLLECT((float32_t *)&DAB_pwmPhaseShiftPrimSec_pu,
            (float32_t *)&DAB_iSecSensed_pu);
```

図 4-30. ラボ 2 SFRA 信号注入用コード

4. SFRA GUI からプラントの応答を測定します。開ループ応答とプラント応答は、SFRA.csv という名前のファイルに格納されます。このファイルを使用して、電流ループの補償器を調整します。



テスト条件: $V_{IN} = 800V$ 、 $V_{OUT} = 500V$ 、 $I_{OUT} = 10A$ 、位相シフト = 0.047pu

図 4-31. ラボ 2 開電流ループ テストの SFRA プラントのプロット

4.4.3 ラボ 3

ラボ 3 では、コンバータを 2 次側電圧閉ループ構成 (DAB_vSecSensed_Volts) で動作させます。

このラボでは、電圧モード補償器を実行し、SFRA からプラントの開ループ伝達関数を取得し、補償器設計ツールでプラントの設計補償器を実行します。

Compensation Designer を起動すると、有効な SFRA データファイルの選択を求めるプロンプトが表示されます。ラボ 2 の実行結果から Compensation Designer に SFRA データをインポートし、2 極 2 ゼロの補償器を設計します。この設計の繰り返し中により多くのマージンを確保して、ループが閉じたときにシステムが安定するようにします。以下の係数値は、ソフトウェアでハードコーディングされています。Compensation Designer GUI は、ループの安定性、ゲインマージン、位相マージン、ループの帯域幅に関する情報を提供します。係数は、Compensation Designer GUI で変更できます。

```
#define DAB_GV_2P2Z_A1 ((float32_t) -1.8756666)
#define DAB_GV_2P2Z_A2 ((float32_t) 0.8756666)
#define DAB_GV_2P2Z_B0 (float32_t) 1.4329852)
#define DAB_GV_2P2Z_B1 ((float32_t) -2.7994568)
#define DAB_GV_2P2Z_B2 (float32_t) 1.3664965)
```

- ラボ 3 のテスト構成 (閉電圧ループ - 2 次側)

PowerSUITE GUI の [Project Options] ドロップダウン メニューにある、[Lab 3:Closed Loop Voltage with Resistive Load] (抵抗性負荷での閉ループ電圧) を選択して、プロジェクトをコンパイルします。必ず、電流と電圧の制限値が動作条件に従って設定されているようにします。

```
#if DAB_LAB == 3
#define DAB_CONTROL_RUNNING_ON C28X_CORE
#define DAB_POWER_FLOW DAB_POWER_FLOW_PRIM_SEC
#define DAB_INCR_BUILD DAB_CLOSED_LOOP_BUILD
#define DAB_TEST_SETUP DAB_TEST_SETUP_RES_LOAD
#define DAB_PROTECTION DAB_PROTECTION_ENABLED
#define DAB_CONTROL_MODE DAB_VOLTAGE_MODE
#define DAB_SFRA_TYPE 2
#define DAB_SFRA_AMPLITUDE (float32_t)DAB_SFRA_INJECTION_AMPLITUDE_LEVEL2
#endif
```

電圧閉ループを実行するには、次の手順を使用します。

1. CCS で緑色の [Run] ボタンをクリックして、プロジェクトを実行します。
2. スクリプトコンソールで JavaScript `setupdebugenv_lab3.js` をロードして、必要な変数を [Watch] ウィンドウに表示します。

Expression	Type	Value	Address
DAB_buildLevel.buildLevel	enum <unname...	closedLoopCheck_Voltage	0x00008004@Data
DAB_revisionStatus.revisionStatus	enum <unname...	revisionStatusOK	0x00008010@Data
DAB_pwmSwState_pwmSwState	enum <unname...	pwmSwState_extendedPhaseShiftControl	0x0000800A@Data
DAB_powerFlowState.powerFlowState	enum <unname...	powerFlow_BatteryCharging	0x0000800E@Data
DAB_pwmFrequency_Hz	float	100000.0	0x00008114@Data
DAB_pwmPhaseShiftPrimSec_pu	float	0.0199999996	0x00008122@Data
DAB_tripFlag.tripFlag	enum <unname...	noTrip	0x00008006@Data
DAB_clearTrip	long	0	0x0000810C@Data
DAB_enableFan	long	1	0x00008110@Data
DAB_enableRelay	long	1	0x0000810E@Data
DAB_closeGvLoop	long	0	0x0000810A@Data
DAB_vSecRef_Volts	float	50.0	0x00008080@Data
DAB_vPrimSensed_Volts	float	50.1292953	0x0000803C@Data
DAB_iPrimSensed_Amps	float	0.032617189	0x00008028@Data
DAB_vSecSensed_Volts	float	0.0252319332	0x00008078@Data
DAB_vBatSensed_Volts	float	-0.0146112442	0x00008086@Data
DAB_iSecSensed_Amps	float	-0.00286331191	0x0000806A@Data
DAB_iFuseSensed_Amps	float	1.22160268	0x00008052@Data
isr1Ticker	long	2892989	0x0000F732@Data
isr2Ticker	long	289284	0x0000F734@Data

図 4-32. ラボ 3 - [Watch] ビューの設定

- DAB_enableFan と DAB_enableRelay に「1」を書き込んで、ファンとリレーを有効にします。
- DAB_clearTrip 変数に「1」を書き込み、PWM をイネーブルします。
- [Watch] ビューで、DAB_vPrimSensed_Volts、DAB_iPrimSensed_Amps、DAB_vSecSensed_Volts、DAB_iSecSensed_Amps 変数が定期的に更新されているかどうかを確認します。
- DAB_vSecRef_Volts に書き込み、出力電圧を設定します (この例では 50Vdc)。
- DAB_closeGvLoop 変数に「1」を書き込み、閉ループ動作を有効にします。コントローラは、動作条件に応じて位相シフトを自動的に調整し、DAB_vSecRef_Volts の電圧と一致するように 2 次側出力電圧を生成します。

注

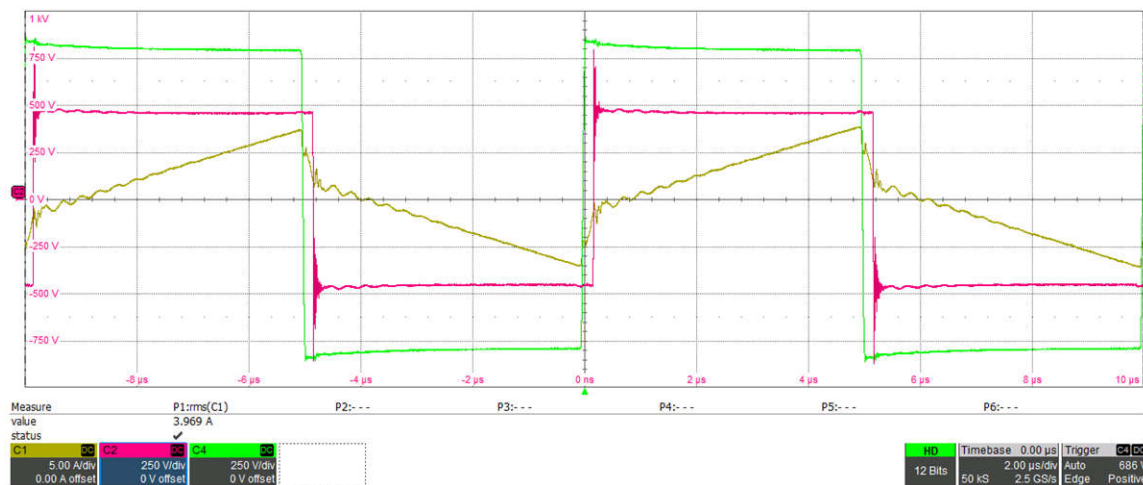
このソフトウェアでは、安全上の注意として最大位相シフトが 0.13 に制限されています。1 次側電圧を調整して、位相シフトの制限内に維持しながら、必要な 2 次側電圧を生成します。

- 入力 VPRIM DC 電圧をゆっくりと上昇させ、それに応じて DAB_vSecRef_volts を調整して、必要な動作ポイントに到達します。
- DAB_vSecRef_volts を 400V から 500V まで変化させて閉ループ動作をテストすると、DAB_vSecSensed_volts がこのコマンド リファレンスに追従することを確認できます。

Expression	Type	Value	Address
DAB_buildLevel.buildLevel	enum <unname...	closedLoopCheck_Voltage	0x00008004@Data
DAB_revisionStatus.revisionStatus	enum <unname...	revisionStatusOK	0x00008010@Data
DAB_pwmSwState_pwmSwState	enum <unname...	pwmSwState_singlePhaseShiftControl	0x0000800A@Data
DAB_powerFlowState.powerFlowState	enum <unname...	powerFlow_BatteryCharging	0x0000800E@Data
DAB_pwmFrequency_Hz	float	100000.0	0x00008114@Data
DAB_pwmPhaseShiftPrimSec_pu	float	-0.00698885322	0x00008122@Data
DAB_tripFlag.tripFlag	enum <unname...	noTrip	0x00008006@Data
DAB_clearTrip	long	0	0x0000810C@Data
DAB_enableFan	long	1	0x00008110@Data
DAB_enableRelay	long	1	0x0000810E@Data
DAB_closeGvLoop	long	1	0x0000810A@Data
DAB_vSecRef_Volts	float	450.0	0x00008080@Data
DAB_vPrimSensed_Volts	float	802.068726	0x0000803C@Data
DAB_iPrimSensed_Amps	float	2.7235353	0x00008028@Data
DAB_vSecSensed_Volts	float	449.89798	0x00008078@Data
DAB_vBatSensed_Volts	float	449.754761	0x00008086@Data
DAB_iSecSensed_Amps	float	4.64485645	0x0000806A@Data
DAB_iFuseSensed_Amps	float	1.31840086	0x00008052@Data
isr1Ticker	long	49549774	0x0000F732@Data
isr2Ticker	long	4954574	0x0000F734@Data

図 4-33. ラボ 3 - 閉電圧ループの [Expressions] ウィンドウ

10. 制御方式は、DAB_pwmSwState_pwmSwState ドロップダウンで変数を選択することで、単一位相シフト SPS と拡張位相シフト EPS の間で変更できます。

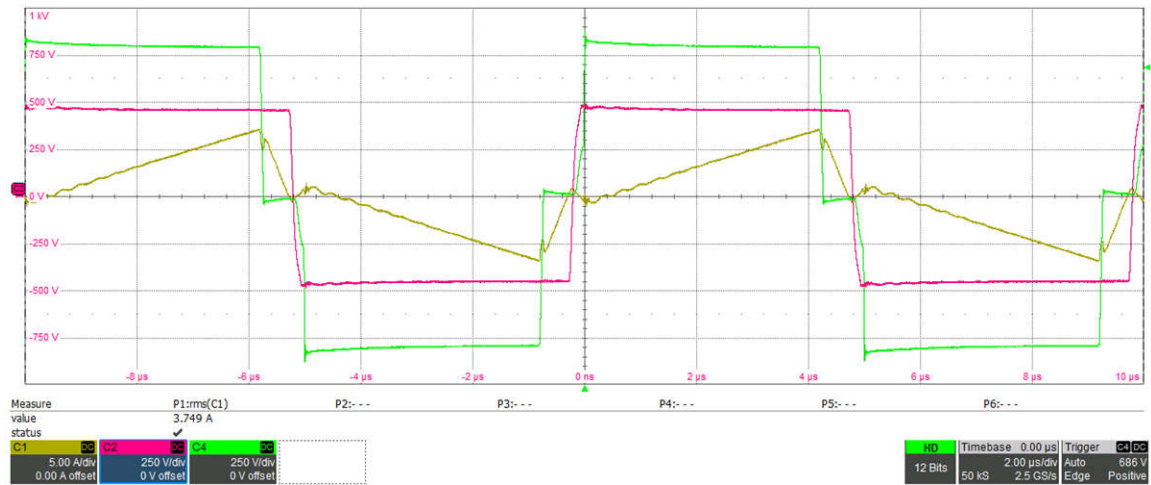


1 次側スイッチ ノード電圧 (緑)、2 次側スイッチ ノード電圧 (赤)、インダクタ電流 (黄)

テスト条件: $V_{IN} = 800\text{ V}$ 、 $V_{OUT} = 450\text{ V}$ 、 $I_{OUT} = 6.5\text{ A}$

図 4-34. ラボ 3 - 単一位相シフト制御 (SPS) の波形

図 4-34 は、この条件で SPS 制御を使用すると、2 次側がハード スイッチングすることを示しています。



1 次側スイッチ ノード電圧 (緑)、2 次側スイッチ ノード電圧 (赤)、インダクタ電流 (黄)

テスト条件: $V_{IN} = 800 \text{ V}$ 、 $V_{OUT} = 450 \text{ V}$ 、 $I_{OUT} = 6.5 \text{ A}$

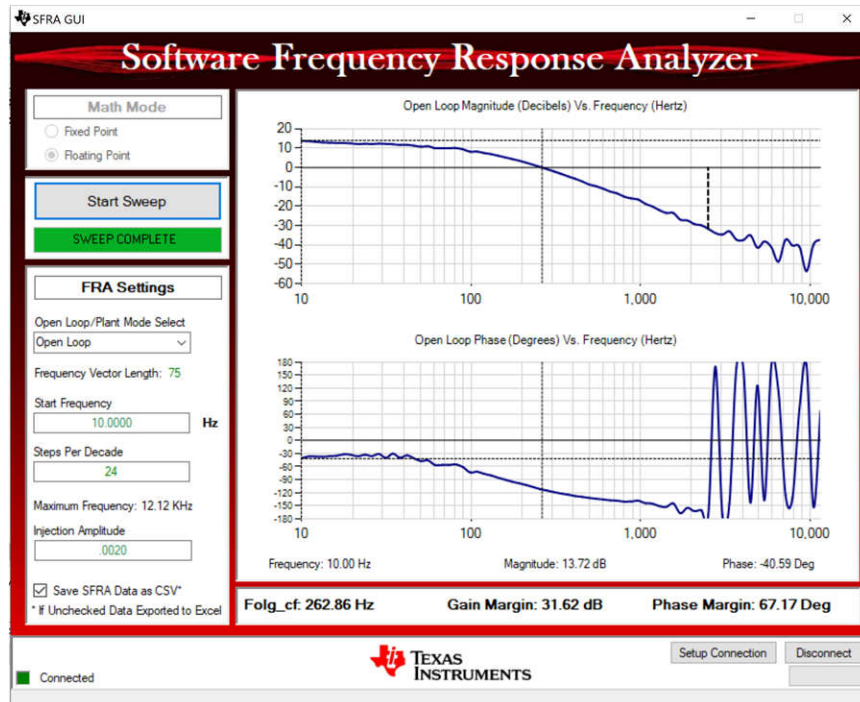
図 4-35. ラボ 3 - 拡張位相シフト制御 (EPS) の波形

図 4-35 を見ると、EPS 制御では、1 次側の位相シフトが拡大していることがわかります。ここでは、1 次側と 2 次側の両方がソフト スイッチングになっています。

• 閉ループ電圧の周波数応答

1. SFRA アイコンをクリックして SFRA を実行します。SFRA GUI が表示されます。
2. SFRA GUI でデバイスのオプションを選択します。たとえば、F280039 の場合は浮動小数点を選択します。
[Setup Connection] ボタンをクリックします。ポップアップ ウィンドウで [Boot on Connect] オプションのチェックを外し、適切な COM ポートを選択します。[OK] ボタンをクリックします。SFRA GUI に戻り、[Connect] ボタンをクリックします。
3. SFRA GUI がデバイスに接続します。これで [Start Sweep] ボタンをクリックして、SFRA 掃引を開始できるようになりました。SFRA 掃引が完了するまでには数分かかります。SFRA GUI のプログレス バーを確認したり、UART の動作を示す制御カード裏面の青色 LED の点滅をチェックすることで、動作を監視できます。

図 4-36 のボード線図は、DF22 補償器を使用してキャプチャしたものです。



テスト条件: $V_{IN} = 800V$ 、 $V_{OUT} = 500V$ 、 $I_{OUT} = 10A$ 、SFRA 振幅 = 0.002

図 4-36. ラボ 3 - 閉電圧ループの SFRA 開ループプロット

4.4.4 ラボ 4

- ラボ 4 のテスト構成 (閉電流ループ - Isec)

PpowerSUITE GUI の [Project Options] ドロップダウン メニューにある、[Lab 4:Closed Loop Current with Resistive Load] (抵抗性負荷での閉ループ電圧) を選択して、プロジェクトをコンパイルします。必ず、電流と電圧の制限値が動作条件に従って設定されているようにします。

```
#if DAB_LAB == 4
#define DAB_CONTROL_RUNNING_ON C28X_CORE
#define DAB_POWER_FLOW DAB_POWER_FLOW_PRIM_SEC
#define DAB_INCR_BUILD DAB_CLOSED_LOOP_BUILD
#define DAB_TEST_SETUP DAB_TEST_SETUP_RES_LOAD
#define DAB_PROTECTION DAB_PROTECTION_ENABLED
#define DAB_CONTROL_MODE DAB_CURRENT_MODE
#define DAB_SFRA_TYPE 1
#define DAB_SFRA_AMPLITUDE (float32_t)DAB_SFRA_INJECTION_AMPLITUDE_LEVEL1
#endif
```

- CCS で緑色の [Run] ボタンをクリックして、プロジェクトを実行します。
- スクリプトコンソールで JavaScript `setupdebugenv_lab4.js` をロードして、必要な変数を [Watch] ウィンドウに表示します。

Expression	Type	Value	Address
DAB_powerFlowState.powerFlowState	enum <unnamed>	powerFlow_BatteryCharging	0x0000800E@Data
DAB_pwmFrequency_Hz	float	100000.0	0x00008114@Data
DAB_pwmPhaseShiftPrimSec_pu	float	0.0199999996	0x00008122@Data
DAB_tripFlag.tripFlag	enum <unnamed>	noTrip	0x00008006@Data
DAB_clearTrip	long	0	0x0000810C@Data
DAB_enableFan	long	1	0x00008110@Data
DAB_enableRelay	long	1	0x0000810E@Data
DAB_closeGiLoop	long	0	0x00008108@Data
DAB_iSecRef_Amps	float	1.0	0x00008134@Data
DAB_vPrimSensed_Volts	float	49.1062469	0x0000803C@Data
DAB_iPrimSensed_Amps	float	0.032617189	0x00008028@Data
DAB_vSecSensed_Volts	float	-0.100927733	0x00008078@Data
DAB_vBatSensed_Volts	float	0.0729446411	0x00008086@Data
DAB_iSecSensed_Amps	float	0.00509033212	0x0000806A@Data
DAB_iFuseSensed_Amps	float	1.29514766	0x00008052@Data
isr1Ticker	long	6646069	0x0000F638@Data
isr2Ticker	long	664562	0x0000F63A@Data

図 4-37. ラボ 4 [Watch] ビューの設定

- DAB_enableFan と DAB_enableRelay に「1」を書き込んで、ファンとリレーを有効にします。
- DAB_clearTrip 変数に「1」を書き込み、PWM をイネーブルします。
- [Watch] ビューで、DAB_vPrimSensed_volts、DAB_iPrimSensed_Amps、DAB_vSecSensed_volts、DAB_iSecSensed_Amps 変数が定期的に更新されているかどうかを確認します。
- DAB_iSecRef_Amps に書き込むことで、出力電流を設定します (この例では 1A_{dc})。
- DAB_closeGiLoop 変数に「1」を書き込み、閉ループ動作を有効化します。コントローラは、動作条件に応じて位相シフトを自動的に調整し、DAB_iSecRef_Amps の電流と一致するように 2 次側出力電流を生成します。

注

このソフトウェアでは、安全上の注意として、最大位相シフトは 0.13 に制限されています。1 次側電圧を調整して、位相シフトの制限内に維持しながら、必要な 2 次側電流を生成してください。

- ここで、入力 VPRIM DC 電圧をゆっくりと上昇させ、それに応じて DAB_iSecRef_Amps を調節して、必要な動作ポイントに到達します。

Expression	Type	Value	Address
DAB_powerFlowState.powerFlowState	enum <unnamed>	powerFlow_BatteryCharging	0x0000800E@Data
DAB_pwmFrequency_Hz	float	100000.0	0x00008114@Data
DAB_pwmPhaseShiftPrimSec_pu	float	0.0318166986	0x00008122@Data
DAB_tripFlag.tripFlag	enum <unnamed>	noTrip	0x00008006@Data
DAB_clearTrip	long	0	0x0000810C@Data
DAB_enableFan	long	1	0x00008110@Data
DAB_enableRelay	long	1	0x0000810E@Data
DAB_closeGilLoop	long	1	0x00008108@Data
DAB_iSecRef_Amps	float	5.0	0x00008134@Data
DAB_vPrimSensed_Volts	float	800.022644	0x0000803C@Data
DAB_iPrimSensed_Amps	float	3.45742202	0x00008028@Data
DAB_vSecSensed_Volts	float	514.548523	0x00008078@Data
DAB_vBatSensed_Volts	float	514.055481	0x00008086@Data
DAB_iSecSensed_Amps	float	4.9913888	0x0000806A@Data
DAB_iFuseSensed_Amps	float	1.32975698	0x00008052@Data
isr1Ticker	long	19356168	0x0000F638@Data
isr2Ticker	long	1935466	0x0000F63A@Data

図 4-38. ラボ 4 - 閉電流ループの [Expressions] ウィンドウ

注意

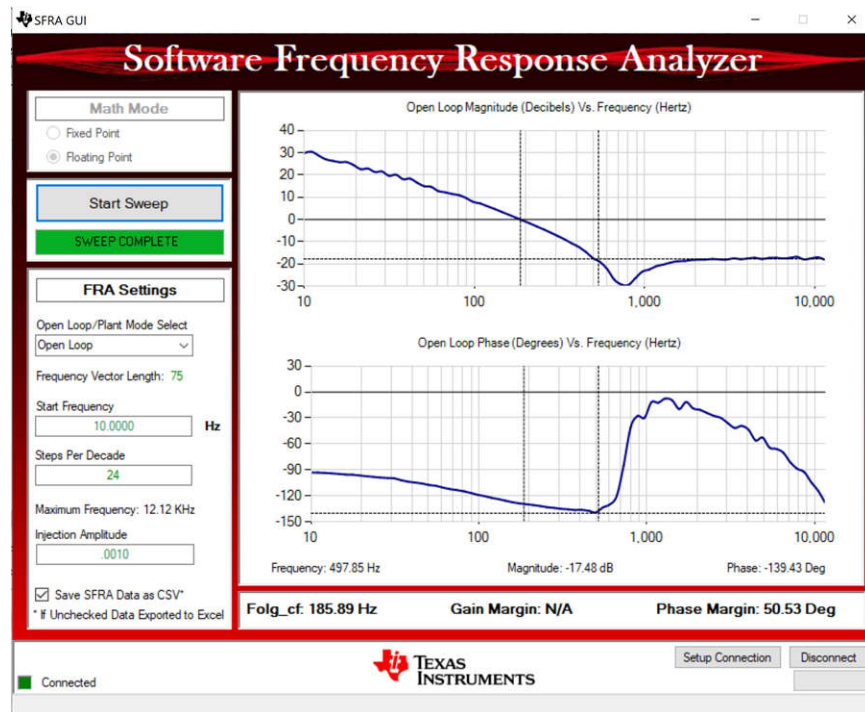
出力負荷に応じて、2 次側電流が安全な値に制限されるようにします。負荷のインピーダンスが高いと、危険な 2 次側電圧が発生し、ボードが破損する可能性があります。2 次側過電圧保護をイネーブルにして、さらに、スレッシュホールドが安全な値に設定されていることを確認します。

```
#define DAB_PROTECTION DAB_PROTECTION_ENABLED
#define DAB_VSEC_TRIP_LIMIT ((float32_t)500)
#define DAB_BOARD_PROTECTION_VSEC_OVERVOLTAGE 1
```

閉ループ電流の周波数応答

1. SFRA アイコンをクリックして SFRA を実行します。SFRA GUI が表示されます。
2. SFRA GUI でデバイスのオプションを選択します。たとえば、F280039 の場合は浮動小数点を選択します。[Setup Connection] ボタンをクリックします。ポップアップ ウィンドウで [Boot on Connect] オプションのチェックを外し、適切な COM ポートを選択します。[OK] ボタンをクリックします。SFRA GUI に戻り、[Connect] をクリックします。
3. SFRA GUI がデバイスに接続します。これで [Start Sweep] をクリックして、SFRA 掃引を開始できるようになりました。SFRA 掃引が完了するまでには数分かかります。SFRA GUI のプログレス バーを確認したり、UART の動作を示す制御カード裏面の青色 LED の点滅をチェックすることで、動作を監視できます。

図 4-39 のプロットは、PI 補償器 (ゲイン 0.5) を使用してキャプチャしたものです。



テスト条件: $V_{IN} = 800V$, $V_{OUT} = 500V$, $I_{OUT} = 10A$, SFRA 振幅 = 0.002

図 4-39. ラボ 4 閉電流ループの SFRA 開ループのプロット

```
#define DAB_GI_KP (float32_t) 0.5
#define DAB_GI_KI (float32_t) 0.0063030
#define DAB_GI_UMAX (float32_t) 0.13
#define DAB_GI_UMIN (float32_t) -0.13
#define DAB_GI_IMAX (float32_t) 2.0
#define DAB_GI_IMIN (float32_t) -2.0
```

4.4.5 ラボ 5

図 4-40 に、ラボ 5 (開ループ電圧 - 逆電力フロー) のテスト構成を示します。

この構成では、DC 電源を 2 次側に接続し、抵抗性負荷を 1 次側に接続します。

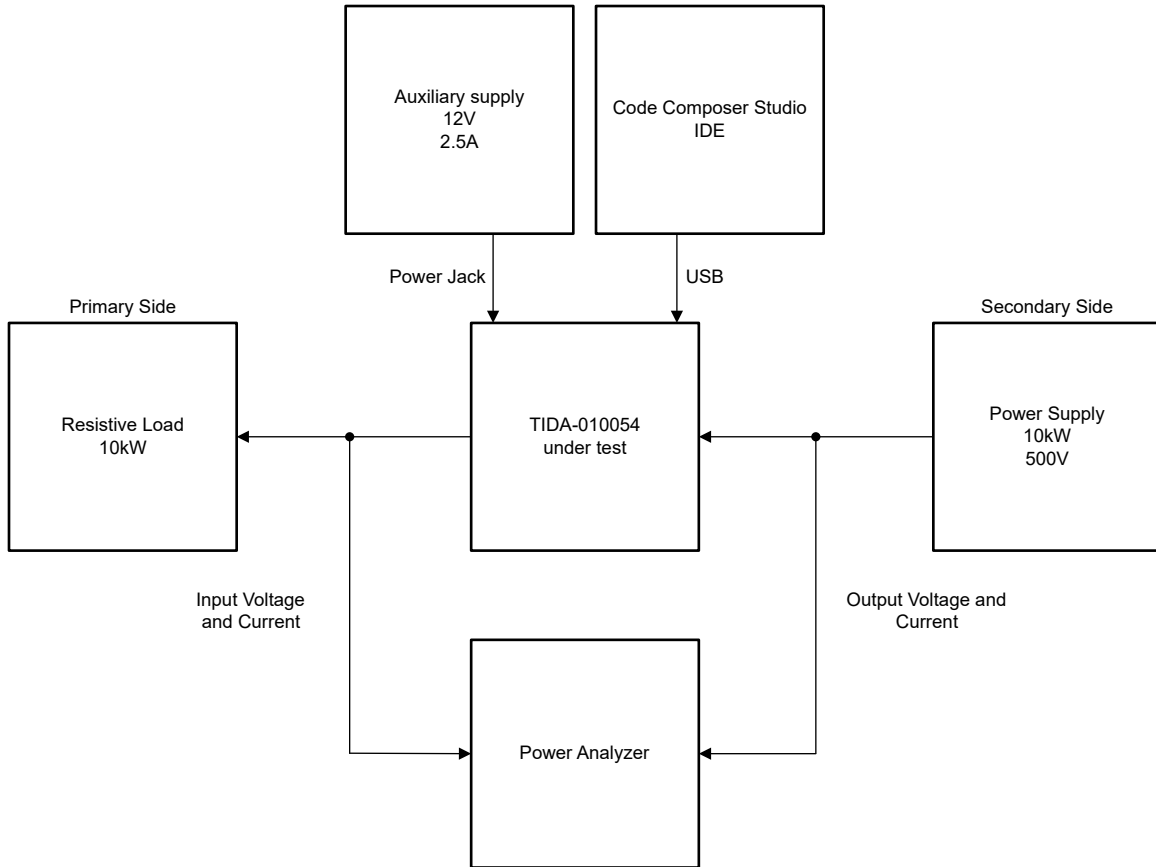


図 4-40. ラボ 5 のテスト構成

PowerSUITE GUI の [Project Options] ドロップダウンメニューにある [Lab 5 :Open Loop PWM, Sec to Prim Power Flow] (開ループ PWM、2 次側から 1 次側への電力フロー) を選択してプロジェクトをコンパイルします。必ず、電流と電圧の制限値が動作条件に従って設定されているようにします。

```
#if DAB_LAB == 5
#define DAB_CONTROL_RUNNING_ON C28X_CORE
#define DAB_POWER_FLOW DAB_POWER_FLOW_SEC_PRI
#define DAB_INCR_BUILD DAB_OPEN_LOOP_BUILD
#define DAB_CONTROL_MODE DAB_VOLTAGE_MODE
#define DAB_TEST_SETUP DAB_TEST_SETUP_RES_LOAD
#define DAB_PROTECTION DAB_PROTECTION_ENABLED
#define DAB_SFRA_TYPE 2
#define DAB_SFRA_AMPLITUDE (float32_t)DAB_SFRA_INJECTION_AMPLITUDE_LEVEL2
#endif
```

1. CCS で緑色の [Run] ボタンをクリックして、プロジェクトを実行します。
2. スクリプトコンソールで JavaScript setupdebugenv_lab5.js をロードして、必要な変数を [Watch] ウィンドウに表示します。

Expression	Type	Value	Address
DAB_buildLevel.buildLevel	enum <unnamed>	openLoopCheck	0x00008004@Data
DAB_revisionStatus.revisionStatus	enum <unnamed>	revisionStatusOK	0x00008010@Data
DAB_pwmSwState_pwmSwState	enum <unnamed>	pwmSwState_extendedPhaseShiftControl	0x0000800A@Data
DAB_powerFlowState.powerFlowState	enum <unnamed>	powerFlow_BatteryDischarging	0x0000800E@Data
DAB_tripFlag.tripFlag	enum <unnamed>	noTrip	0x00008006@Data
DAB_clearTrip	long	0	0x0000810C@Data
DAB_enableFan	long	1	0x00008110@Data
DAB_enableRelay	long	1	0x0000810E@Data
DAB_pwmFrequency_Hz	float	100000.0	0x00008114@Data
DAB_pwmPhaseShiftPrimSec_pu	float	-0.0199999996	0x00008120@Data
DAB_vPrimSensed_Volts	float	-2.0460937	0x0000803C@Data
DAB_iPrimSensed_Amps	float	0.0244628917	0x00008028@Data
DAB_vSecSensed_Volts	float	49.8353882	0x00008078@Data
DAB_vBatSensed_Volts	float	49.9160156	0x00008086@Data
DAB_iSecSensed_Amps	float	0.00222702022	0x0000806A@Data
DAB_iFuseSensed_Amps	float	1.28746212	0x00008052@Data
DAB_pwmPhaseShiftPrimSec_pu	float	-0.0199999996	0x00008122@Data

図 4-41. ラボ 5 - [Watch] ビュー

- DAB_enableFan と DAB_enableRelay に「1」を書き込んで、ファンとリレーを有効にします。
- DAB_clearTrip 変数に「1」を書き込み、PWM をイネーブルします。
- DAB_pwmPhaseShiftPrimSec_pu に書き込んで、位相シフトを 0.002pu 単位でゆっくりと変化させ、コンバータの出力における電圧の変化を観測します。

注

逆電力フローでは、位相シフト値に負の符号が必要です。

- 電圧を上げる前に、1 次側過電圧保護を検証します。
- VPRIM_TRIP を 50V に設定します。
- 位相シフトをゆっくりと (負の方向に) 増加させ、電圧が 50V に達するとトリップが発生します。

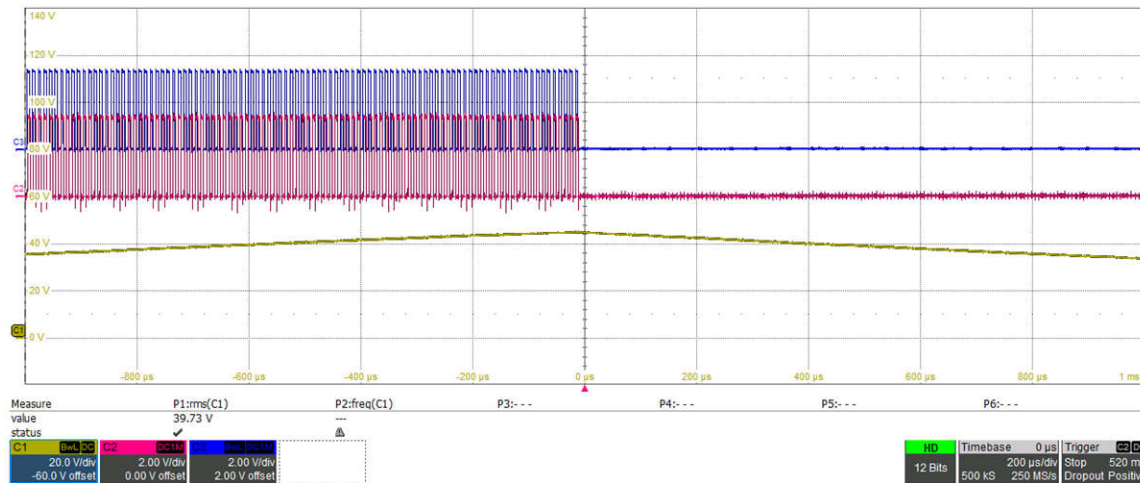


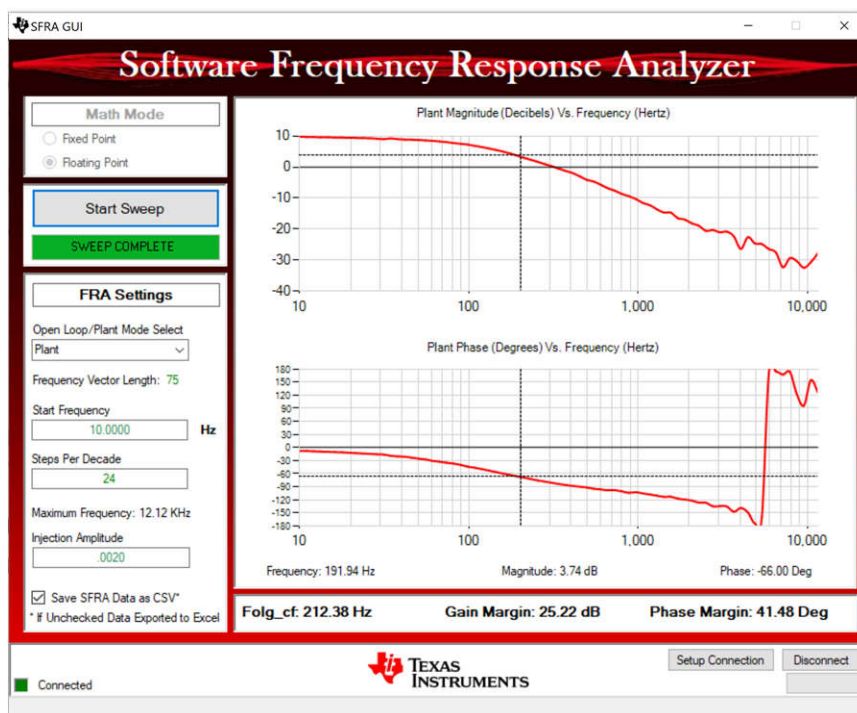
図 4-42. ラボ 5 - 1 次側過電圧保護

- 過電圧保護が動作していることを確認した後、VPRIM_TRIP を 1000V に戻します。
- これで、2 次側の電圧をゆっくりと上昇させ、位相シフトを変化させて、1 次側の電圧と電流を観測できるようになります。

Expression	Type	Value	Address
DAB_buildLevel.buildLevel	enum <unnamed>	openLoopCheck	0x00008004@Data
DAB_revisionStatus.revisionStatus	enum <unnamed>	revisionStatusOK	0x00008010@Data
DAB_pwmSwState_pwmSwState	enum <unnamed>	pwmSwState_singlePhaseShiftControl	0x0000800A@Data
DAB_powerFlowState.powerFlowState	enum <unnamed>	powerFlow_BatteryDischarging	0x0000800E@Data
DAB_tripFlag.tripFlag	enum <unnamed>	noTrip	0x00008006@Data
DAB_clearTrip	long	0	0x0000810C@Data
DAB_enableFan	long	1	0x00008110@Data
DAB_enableRelay	long	1	0x0000810E@Data
DAB_pwmFrequency_Hz	float	100000.0	0x00008114@Data
DAB_pwmPhaseShiftPrimSecRef_pu	float	-0.016000008	0x00008120@Data
DAB_vPrimSensed_Volts	float	800.022644	0x0000803C@Data
DAB_iPrimSensed_Amps	float	-3.16386724	0x00008028@Data
DAB_vSecSensed_Volts	float	499.062408	0x00008078@Data
DAB_vBatSensed_Volts	float	498.85379	0x00008086@Data
DAB_iSecSensed_Amps	float	-5.0664711	0x0000806A@Data
DAB_iFuseSensed_Amps	float	1.40330195	0x00008052@Data
DAB_pwmPhaseShiftPrimSec_pu	float	-0.016000008	0x00008122@Data

図 4-43. ラボ 5 [Expressions] ウィンドウ高電圧

- 電圧ループに対する SFRA プラントの測定
 - ラボ 2 と同じ手順に従います。

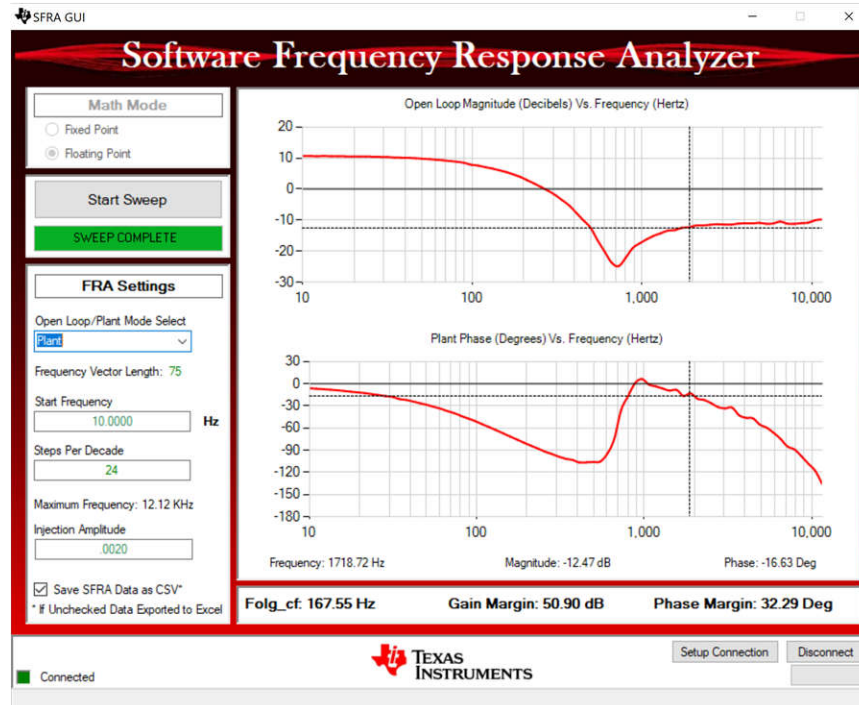


テスト条件: $V_{IN} = 350V$, $V_{OUT} = 550V$, $I_{OUT} = 9A$ 。

V_{IN} は 2 次側電圧、 V_{OUT} 、 I_{OUT} は、逆方向の 1 次側電圧および電流です ($DAB_IprimSensed_Amps = -9A$)。

図 4-44. ラボ 5 - 開電圧ループテストの SFRA プラントのプロット

- 電流ループに対する SFRA プラントの測定
 - ラボ 2 と同じ手順に従います。



テスト条件: $V_{IN} = 350V$, $V_{OUT} = 550V$, $I_{OUT} = 9A$ 。

V_{IN} は 2 次側電圧、 V_{OUT} 、 I_{OUT} は、逆方向の 1 次側電圧および電流です (DAB_IprimSensed_Amps = -9A)。

図 4-45. ラボ 5 - 開電流ループテストの SFRA プラントのプロット

4.4.6 ラボ 6

この構成では、DC 電源を 2 次側に接続し、抵抗性負荷を 1 次側に接続します。このデザインは、閉電圧ループを逆方向に使うことで動作します。

PowerSUITE GUI の [Project Options] ドロップダウンメニューにある、[6: Closed Loop Voltage with Resistive Load, Sec to Prim Power Flow] (抵抗性負荷での閉ループ電圧、2 次側から 1 次側への電力フロー) を選択してプロジェクトをコンパイルします。必ず、電流と電圧の制限値が動作条件に従って設定されているようにします。

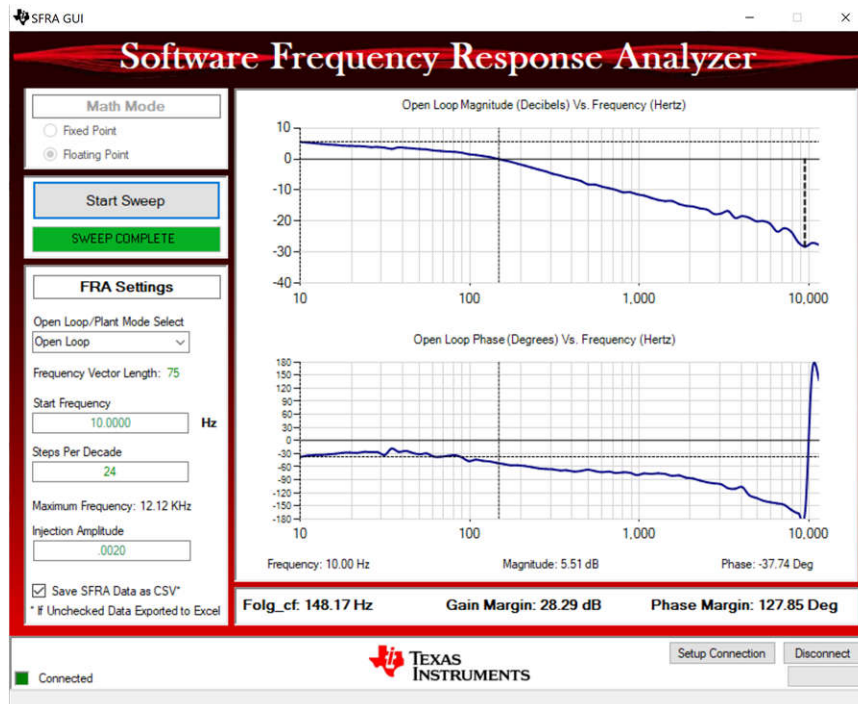
```
#if DAB_LAB == 6
#define DAB_CONTROL_RUNNING_ON C28X_CORE
#define DAB_POWER_FLOW DAB_POWER_FLOW_SEC_PRI
#define DAB_INCR_BUILD DAB_CLOSED_LOOP_BUILD
#define DAB_TEST_SETUP DAB_TEST_SETUP_RES_LOAD
#define DAB_PROTECTION DAB_PROTECTION_ENABLED
#define DAB_CONTROL_MODE DAB_VOLTAGE_MODE
#define DAB_SFRA_TYPE 2
#define DAB_SFRA_AMPLITUDE (float32_t)DAB_SFRA_INJECTION_AMPLITUDE_LEVEL2
#endif
```

- ラボ 6 のテスト構成 (閉電圧ループ - V_{prim} - 逆電力フロー)
 - CCS で緑色の [Run] ボタンをクリックして、プロジェクトを実行します。
 - スクリプトコンソールで JavaScript setupdebugenv_lab6.js をロードして、必要な変数を [Watch] ウィンドウに表示します。

Expression	Type	Value	Address
DAB_buildLevel.buildLevel	enum <unnamed>	closedLoopCheck_Voltage	0x00008004@Data
DAB_revisionStatus.revisionStatus	enum <unnamed>	revisionStatusOK	0x00008010@Data
DAB_pwmSwState.pwmSwState	enum <unnamed>	pwmSwState_extendedPhaseShiftControl	0x0000800A@Data
DAB_powerFlowState.powerFlowState	enum <unnamed>	powerFlow_BatteryDischarging	0x0000800C@Data
DAB_pwmFrequency_Hz	float	100000.0	0x00008114@Data
DAB_pwmPhaseShiftPrimSec_pu	float	-0.0199999996	0x00008122@Data
DAB_tripFlag.tripFlag	enum <unnamed>	noTrip	0x00008006@Data
DAB_clearTrip	long	0	0x0000810C@Data
DAB_enableFan	long	1	0x00008110@Data
DAB_enableRelay	long	1	0x0000810E@Data
DAB_closeGvLoop	long	0	0x0000810A@Data
DAB_vPrimRef_Volts	float	50.0	0x00008044@Data
DAB_vPrimSensed_Volts	float	0.0	0x0000803C@Data
DAB_iPrimSensed_Amps	float	0.0244628917	0x00008028@Data
DAB_vSecSensed_Volts	float	3.97402954	0x00008078@Data
DAB_vBatSensed_Volts	float	4.03383875	0x00008086@Data
DAB_iSecSensed_Amps	float	0.00318145752	0x0000806A@Data
DAB_iFuseSensed_Amps	float	1.18699336	0x00008052@Data
isr1Ticker	long	931593	0x0000F638@Data
isr2Ticker	long	93174	0x0000F63A@Data
DAB_vPrimRefSlewed_pu	float	0.0444407165	0x00008048@Data
DAB_vPrimRef_pu	float	0.0477281436	0x00008046@Data

図 4-46. ラボ 6 - [Watch] ビュー

3. DAB_enableFan と DAB_enableRelay に「1」を書き込んで、ファンとリレーを有効にします。
 4. [Watch] ビューで DAB_clearTrip 変数に「1」を書き込み、PWM をイネーブルします。
 5. DAB_iPrimSensed_Amps、DAB_vSecSensed_volts、DAB_iSecSensed_Amps 変数が定期的に更新されているかどうかを確認します。
 6. DAB_vPrimRef_Volts に書き込み、出力電圧を設定します (この例では 50Vdc)。
 7. DAB_closeGvLoop 変数に「1」を書き込み、閉ループ動作を有効にします。コントローラは、動作条件に応じて位相シフトを自動的に調整し、DAB_vPrimRef_volts の電圧と一致するように 1 次側出力電圧を生成します。
 8. これで、2 次側電圧と DAB_vPrimRef_volts を段階的に増やして、制御動作を観察できるようになりました。
- 閉ループ電圧の周波数応答
 1. ラボ 3 と同じ手順に従います。



テスト条件: $V_{IN} = 350V$, $V_{OUT} = 550V$, $I_{OUT} = 9A$

V_{IN} は 2 次側電圧、 V_{OUT} および I_{OUT} は、逆方向の 1 次側電圧および電流です。(DAB_IprimSensed_Amps = -9A)

図 4-47. ラボ 6 - 逆電力フローでの閉電圧ループの SFRA 開ループプロット

ラボ 3 と同じコントローラとゲインを使用します。

4.4.7 ラボ 7

この構成では、DC 電源を 2 次側に接続し、抵抗性負荷を 1 次側に接続します。このデザインは、閉電圧ループを逆方向に使用して動作します。

PowerSUITE GUI の [Project Options] ドロップダウンメニューにある、[Lab 7: Closed Loop Current with Resistive Load, Sec to Prim Power Flow] (抵抗性負荷での閉ループ電流、2 次側から 1 次側への電力フロー) を選択してプロジェクトをコンパイルします。必ず、電流と電圧の制限値が動作条件に従って設定されているようにします。

```
#if DAB_LAB == 7
#define DAB_CONTROL_RUNNING_ON C28X_CORE
#define DAB_POWER_FLOW DAB_POWER_FLOW_SEC_PRI
#define DAB_INCR_BUILD DAB_CLOSED_LOOP_BUILD
#define DAB_TEST_SETUP DAB_TEST_SETUP_RES_LOAD
#define DAB_PROTECTION DAB_PROTECTION_ENABLED
#define DAB_CONTROL_MODE DAB_CURRENT_MODE
#define DAB_SFRA_TYPE 1
#define DAB_SFRA_AMPLITUDE (float32_t)DAB_SFRA_INJECTION_AMPLITUDE_LEVEL1
#endif
```

• ラボ 7 のテスト構成 (閉電圧ループ - Iprim - 逆電力フロー)

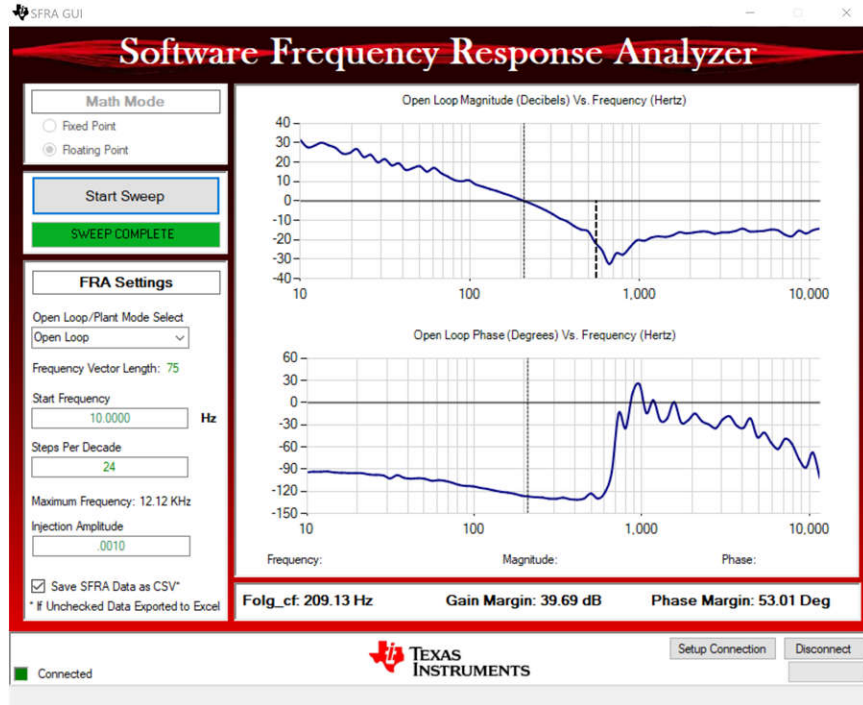
1. CCS で緑色の [Run] ボタンをクリックし、プロジェクトを実行します。
2. スクリプトコンソールで JavaScript `setupdebugenv_lab7.js` をロードして、必要な変数を [Watch] ウィンドウに表示します。

Expression	Type	Value	Address
DAB_buildLevel.buildLevel	enum <unnamed>	closedLoopCheck_Current	0x00008004@Data
DAB_revisionStatus.revisionStatus	enum <unnamed>	revisionStatusOK	0x00008010@Data
DAB_pwmSwState.pwmSwState	enum <unnamed>	pwmSwState_extendedPhaseShiftControl	0x0000800A@Data
DAB_powerFlowState.powerFlowState	enum <unnamed>	powerFlow_BatteryDischarging	0x0000800E@Data
DAB_pwmFrequency_Hz	float	100000.0	0x00008114@Data
DAB_pwmPhaseShiftPrimSec_pu	float	-0.0170364846	0x00008122@Data
DAB_tripFlag.tripFlag	enum <unnamed>	noTrip	0x00008006@Data
DAB_clearTrip	long	0	0x0000810C@Data
DAB_enableFan	long	1	0x00008110@Data
DAB_enableRelay	long	1	0x0000810E@Data
DAB_closeGILoop	long	1	0x00008108@Data
DAB_iPrimRef_Amps	float	-3.1500001	0x0000804A@Data
DAB_vPrimSensed_Volts	float	802.068726	0x0000803C@Data
DAB_iPrimSensed_Amps	float	-3.16386724	0x00008028@Data
DAB_vSecSensed_Volts	float	498.967773	0x00008078@Data
DAB_vBatSensed_Volts	float	498.817322	0x00008086@Data
DAB_iSecSensed_Amps	float	-5.12801695	0x0000806A@Data
DAB_iFuseSensed_Amps	float	1.38383412	0x00008052@Data
isr1Ticker	long	42600984	0x0000F638@Data
isr2Ticker	long	4259754	0x0000F63A@Data
DAB_iPrimRefSlewed_pu	float	-0.188622758	0x0000804E@Data
DAB_iPrimRef_pu	float	-0.188622758	0x0000804C@Data

図 4-48. ラボ 7 - [Watch] ビュー

3. DAB_enableFan と DAB_enableRelay に「1」を書き込んで、ファンとリレーを有効にします。
4. [Watch] ビューで DAB_clearTrip 変数に「1」を書き込み、PWM をイネーブルします。
5. DAB_vPrimSensed_Volts、DAB_iPrimSensed_Amps、DAB_vSecSensed_Volts、DAB_iSecSensed_Amps 変数が定期的に更新されているかどうかを確認します。
6. DAB_iPrimRef_Volts に書き込み、出力電圧を設定します (この例では -3A)。
7. DAB_closeGILoop 変数に「1」を書き込み、閉ループ動作を有効にします。コントローラは、動作条件に応じて位相シフトを自動的に調整し、DAB_iPrimRef_Volts の電流と一致するように 1 次側出力電流を生成します。
8. これで、2 次側電圧と DAB_iPrimRef_Volts を段階的に増やして、制御動作を観察できるようになりました。

- 閉ループ電流の周波数応答
 - ラボ 4 と同じ手順に従います。



テスト条件: $V_{IN} = 350V$, $V_{OUT} = 550V$, $I_{OUT} = 9A$ 。

V_{IN} は 2 次側電圧、 V_{OUT} 、 I_{OUT} は、逆方向の 1 次側電圧および電流です ($DAB_I_{primSensed_Amps} = -9A$)。

図 4-49. ラボ 7 - 逆電力フローでの閉電流ループの SFRA 開ループプロット

ラボ 4 と同じコントローラおよびゲインを使用します。

4.5 テスト結果

閉電圧ループ構成、順方向電力フローで、以下の効率測定を行います。

4.5.1 閉ループのパフォーマンス

ラボ 3 による出力電圧制御を使用して、閉ループ性能テストを実施しました。図 4-50 に結果を示します。出力電圧が低い場合、効率の低下は明らかです。効率の低下に寄与している主な要因は 2 つあります。第 1 に、高負荷時の効率が低下する理由は、システム内の循環電流が増加することです。その結果、RMS 電流が増加し、導通損失が増加します。軽負荷時の効率に影響を及ぼす 2 つ目の要因は、軽負荷時の ZVS 損失です。

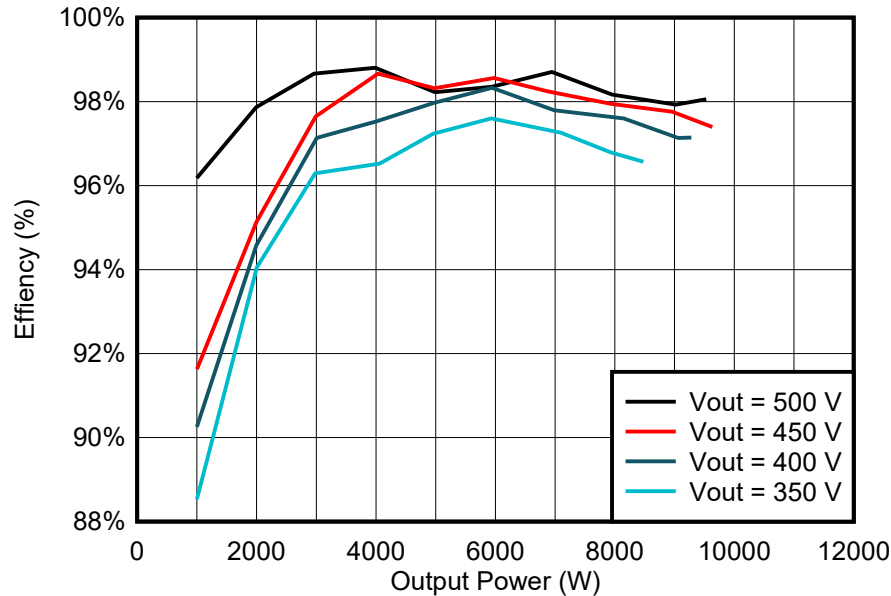


図 4-50. 単一位相シフト (SPS) 制御での閉ループ効率

拡張位相シフト (EPS) 制御では、循環電流が減少し、ZVS 範囲が拡大します。これにより、軽負荷時と全負荷時の両方の効率が向上します。EPS 制御を採用すると、このリファレンス デザインは、より低い出力電圧で動作できます。単一位相シフト (SPS) では損失が大きいため、これは不可能です。最小 350V の出力電圧で 10kW の値を実現でき、250V の出力電圧では 5kW に達することができます。

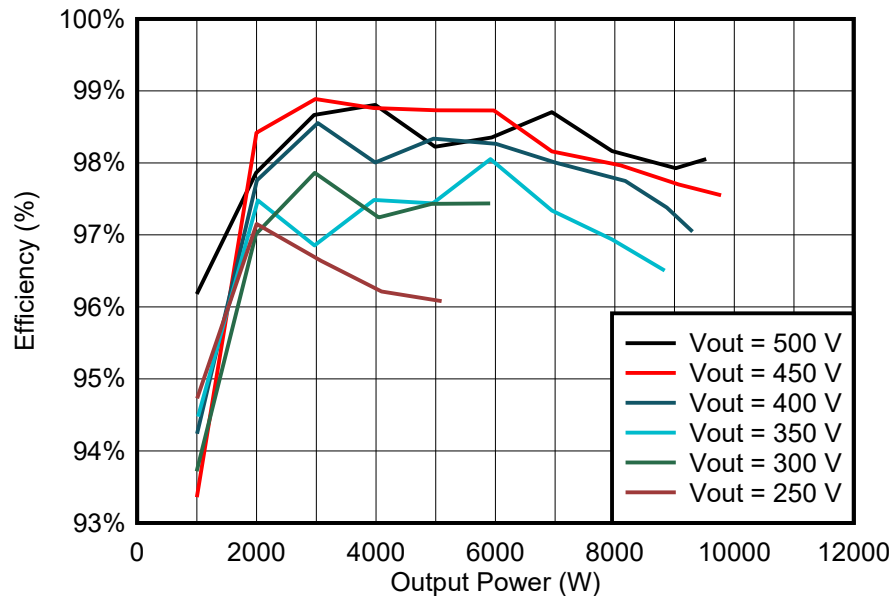


図 4-51. 拡張位相シフト (EPS) 制御での閉ループ効率

5 デザイン ファイル

5.1 回路図

回路図をダウンロードするには、[TIDA-010054](#) のデザイン ファイルを参照してください。

5.2 部品表 (BOM)

部品表 (BOM) をダウンロードするには、[TIDA-010054](#) のデザイン ファイルを参照してください。

5.3 Altium プロジェクト

Altium Designer® のプロジェクト ファイルをダウンロードするには、[TIDA-010054](#) のデザイン ファイルを参照してください。

5.4 ガーバー ファイル

ガーバー ファイルをダウンロードするには、[TIDA-010054](#) のデザイン ファイルを参照してください。

5.5 アセンブリの図面

アセンブリの図面をダウンロードするには、[TIDA-010054](#) のデザイン ファイルを参照してください。

6 関連資料

- 『デュアル アクティブ ブリッジの PWM 制御:包括的な分析と実験検証』
- 『デュアル アクティブ ブリッジ コンバータの制御方式の比較』

6.1 商標

TI E2E™, C2000™, and Code Composer Studio™ are trademarks of Texas Instruments.

CHAdEMO® is a registered trademark of The Tokyo Electric Power Company.

MATLAB® is a registered trademark of The MathWorks, Inc.

Cree® is a registered trademark of Cree, Inc.

Microsoft® and Excel® are registered trademarks of Microsoft Corporation.

USB Type-C® is a registered trademark of USB Implementers Forum.

JavaScript® is a registered trademark of Oracle Corporation.

Altium Designer® is a registered trademark of Altium LLC or its affiliated companies.

すべての商標は、それぞれの所有者に帰属します。

7 用語

SiC	シリコン カーバイド
DAB	デュアル アクティブ ブリッジ
ZVS	ゼロ電圧スイッチング
EV	電気自動車
CCS	Code Composer Studio
V2G	車両からグリッドへ
SPS	単一位相シフト
EPS	拡張位相シフト

8 著者について

ANDREAS LECHNER は、テキサス・インスツルメンツでグリッド インフラと再生可能エネルギーに重点を置いたシステム エンジニアとして働いており、現在このリファレンス デザインを担当しています。TI 入社前に、ランツフト応用科学大学で電気工学の修士号を取得しました。

N. NAVANEETH KUMAR は、テキサス・インスツルメンツ C2000 グループのシステム エンジニアであり、モーター制御ソリューションの開発を担当しています。N. Navaneeth は、パワー エレクトロニクス、EMC、アナログ、ミクスト シグナルの設計における幅広い経験をこの職務に活かしています。ドライブ、ソーラー インバータ、UPS、保護リレーの分野で、システムレベルの製品設計に携わった経験があります。

以前の執筆者は、**Lei Song**、**Harish Ramakrishnan**、**Manish Bhardwaj** です。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision D (February 2024) to Revision E (April 2024)	Page
• ソフトウェアの SDK リリースに合わせてインストール ワークフローを調整.....	39

Changes from Revision C (July 2022) to Revision D (February 2024)	Page
• TIDA-010054 の新しいハードウェア リビジョンを反映してドキュメントを更新。この回路は、新しいゲートドライバ、バイアス電源、電流センサ、C2000 マイクロコントローラを搭載しています。熱設計を改善し、リレーを 2 次側出力に追加しました。新しいハードウェア機能をサポートするようにソフトウェアが更新され、軽負荷時の効率を改善するための拡張位相シフト制御が追加されました。逆電力フロー動作向けに、閉ループ電圧および電流制御に対応する 2 つの追加ラボを用意しています。.....	1
• セクション 2.3.4 の式および図を更新、訂正、整列.....	17
• セクション 2.3.5 の式および図を更新、訂正、整列。.....	23
• セクション 2.3.5.4 の式を更新。.....	27
• セクション 4.5.1 に閉ループ テスト結果を追加。.....	78

Changes from Revision B (October 2021) to Revision C (July 2022)	Page
• セクション 2.3.4.1 の式 7 および式 8 を更新。.....	17
• セクション 2.3.5.1 の式を更新。.....	24
• セクション 2.3.5.2 の式を更新。.....	26

Changes from Revision A (September 2021) to Revision B (October 2021)	Page
• 図 2-3 を更新。.....	11
• 手順 2 の値を 0.01ns から 0.05ns に変更。.....	51

Changes from Revision * (June 2019) to Revision A (September 2021)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新。.....	1
• 先頭ページのブロック図と基板の写真を更新。.....	1
• 図 2-1 を更新し、セクション 2.1 に注を追加。.....	6
• セクション 2.2 のデバイスを更新。.....	7
• 「回路の概要」セクションの回路図を更新.....	28

• セクション 3.4 の電力アーキテクチャの図を更新。.....	32
• 「ソフトウェア」セクションを更新。.....	39
• PowerSUITE GUI セクションを追加。.....	49
• ラボの結果を詳述する 5 つのセクションを追加。.....	50

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated