

## Design Guide: TIDA-010231

## 光起電力アプリケーションのアーク検出用アナログ・フロント・エンドのリファレンス・デザイン



## 概要

このリファレンス・デザインは、太陽光発電システムで DC アークを検出できるように 4 チャンネルのアナログ・フロント・エンドを実装しており、最大 1000V の DC 電圧と最大 10A の電流をサポートします。アーク放電を検出するために、ソーラー・パネルとインバータの間の DC 電流に存在する AC ノイズを分析します。C2000™ リアルタイム・マイコンが周波数解析を実行する前に、この信号は電流トランスにより取得され、アナログ・フィルタ段によりコンディショニングが行われ、マイコンの内部 12 ビット ADC または 16 ビット ADC である ADC8363 によりサンプリングが実行されます。このデザインは、さまざまな C2000 controlCARD と互換性があるので、システムに合わせてマイコンを調整できます。C2000 マイコンの内蔵 ADC は、ADS8363 のバイパス・オプションを使用して評価することができます。

## リソース

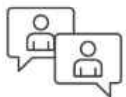
TIDA-010231	デザイン・フォルダ
ADS8363、OPA4322	プロダクト・フォルダ
TMDSCNCD280049C	ツール・フォルダ
TPS562202、TPS745、TPS25947	プロダクト・フォルダ
TLV733P、REF5025	プロダクト・フォルダ

## 特長

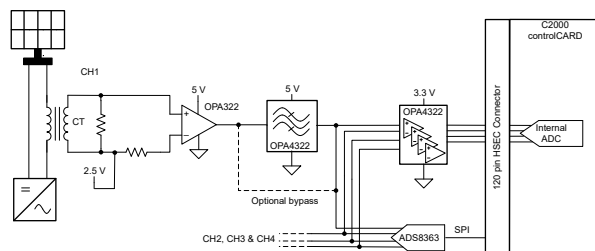
- アーク検出向けの 4 個の独立チャンネル
- 最大 1,000V の DC 電圧と最大 10A の DC 電流に対応
- 外部 ADC と内部 ADC の評価が可能
- 工業用温度範囲: -40°C ~ +85°C
- 複数の C2000 controlCARD に対応する 120 ピンの HSEC 標準コネクタを搭載しており、180 ピン HSEC コネクタを採用した各種 controlCARD とも互換性があるため、C2000 マイコンに関するフレキシブルな選択が可能
- システム最適化のための調整可能なアーク検出ソフトウェアは、DigitalPower-SDK で入手できます

## アプリケーション

- ソーラー・アーク保護
- スtring・インバータ
- マイクロ・インバータ
- スマート・コンバイナ・ボックス
- セントラル・インバータ



テキサス・インスツルメンツの TI E2E™ サポート・エキスパートにお問い合わせください



## 1 システムの説明

太陽光発電設備の増加に伴い、安全性への配慮はますます重要になっています。感電や火災などの危険を防止するために、高電圧ライン間のアーク放電を検出し、ソーラー・ストリングの電源をオフにする必要があります。したがって、UL 1699B などの規格では、定格電圧が 1500V 未満のすべてのソーラー・システムにアーク・フォルト保護回路を要求しています。このリファレンス・デザインは、このようなアーク検出を目的としたアナログ・フロント・エンドの実装例を示すことを目的としています。この設計自体は、UL 1699B 規格を満たしていません。

DC アーク放電により、PV ストリング間のケーブル配線で AC ノイズ電流が発生します。これは、最大数 MHz の広いスペクトラムで存在します。この設計では、アーク検出用に 30kHz~100kHz の周波数範囲が選択されています。この範囲は、ソーラー・インバータのスイッチング周波数など、既知のノイズを含む周波数を回避するために、バンドパス・フィルタまたはソフトウェアを変更することでさらに制限することができます。シグナル・チェーンは、以下のパーツから構成されています。

- 絶縁型電流測定
- バンドパス・フィルタ
- A/D 変換
- アーク検出アルゴリズム

### 1.1 絶縁型電流測定

絶縁型電流測定では、電流トランス (CT) を使用します。このアプローチには 2 つの利点があります。まず、高い DC リンク電圧から必要な絶縁を提供し、次に電流の DC 成分をフィルタリングします。これはアーク検出では関心の高いものです。重要な点は、最大 10A の高い DC 電流に対する CT の飽和挙動を考慮することです。負荷抵抗の電圧降下をフィルタ段と ADC の電圧レベルにインターフェイスするために、最初のゲイン段が実装されています。これは、信号にバイアスを導入して CT 出力をユニポーラ信号に変換します。通常、インバータのスイッチング周波数は CT のパスバンド内にあるため、リップル電流によって増幅段が飽和しないように、この最初の増幅段のゲインを調整する必要があります。

### 1.2 バンドパス・フィルタ

取得した信号のスペクトルを制限するために、バンドパス・フィルタが実装されています。ソーラー・インバータ・システムはノイズの多い環境になりえるため、4 次ローパス・フィルタと 4 次ハイパス・フィルタを選択します。周波数範囲の上限と下限を簡単に調整できるように、個別の構造が選択されています。このフィルタは、スイッチング周波数や他のノイズ源をフィルタリングするように設計します。この設計では、30kHz~100kHz の周波数帯域が選択されていますが、各アプリケーションに周波数帯域を具体的に調整する必要があります。

### 1.3 A/D 変換

この設計では、C2000 MCU の外部 ADC と内部 ADC を評価できます。一般に、ADC はサンプリング定理を満たすために、分析した周波数範囲の少なくとも 2 倍の周波数でサンプリングする必要があります。この設計では、30kHz~100kHz の周波数帯域で、250kSPS のサンプリング速度が選択されています。さらに、最大 4 つの独立したチャンネルを連続的にサンプリングする必要があるため、最低でも 1MSPS のサンプリング速度が必要です。外部 ADC として、ADS8363 を選びます。この 8 チャンネル 16 ビット・デバイスは、最大 2MSPS のサンプリングが可能で、SPI を介して C2000 MCU にインターフェイスされています。代わりに、C2000 MCU の内部 ADC を使用できます。内部 ADC の仕様は、バージョンによって異なります。たとえば、TMS320F280049C は 3 個の 3.45MSPS 12 ビット ADC を搭載しており、それぞれ 7 個の入力をサポートしています。

### 1.4 アーク検出アルゴリズム

アーク検出アルゴリズムは、周波数ドメイン分析に基づいています。したがって、定義された周波数範囲の AC ノイズが決定されます。アーク放電の場合は、アーク放電ノイズの影響で、このノイズは増加します。この設計では、さまざまな C2000 controlCARD に接続できるように、120 ピンの HSEC コネクタを使用しています。このアプローチにより、さまざまな C2000 controlCARD への接続が可能になり、必要なアーク検出チャンネルの数や、MCU がシステムで実行する必要があるその他のタスクに応じて、最適な MCU を選択できます。

## 1.5 主なシステム仕様

表 1-1 に、主なシステム仕様を示します。

表 1-1. 主なシステム仕様

パラメータ	仕様	備考
最大 DC 電圧	1000V	
最大 DC 電流	10A	CT 電流能力と飽和挙動によって制限されます
アーク検出用の周波数帯域	10kHz~100kHz	アナログ・フィルタとソフトウェアで変更できます
チャンネルあたりのサンプリング・レート	250kSPS	より高い周波数帯域用に変更できます
チャンネル数	1~4	使用する C2000 controlCARD に依存します
ADC の分解能	16 ビット (ADS8363)	オプションで、C2000 内部 ADC を使用できます
補助電源電圧	8V~16V	
ADS8363 を C2000 に接続します	2 つのアクティブ・チャンネルごとに 1 つの SPI モジュール	『ADS833 疑似差動動作モードとのインターフェイス』アプリケーション・ノートで説明されているカスタム SPI



### 注意

電源を入れたままその場を離れないでください。



### 警告

**高電圧！** 基板上は高電圧状態になっており、接触するおそれがあります。感電する可能性があります。基板は、不適切に取り扱った場合に感電、火災、けがの原因となる電圧および電流で動作します。けがをしたり、物品を破損しないために必要な注意と適切な対策をもって機器を使用してください。安全のため、過電圧/過電流保護機能を備え、絶縁された試験装置の使用を強くお勧めします。

テキサス・インスツルメンツは、電圧 / 絶縁要件を確認・理解した上で基板やシミュレーションにて電圧を加えることをユーザーの責任と考えます。電圧を加える際、デバイスやその接続部品には触れないでください。



### 警告

**表面は高温！** 触れるとやけどの原因になることがあります。触れないでください！

基板の電源を入れると、一部の部品は 55°C を超える高温に達することがあります。動作中は常に、また動作直後も高温の状態が続く可能性があるため、基板に触れてはいけません。



### 警告

テキサス・インスツルメンツは、このリファレンス・デザインをラボ環境のみで使用するものとし、一般消費者向けの完成品とはみなしていません。このデザインは室温で動作することを意図しており、他の周囲温度での動作はテストされていません。

テキサス・インスツルメンツは、このリファレンス・デザインを高電圧電気・機械部品、システム、およびサブシステムの取り扱いに伴うリスクを熟知した有資格のエンジニアおよび技術者のみが使用するものとしています。

**基板上は高電圧状態になっており、接触するおそれがあります。** 基板は、不適切に取り扱ったり、使用した場合に感電、火災、けがの原因となる電圧および電流で動作します。けがをしたり、物品を破損しないために必要な注意と適切な対策をもって機器を使用してください。

## 2 システム概要

### 2.1 ブロック図

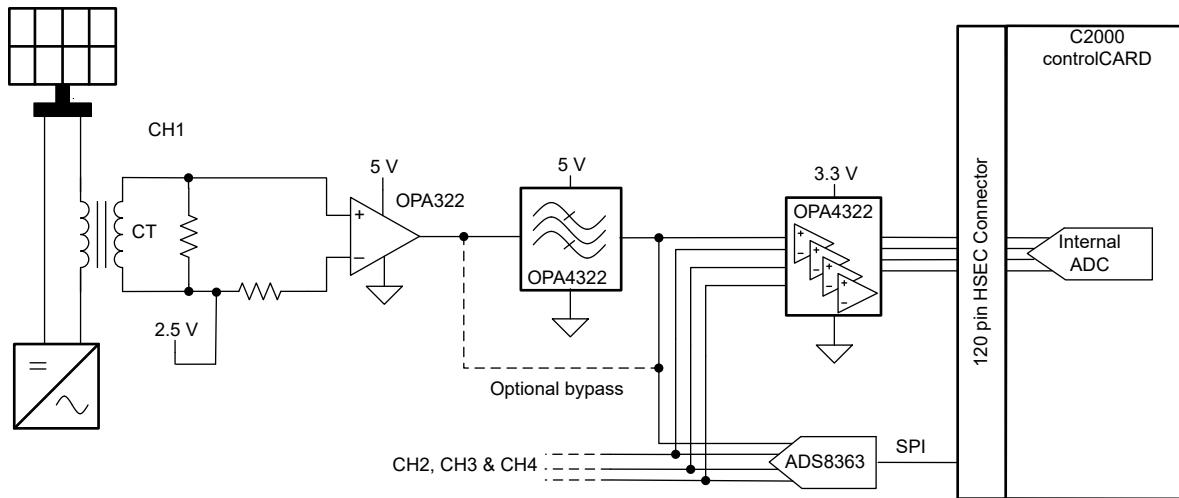


図 2-1. システム・ブロック図

### 2.2 設計上の考慮事項

#### 2.2.1 電流トランス回路

ソーラー・ストリングとインバータの間の DC 電流で AC ノイズを検出するために、電流トランス (CT) ベースのアプローチを選択します。これには、アーク検出には関心のない大きな DC 成分がすぐにフィルタリングされるという利点があります。CT には大きな DC 電流が流れるため、飽和挙動は非常に重要です。DC 電流が大きい場合は、ギャップ付きフェライト・コアや透磁率の低い粉末金属コアが必要になる場合があります。図 2-2 に示す回路は、CT、いくつかの受動部品、アンプで構成されています。データシートに従って  $200\Omega$  の負荷抵抗  $R5$  を選択します。これにより、CT の周波数帯域内である  $10\text{kHz}\sim 200\text{kHz}$  の AC 成分に対して電流と電圧の比が 1:1 になります。その後、受動部品を使用してアンプを保護し、 $2.5\text{V}$  のバイアス電圧を印加します。アンプ回路は 10 のゲインを導入し、出力信号を次のフィルタ・セクションの入力電圧範囲に適合させます。AC 成分が大きい場合は、このゲインを減少させることができます。

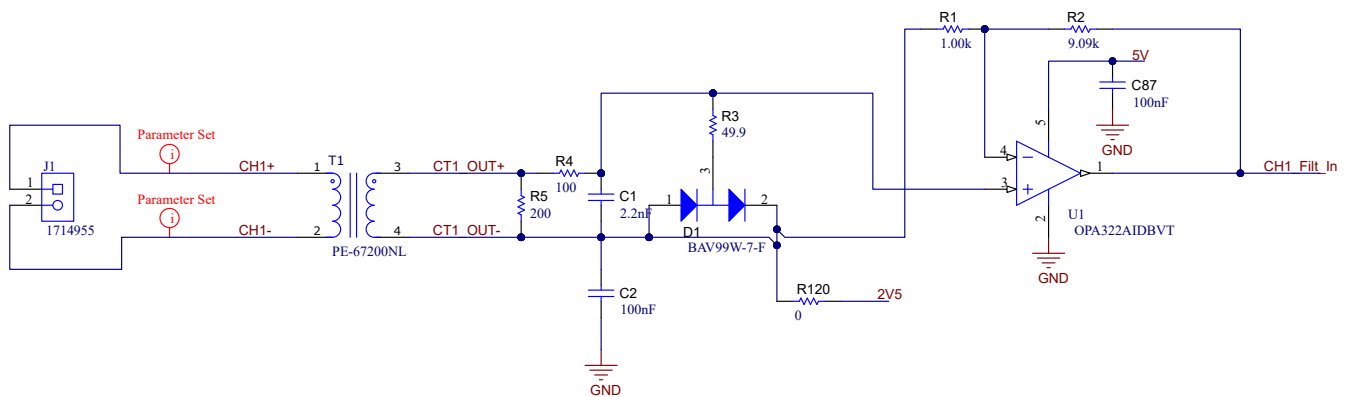


図 2-2. 電流トランス回路およびゲイン段の回路図

#### 2.2.2 アナログ・バンドパス・フィルタ

図 2-3 に示すフィルタ段は、OPA4322、4 チャンネル・オペアンプで構成されています。U6A と U6B は、カットオフ周波数が  $100\text{kHz}$  のローパス・フィルタを形成します。U6C と U6D は、カットオフ周波数が  $30\text{kHz}$  のハイパス・フィルタを形成します。組み合わせることにより、 $30\text{kHz}\sim 100\text{kHz}$  の通過帯域を持つバンドパス・フィルタを形成します。ローパス・フィルタとハイパス・フィルタの分割ポロジを選択することで、バンドパス・フィルタの上下のレベルを個別に調整しやすくなっています。

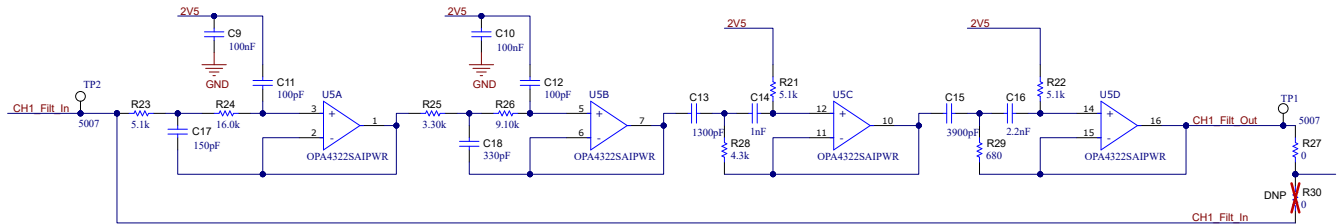


図 2-3. フィルタ段の概略

アクティブ・フィルタ・アプリケーションにおけるアンプの最も重要な仕様は、ゲイン帯域幅積 (GBW) とスルーレート (SR) の 2 つです。GBW と SR の最小要件については、式 1 と式 2 を参照してください。

$$GBW_{\min} = 100 \times G \times f_c \quad (1)$$

$$SR_{\min} = 2 \times \pi \times f_c \times V_{p-p} \quad (2)$$

ここで、

- $G$ =閉ループ・ゲイン
- $f_c$ =ローパス・フィルタのカットオフ周波数
- $V_{p-p}$ =ピーク・ツー・ピーク出力電圧

$G = 1$ 、 $f_c = 100\text{kHz}$ 、 $V_{p-p} = 5\text{V}$  の値で、最小 GBW は  $10\text{MHz}$ 、最小スルーレートは  $3.14\text{V}/\mu\text{s}$  と計算されます。GBW が  $20\text{MHz}$ 、スルーレートが  $10\text{V}/\mu\text{s}$  の OPA4322 はこれらの基準を満たしており、より高い周波数帯域が必要な場合にはいくらかのヘッド・ルームがあります。フィルタの伝達関数は、テキサス・インスツルメンツのシミュレーション・ツールである PSpice を使用して検証されます。図 2-4 にフィルタ段のゲインを示します。このフィルタの出力は、C2000 MCU のために  $5\text{V}$  から  $3.3\text{V}$  への電圧変換を行う別のアンプを介して、外部 ADC ADS8363 と内部 ADC に接続されています。

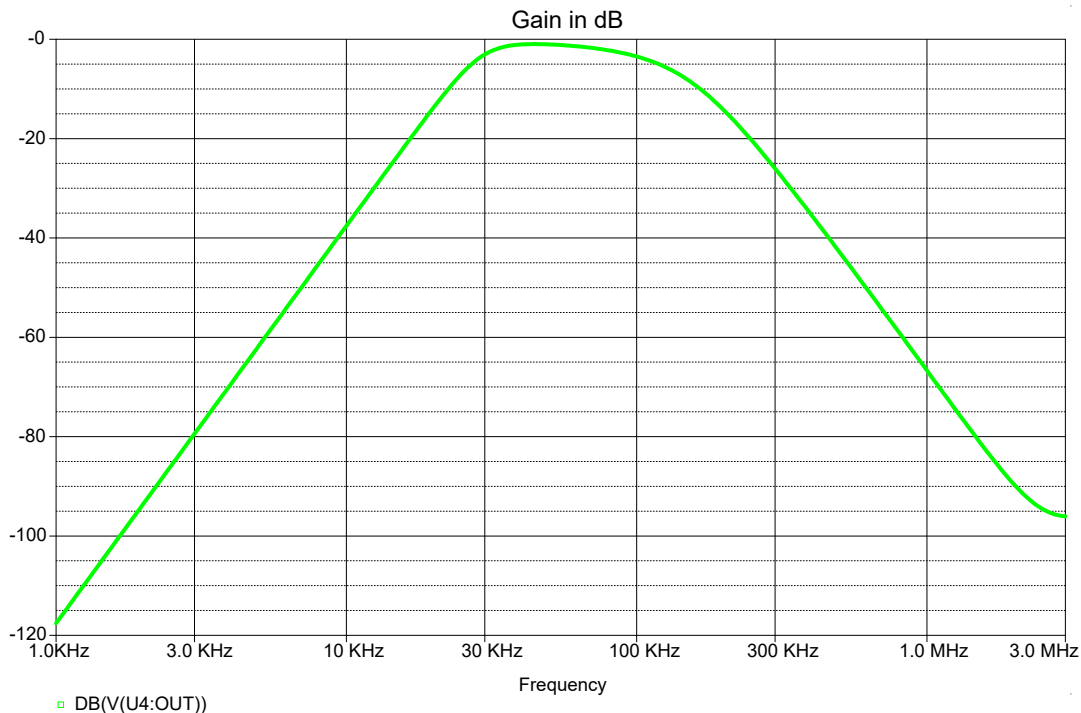


図 2-4. フィルタ段の周波数応答の振幅のシミュレーション

### 2.2.3 A/D 変換

次のステップとして、フィルタ処理された信号はデジタル・ドメインに変換されます。これは、外部 ADC ADS8363 または C2000 MCU の内部 ADC によって行われます。ADS8363 の場合、8 つのチャンネルのうち 4 つのみが使用されます。フ

フィルタの出力は、アンチエイリアシング・フィルタを追加した、チャンネル CHA0、CHA1、CHB0、CHB1 に接続されています。未使用の入力はグランドに接続されています。CMA と CMB はチャンネル A とチャンネル B の同相入力であり、REF5025 から供給される 2.5V のリファレンス電圧に接続されています。REF5025 は、ADC のリファレンス電圧としても使用され、CT の後に信号をバイアスする目的でも使用されます。ADS8363 の SPI は、2 つのデータ・ラインを使用できます。これは、2 チャンネル以上のアーク検出が実装されている場合に、必要なデータ・レートを達成するために必要です。2 つのデータ・ラインを持つ ADS8363 SPI の実装方法についてのガイドは、『[ADS8363 疑似差動動作モードとのインターフェイス](#)』アプリケーション・ノートを参照してください。

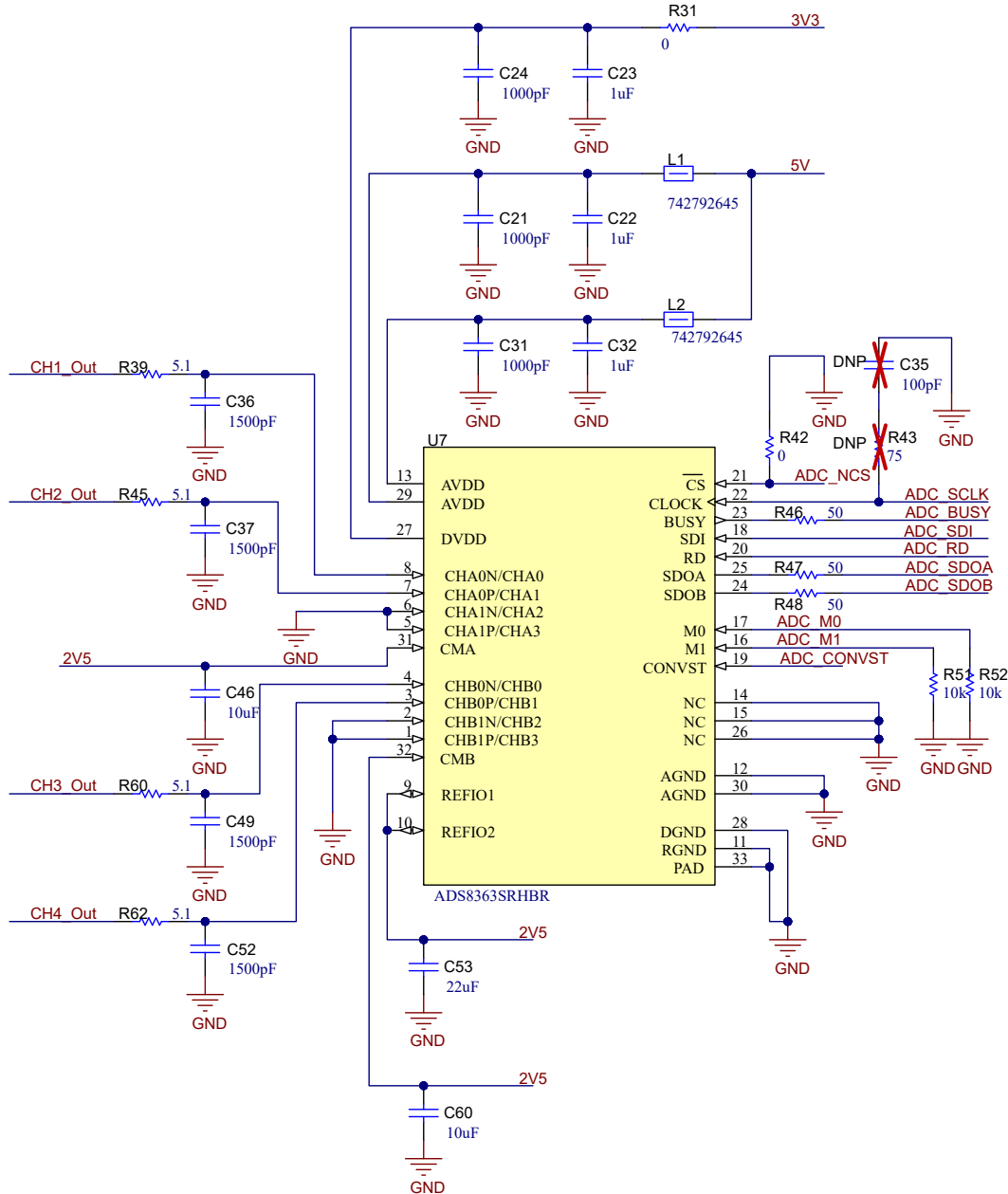


図 2-5. ADS8363 を使用した A/D 変換の回路図

この設計で必要とされるデータ・レートは、式 3 で計算されます。

$$\text{Bitrate}_{\min} = \text{Number of Channels} \times f_s \times \text{Bits per Sample} \quad (3)$$

ここで、

- $f_s$  = サンプリング・レート

前述のアプリケーション・ノートに示されているように、250kSPS のサンプリング・レート、最大 4 チャンネル、およびサンプルあたり 22 ビットの場合、22MBit/s のビット・レートが得られます。ADS8363 の最大 SPI クロック周波数  $f_{SPI}$  は 20MHz なので、4 チャンネル動作に必要なビット・レートを達成するには、両方のデータ・ラインが必要です。ビット・レート、つまりサンプリング・レートを調整する最も簡単な方法は、ADS8363 で連続サンプリングを行い、SPI クロックを変更することです。このクロックは変換とデータ転送に使用されるからです。SPI クロック周波数は式 4 で計算されます。

$$f_{SPI} = \frac{\text{Bitrate}}{\text{Number of data lines}} \quad (4)$$

ここで、

- データ・ラインの数は 1 つまたは 2 つのいずれか

最大ビット・レートが 22MBit/s で、2 つのデータ・ラインを使用した場合、SPI クロック周波数  $f_{SPI}$  は 11MHz になります。別の例として、1 つのチャンネルのみを使用する場合、5.5MBit/s のビット・レートが必要であり、これは 1 つのデータ・ラインと 5.5MHz の  $f_{SPI}$  のみを使用することで実装されます。

信号品質を向上させるために、すべての SPI 信号に直列終端を実装し、クロック信号に AC 終端を実装しています。連続サンプリングが実装されているため、チップ・セレクト信号は永続的に Low にプルされます。

C2000 の内部 ADC を使用する場合、フィルタ出力信号はレベル・シフト・ステージに接続され、別の OPA4322 によって実装されます。controlCARD コネクタのアナログ入力に信号を接続する前に、5V レベルを 3.3V レベルに変換するだけです。

## 2.2.4 電源

電源には、8V~16V の補助電源電圧が必要です。TPS259474 eFuse を使用して、過電圧保護と逆極性保護を実装しています。図 2-6 に示すように、R104、R105、R112、R113 を選択します。低電圧誤動作防止は 7.88V、過電圧誤動作防止は 16.15V、電流制限は 0.59A に設定されています。正確な設計手順については、デバイスのデータシートを参照してください。出力にツェナー・ダイオードを追加して、高速な電圧過渡現象から保護します。

この設計には 3 つの電圧レールが必要です。1 つ目は 5.25V 電源で、C2000 controlCARD に電力を供給するために使用します。このため、TPS562202 降圧コンバータを使用して入力電圧を降圧します。R107 と R114 の値を使用すると、出力電圧は 5.32V になり、目的の 5.25V よりもわずかに高くなります。C2000 controlCARD では、5.5V 以上の最大入力電圧を許容しています。5.25V レールは、TPS745 による ADC とフィルタ段用の 5V アナログ電源や、TLV33P による ADC のデジタル電源用の 3.3V レールを生成するためにも使用されます。各電源レールには、電源投入が成功したことを示すための LED が追加されています。

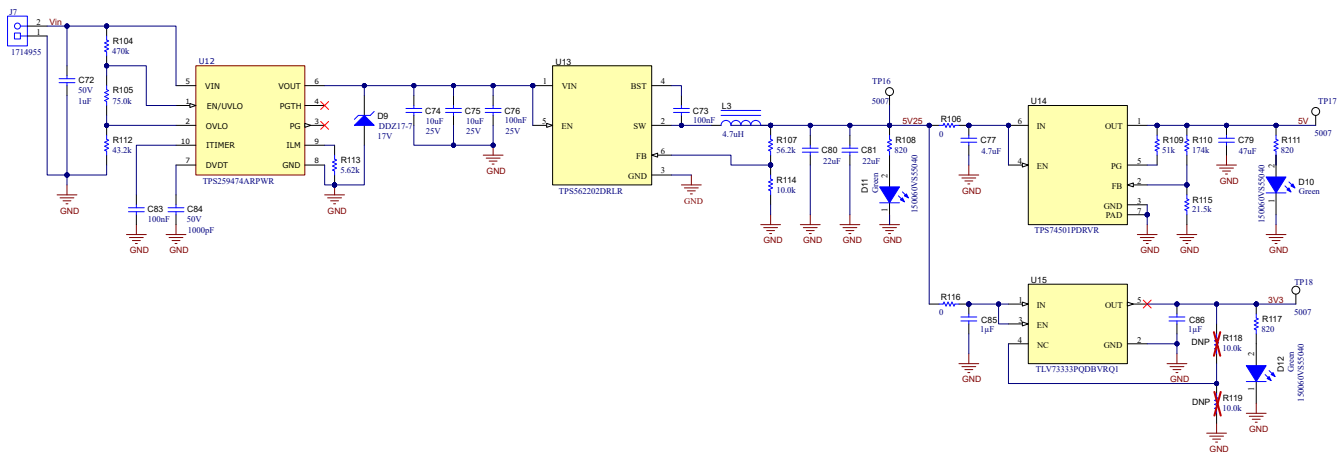


図 2-6. パワー・ステージの回路図

## 2.2.5 デバッグおよびステータス表示オプション

デバッグとステータス表示のために、この設計にはいくつかの異なるオプションがあります。まず、5.25V (D11)、5V (D10)、3.3V (D12) の電源電圧に対応する 3 つの LED と、4 つの追加 LED (D5、D6、D7、D8) があり、これらは C2000 controlCARD の GPIO を介して制御されます。さらに、C2000 controlCARD からコネクタ J6 にルーティングされる 2 つの DAC チャンネルがあり、示されているさまざまな状態にも使用されます。さらに、1 つの GPIO 信号と GND が J6 に接続されており、GPIO はアーク検出を開始するための外部割り込み、またはシステムの別の部分へのエラー出力として使用されます。抵抗 R100、R101、R102、R103 は、異なる方法で実装し、ソフトウェアに PCB の異なるバージョンを示すことができます。これらのデバッグおよび表示オプションは、利用可能なソフトウェアにはまだ実装されていません。表 2-1 に、デバッグ・オプションの概要、関連する GPIO、およびそれらが接続されているピンの番号を、機能の簡単な概要とともに示します。

表 2-1. デバッグとステータス表示の概要

製品	GPIO 番号	HSEC ピン番号	機能
D11	-	-	5.25V 電源のステータス表示
D10	-	-	5V アナログ電源のステータス表示
D12	-	-	3.3V 電源のステータス表示
D5	GPIO37	58	汎用ステータス LED (デフォルトでは未使用)
D6	GPIO35	60	汎用ステータス LED (デフォルトでは未使用)
D7	GPIO39	62	汎用ステータス LED (デフォルトでは未使用)
D8	GPIO23	64	汎用ステータス LED (デフォルトでは未使用)
J6 ピン 1	-	-	GND
J6 ピン 2	-	11	DACA 出力 (デフォルトでは未使用)
J6 ピン 3	-	9	DACB 出力 (デフォルトでは未使用)
J6 ピン 4	GPIO34	86	プルダウン付きの外部入力 (デフォルトでは未使用)
R100、R102	GPIO5	70	オプションのボード表示機能。R100 はプルアップ、R102 はプルダウン。どちらもデフォルトで DNP
R101、R103	GPIO4	68	オプションのボード表示機能。R101 はプルアップ、R103 はプルダウン。どちらもデフォルトで DNP

## 2.3 主な使用製品

### 2.3.1 TPS259474

この設計では、過電圧および逆極性保護のために TPS259474 eFuse が選ばれました。小さなフットプリント、プログラム可能な過電圧誤動作防止、低電圧誤動作防止、最大電流により、シンプルで小型の回路保護が実現します。

### 2.3.2 TPS562202

TPS562202 は単純で使いやすい 2A 同期整流式降圧コンバータで、SOT563 パッケージに搭載されています。このデバイスは最小限の外付け部品で動作し、スタンバイ電流が小さくなるように最適化されています。最大 17V の入力電圧範囲があり、ほとんどの実験用電源オプションに対応しています。580kHz のスイッチング周波数は、アーク検出の周波数帯域に干渉しません。

### 2.3.3 TPS745

TPS745 が選ばれたのは、ドロップアウト電圧が低いからです。5.25V 電源は、ADC に必要な 5V アナログ電源よりわずかに高いだけなのです。

### 2.3.4 OPAx322

この設計では、OPAx422 を複数の目的で使用しています。最も重要なのはフィルタ段であり、十分な GBW とスルーレートを提供します。4 チャンネル・デバイスにより、レイアウトを小型化できます。このデバイスは、ゲイン段および 5V から 3.3V へのレベル変換にも使用されます。このような場合、仕様はそれほど重要ではなく、BOM 数を低く抑えるために同じデバイスが選択されています。



### 2.3.5 ADS8363

ADS8363 は、高い 16 ビット分解能と、高いチャンネル数、SPI 速度 20MHz 未満で最大 2MSPS のデータ・レートを実現します。これらの仕様は、アーク検出アプリケーションには非常に適しています。このデバイスを使用すると、正確で柔軟な設計が可能になります。より低い SPI 速度でより高いデータ・レートが得られることは、ローエンドの C2000 モデルと組み合わせるのに役立ちます。このモデルの SPI クロックは、多くの場合 25MHz に制限されるためです。

### 2.3.6 REF5025

REF5025 は低ノイズ、低ドリフト、非常に高精度の電圧リファレンスで、優れたラインおよび負荷レギュレーションを備えています。

### 2.3.7 TMDSCNCD280049C

この controlCARD には、ミッド・ティアのシングル・コア C2000 MCU である TMS320F280049C C2000 MCU が含まれています。このデバイスは、最小限のメイン CPU 実行時間で ADS8363 に SPI を実装するために、十分な SPI モジュールとダイレクト・メモリ・アクセス (DMA) リソースを提供します。これにより、ほとんどの処理リソースは、リソースを集中的に使用するアーク検出アルゴリズムに残ります。120 ピン HSEC コネクタは、他の複数の C2000 制御カードと共通であり、180 ピン HSEC コネクタとの互換性もあるため、他の C2000 MCU の評価も可能です。

### 3 ハードウェア、ソフトウェア、テスト要件、テスト結果

#### 3.1 ハードウェアとソフトウェアの要件

##### 3.1.1 ハードウェア

最初の起動には、TIDA-010231 ボードが 1 枚と TMS320F280049C controlCARD (TMDSCNCD280049C) が 1 枚必要です。

controlCARD のセットアップは、[controlCARD の構成](#)を参照してください。

8V～16V の補助電源をねじ端子 J7 に供給するには、DC 電源が必要です。このコネクタが下向きの場合、左側の端子は GND、右側の端子は電源電圧です。

初期の低電圧テストでは、ファンクション・ジェネレータを使用して CT の 1 次側に正弦波入力を供給します。このセットアップにより、バンドパス・フィルタや ADC など、アナログ・フロント・エンドのさまざまな部品をテストできます。

アークを使用したシステム・テストには、DC 電源、または太陽光発電 (PV) エミュレータ、ソーラー・インバータ、およびアーク・ジェネレータが必要です。この設計は、最大 10A の電流と最大 800V の電圧をサポートします。これは高電圧テストであるため、事故や怪我を防ぐために必要な安全対策を講じる必要があります。

表 3-1 に、すべてのテスト・ポイントとコネクタの一覧と説明を示します。

**表 3-1. コネクタとテスト・ポイント**

コネクタまたはテスト・ポイント	概要
J1、J2、J3、J4	入力 CH1、CH2、CH3、および CH4 はアーク検出用。これらを電流トランスの 1 次側に接続。ソーラー・ストリングとインバータの間にある DC ラインと直列に接続。最大 10A のライン電流を処理できる。
J5	さまざまな C2000 controlCARD を接続するための 120 ピン HSEC コネクタ。180 ピンのコントロール・カードにも対応。
J6	デバッグ接続。左から右へピン 1～4: GND、DACB、DACA、GPIO (F280049C の場合は GPIO34)。DACA および DACB は、一部のフィードバック信号 (未実装) に使用でき、GPIO は外部割り込みに使用できる。GPIO には外部プルダウンがある。
J7	電源接続。8V～16V の電圧をこの端子に接続。GND は左側のピン、VCC は右側のピン。
TP1	CH1 のフィルタ出力と ADC 入力
TP2	CH1 のフィルタ入力
TP3	CH2 のフィルタ出力と ADC 入力
TP4	CH2 のフィルタ入力
TP5	CH3 のフィルタ出力と ADC 入力
TP6	CH3 のフィルタ入力
TP7	CH4 のフィルタ出力と ADC 入力
TP8	CH4 のフィルタ入力
TP9	2.5V 電圧リファレンス
TP10	DACA
TP11	DACB
TP12、TP13、TP14、TP15	GND
TP16	C2000 controlCARD 用の 5.25V 電源
TP17	5V アナログ電源
TP18	3.3V デジタル電源電圧

### 3.1.2 ソフトウェア

TMS320F280049C controlCARD の内部 ADC を評価するためのテスト・ソフトウェアは、[DigitalPower-SDK](#) の一部です。[My Secure Software ポータル](#)から外部 ADC を評価するためのソフトウェアをリクエストします。このソフトウェアを実行するには、[Code Composer Studio™ 統合開発環境 \(IDE\) バージョン 11.0](#) 以降、および [C2000Ware SDK](#) が必要です。どちらも [tj.co.jp](#) で公開されています。

ソフトウェアの詳細な説明については、ダウンロード可能なソフトウェア・プロジェクトに含まれているソフトウェア・ユーザー・ガイドを参照してください。

ソフトウェアの使用方法和インストール方法の詳細については、[セクション 3.2](#) を参照してください。

#### 3.1.2.1 アーク検出理論

この設計に実装されているアーク検出アルゴリズムは、FFT ベースのアーク検出アルゴリズムです。PV システムにアーク放電が存在すると、PV スtring に使用されるケーブルにランダムなノイズ電流が発生します。アーク自体の電流ノイズは、スペクトルが数 MHz に及ぶガウス分布を持っています。代表的な PV システムのケーブルの形状により、200kHz を超えるノイズ電流密度は周波数によって大きく変化します。このため、アーク検出には 10kHz~100kHz の一般的な周波数帯域が選択されています。これは、基板上のアナログ・バンドパスによって定義されます。この帯域にはインバータのスイッチング周波数のような他のノイズ源があるため、ソフトウェアは、ソフトウェアに存在する `ArcTuningParams` を調整することで、この周波数帯域をさらに制限することができます。さまざまなチューニング・パラメータの説明については、[表 3-2](#) を参照してください。このアルゴリズムは、サンプリングされた信号の FFT を実行し、指定された周波数帯域のノイズを合計します。この計算されたアーク・ノイズは、変数 `AD_result` で確認できます。これは 1024 サンプルごとに実行されます。アーク放電は周波数帯域全体でノイズを発生させるため、アーク放電が存在する場合は `AD_result` の値が増加します。

**表 3-2. ArcTuningParams 構造体の要素とその説明**

名称	説明
float32 ArcTuningParams.B	分析帯域幅: 分析周波数の帯域幅。
float32 ArcTuningParams.I	最小周波数: 帯域の初期周波数。
float32 ArcTuningParams.F	フィルタ・ウェイト: 帯域の半分ごとの重み付け。
float32 ArcTuningParams.D	ビン破棄係数: 破棄するスプリアス・ピークの数。
Int16 ArcTuningParams.T	アーク放電のスレッシュホールド: デフォルトでは使用されません
Int16 ArcTuningParams.C	クリッピング・レベル: デフォルトでは使用されません
float32 ArcTuningParams.ADSampleRate	サンプリング・レート: デフォルトでは 250000 に設定されています

- **I** - 最小周波数。アーク・ノイズ計算用の帯域の初期周波数。I 値は、アーク・ノイズが計算される帯域の開始周波数を指定します。
- **B** - 分析帯域幅。適切に動作させるには、この帯域幅は 1.0 より大きい数値である必要があります。アーク・ノイズの計算は、周波数  $B + I$  まで実行されます。たとえば、I を 30000 に設定し、B を 30000 に設定すると、30kHz~60kHz の範囲の周波数成分を使用してアーク・ノイズが計算され、この帯域外のものは使用されません。

アーク・ノイズの計算に使用される追加のパラメータは **D** および **F** です。これらのパラメータは、時にはアークとして認識される可能性のある、発生する可能性のあるスプリアス・ピークを除去するために使用されます。

- **D** - ビン破棄係数。このパラメータは、破棄するスプリアス・ピークの数指定します。フィルタリングの積極性を制御し、適切に動作させるためには、 $[0.0, 1.0]$  の間の数値である必要があります。B と I で設定された周波数帯域内のピークは、最高のピークを示す D で設定された値に基づいてアーク・ノイズの計算で除去されます。D が高い場合はより多くのピークが破棄され、D が低い場合はより少ないピークが計算のために破棄されます。D を変更すると、アーク・ノイズ計算アルゴリズムで消費されるサイクルに影響があることに注意してください。おそらく 0.1 の増分で異なる D 値を試し、実際のアークで、アーク・ノイズ計算がどのように変化するかを確認する必要があります。
- **F** - フィルタ・ウェイト。このパラメータは、分析周波数帯域の前半の重み付けを指定し、適切に動作させるためには 0.0 より大きい値にする必要があります。B と I で設定される周波数の前半はフィルタ・ウェイトで重み付けされ、帯域の後半は常に 1 で重み付けされます。
- **T** - スレッシュホールド。このパラメータは現在使用されておらず、`AD_result` のスレッシュホールド値のプレースホルダであり、このスレッシュホールドを超えた場合にアーク放電が検出されます。T を変更しても効果はありません。

- **C** - クリッピング・レベル。このパラメータは、アークを検出するための変数になりますが、現在は実装されていません。**C** を変更しても効果はありません。
- **ADSampleRate** - サンプリング・レート。これは、システムのサンプリング・レートです。この設計では、このレートは 250kSPS に固定されているため、250000 に設定されています。

### 3.1.2.2 ソフトウェアの実装

このセクションでは、サンプル・ソフトウェアの基本的な機能について説明します。内部 ADC 実装用のサンプル・ソフトウェアは、**DigitalPower SDK** で入手できます。**ADS8363** をサポートするソフトウェアを **MySecure Software** からリクエストします。このソフトウェアは、定義された周波数帯域のアーク・ノイズを計算するだけで、アーク放電があるかどうかを示す条件やスレッショルドは実装していないため、評価用となります。計算されたアーク・ノイズは、変数 **AD\_result** で確認できます。正しく設定をすると、この値はアーク放電状態のときに増加します。

ソフトウェアの実装は、内部 ADC を評価するプロジェクトと外部 ADC を評価するプロジェクトで異なりますが、一般的な考え方は同じです。ソフトウェアは ADC から 1024 個のサンプルを読み取り、このサンプルをアーク検出アルゴリズムに渡します。ほとんどすべてのサンプリングとデータ操作は、アーク検出が継続的に実行されるように、ダイレクト・メモリ・アクセス (DMA) などのバックグラウンド・リソースを使用して実行されます。サンプリングされたデータは、サイズが 1024 の **CH1Data** という配列に格納されます。この配列が埋まると、すぐにアーク検出アルゴリズムに渡され、値が別のメモリ位置にコピーされます。これにより、フォアグラウンドで実行されているアーク検出アルゴリズムで使用されているデータを破損することなく、バックグラウンドで **CH1Data** 配列が DMA により再び埋められるようになります。

ソフトウェアを制御する方法と、これらの変数を観察する方法の詳細については、[セクション 3.2](#) を参照してください。

## 3.2 テスト構成

### 3.2.1 ControlCARD の構成

すべての controlCARD には、ボード上のさまざまなピンの割り当てやその他の接続を構成するためのスイッチが取り付けられています。正常に動作させるには、controlCARD を TIDA-010231 ボードに挿入して電源を投入する前に、これらのスイッチを正しく構成する必要があります。[表 3-3](#) に、TMS320F280049C controlCARD TMDSCNCD280049C の構成を示します。上下左右の位置は、制御カードの HSEC コネクタが下向きになっている方向を基準にしています。

**表 3-3. TMDSCNCD280049C スwitchの構成**

スイッチ	設定	備考
S1:A	スイッチ 1 をオン、スイッチ 2 をオフ	USB JTAG をイネーブル、USB UART をディセーブル
S1 (180 度回転して取り付け)	スイッチ 1 とスイッチ 2 をアップ位置	フラッシュまたは USB ブート・モードを選択
S2	アップ位置	GPIO 10 を HSEC ピン 60 に接続
S3 (180 度回転して取り付け)	ダウン位置	GPIO 8 を HSEC ピン 58 に接続
S4	ダウン位置	標準の 4 ピン JTAG を使用
S5 (180 度回転して取り付け)	スイッチ 1 とスイッチ 2 をアップ位置	GPIO 25 を HSEC ピン 77 に接続し、GPIO 24 を HSEC ピン 75 に接続
S6	スイッチ 1 とスイッチ 2 をダウン位置	GPIO 26 を HSEC ピン 79 に接続し、GPIO 27 を HSEC ピン 81 に接続
S7	すべてのスイッチをアップ位置	内部 ADC を HSEC コネクタに接続
S8 (90 度回転して取り付け)	スイッチ 1 と 2 を左位置	すべての内部 ADC に内部電圧リファレンスを使用。内部 ADC の使用のみに適用。

### 3.2.2 ハードウェアとソフトウェアの検証用の設定

開発された設定により、低電圧環境でハードウェアとソフトウェアを検証できます。以下のハードウェアが必要です。

[図 3-1](#) に、ハードウェアの設定を示します。

- 1 枚の TIDA-010231 ボード
- C2000 controlCARD TMDSCNCD280049C
- J2 に 8V~16V の補助電源を供給するための DC 電源。電流を 0.5A に制限。極性については、[図 3-1](#) を参照。
- 最大 100kHz の可変周波数で、CH1 入力 J4 に正弦波信号を供給するファンクション・ジェネレータ
- フィルタのテスト・ポイントでの波形を観察するためのオシロスコープ

- サンプリングされた波形とアーク検出アルゴリズムの出力を観測するための Code Composer Studio ソフトウェアを搭載した PC。

ソフトウェア・プロジェクトは、DigitalPower SDK から Code Composer Studio IDE に直接インポートすることができます。(内部 ADC ソフトウェア)。

ソフトウェアを制御する方法の詳細な説明は、ダウンロードしたパッケージに含まれているユーザーズ・ガイド PDF ドキュメントを参照してください。

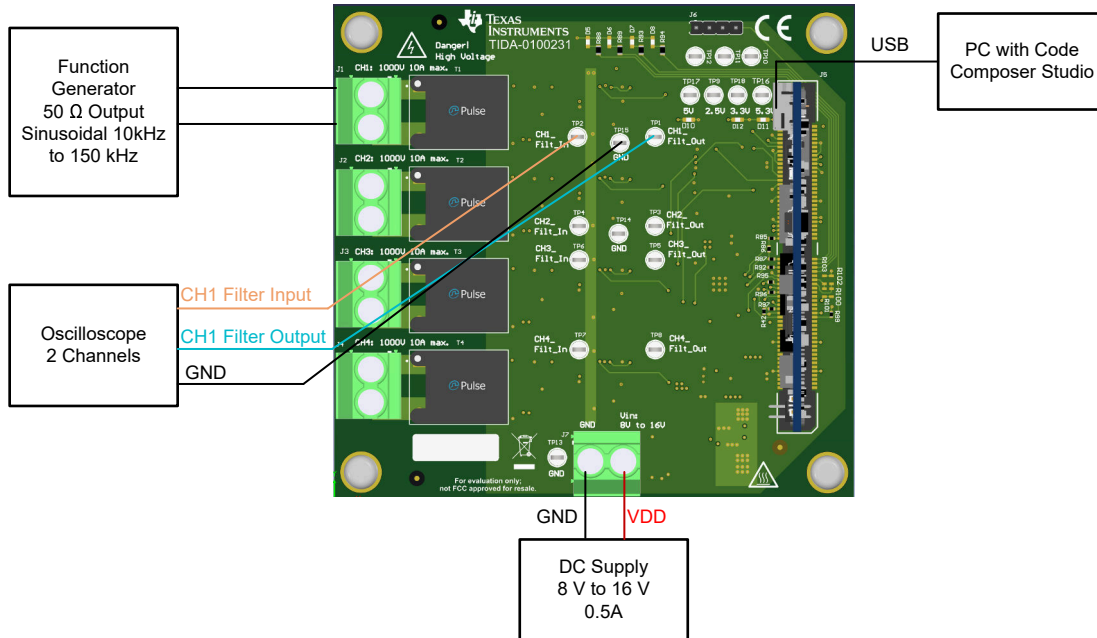


図 3-1. ハードウェアとソフトウェアの検証用設定

### 3.2.3 アーク・テスト用の設定

実際のアーク検出の設定には、以下のハードウェアが必要です。

- 1 枚の TIDA-010231 ボード
- C2000 controlCARD TMDSCNCD280049C
- J2 に 8V~16V の補助電源を供給するための DC 電源。電流を 0.5A に制限。極性については、[図 3-2](#) を参照
- ソーラー・パネルまたはソーラー・ストリングの役割を果たす DC ソースまたは PV エミュレータ
- ソーラー・インバータ (アーク検出が最適化されている)
- 制御された方法でアーク・フォルトを生成するためのアーク・ジェネレータ
- 高電圧アーク放電実験を安全な環境で実施するために必要なすべての安全装置

#### 警告

この実験では、オープン・アークを生成するために高電圧と大電流が存在します。危害を防止するために必要なすべての保護措置を講じます。高電圧への接触を防止するために、アーク・ジェネレータとアーク検出ボードは安全ボックスの中に入れます。高電圧が流れるすべての導体が接触しないように保護されていることを確認します。

[図 3-2](#) に、アーク検出テスト用設定のブロック図を示します。

ソフトウェアの設定は、ハードウェア検証の設定と同じです。

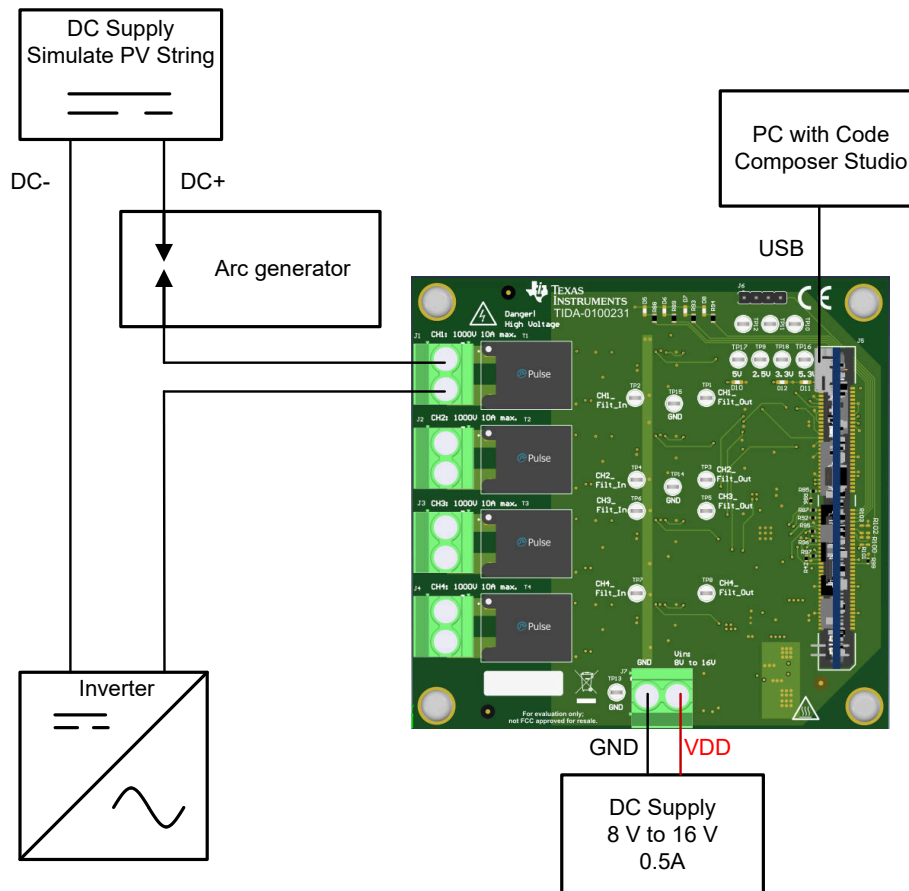
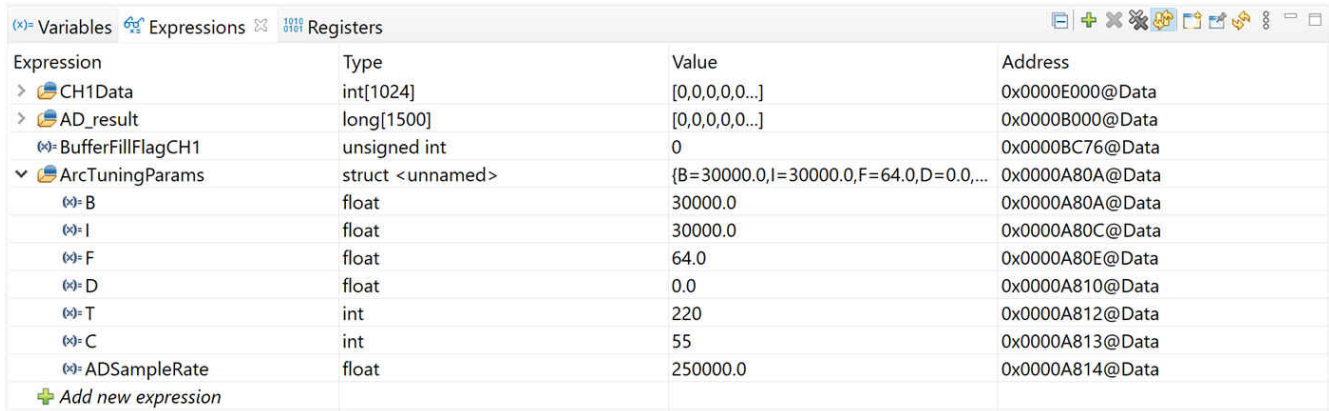


図 3-2. アーク検出テスト用設定

### 3.3 テスト結果

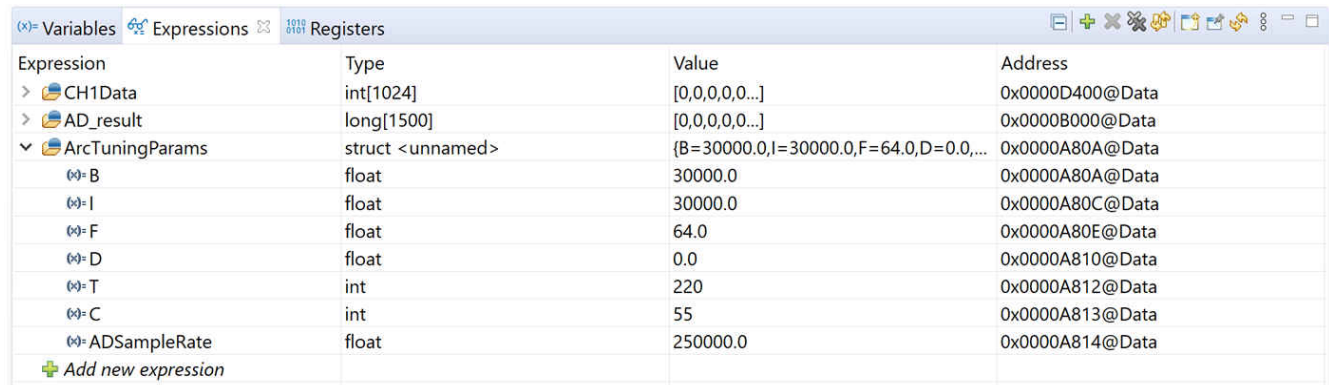
#### 3.3.1 ハードウェアとソフトウェア検証のテスト結果

図 3-1 に、このテストで使用する設定を示します。CH1 入力とサンプリングされた信号に適用される、異なる周波数の正弦波入力信号があります。計算されたアーク・ノイズは、Code Composer Studio 内で観測されます。図 3-3 および 図 3-4 に、ソフトウェアを controlCARD にロードした後、コードを開始する前の、外部 ADC バージョンと内部 ADC バージョンの「Expressions」ウィンドウを示します。



Expression	Type	Value	Address
> CH1Data	int[1024]	[0,0,0,0...]	0x0000E000@Data
> AD_result	long[1500]	[0,0,0,0...]	0x0000B000@Data
☞ BufferFillFlagCH1	unsigned int	0	0x0000BC76@Data
▼ ArcTuningParams	struct <unnamed>	{B=30000.0,I=30000.0,F=64.0,D=0.0,...	0x0000A80A@Data
☞ B	float	30000.0	0x0000A80A@Data
☞ I	float	30000.0	0x0000A80C@Data
☞ F	float	64.0	0x0000A80E@Data
☞ D	float	0.0	0x0000A810@Data
☞ T	int	220	0x0000A812@Data
☞ C	int	55	0x0000A813@Data
☞ ADSampleRate	float	250000.0	0x0000A814@Data
+ Add new expression			

図 3-3. 外部 ADC の Expressions ウィンドウ



Expression	Type	Value	Address
> CH1Data	int[1024]	[0,0,0,0...]	0x0000D400@Data
> AD_result	long[1500]	[0,0,0,0...]	0x0000B000@Data
☞ BufferFillFlagCH1	unsigned int	0	0x0000BC76@Data
▼ ArcTuningParams	struct <unnamed>	{B=30000.0,I=30000.0,F=64.0,D=0.0,...	0x0000A80A@Data
☞ B	float	30000.0	0x0000A80A@Data
☞ I	float	30000.0	0x0000A80C@Data
☞ F	float	64.0	0x0000A80E@Data
☞ D	float	0.0	0x0000A810@Data
☞ T	int	220	0x0000A812@Data
☞ C	int	55	0x0000A813@Data
☞ ADSampleRate	float	250000.0	0x0000A814@Data
+ Add new expression			

図 3-4. 内部 ADC の Expressions ウィンドウ

- **CH1Data:** 1024 サンプルの入力信号を格納するための配列。
- **AD\_result:** 計算されたアーク・ノイズが格納される配列。各要素は 1024 サンプルの解析結果を表す。
- **BufferFillFlagCH1 (外部 ADC のみ):** 外部 ADC ソリューションの場合、アーク検出を開始するフラグ。内部 ADC プロジェクトでは、起動直後に開始。
- **ArcTuningParams:** 表 3-2 を参照。この場合、アーク検出の周波数帯域は 30kHz~60kHz に設定されます。

ソフトウェアを起動し、Expressions ウィンドウで連続更新オプションを有効にすると、図 3-5 に示すように表示値が変化します。入力信号と AD\_result 変数はグラフ・ツールで確認できます。図 3-6 に、20kHz の正弦波入力電流に対してサンプリングされた入力信号を示します。

Expression	Type	Value	Address
> CH1Data	int[1024]	[3231,555,3433,3304,545...]	0x0000D400@Data
> AD_result	long[1500]	[35,39,35,39,35...]	0x0000B000@Data
▼ ArcTuningParams	struct <unnamed>	{B=30000.0,I=30000.0,F=64.0,D=0.0,...}	0x0000A80A@Data
B	float	30000.0	0x0000A80A@Data
I	float	30000.0	0x0000A80C@Data
F	float	64.0	0x0000A80E@Data
D	float	0.0	0x0000A810@Data
T	int	220	0x0000A812@Data
C	int	55	0x0000A813@Data
ADSampleRate	float	250000.0	0x0000A814@Data
+ Add new expression			

図 3-5. 20kHz の正弦波入力電流に対する Expressions ウィンドウ

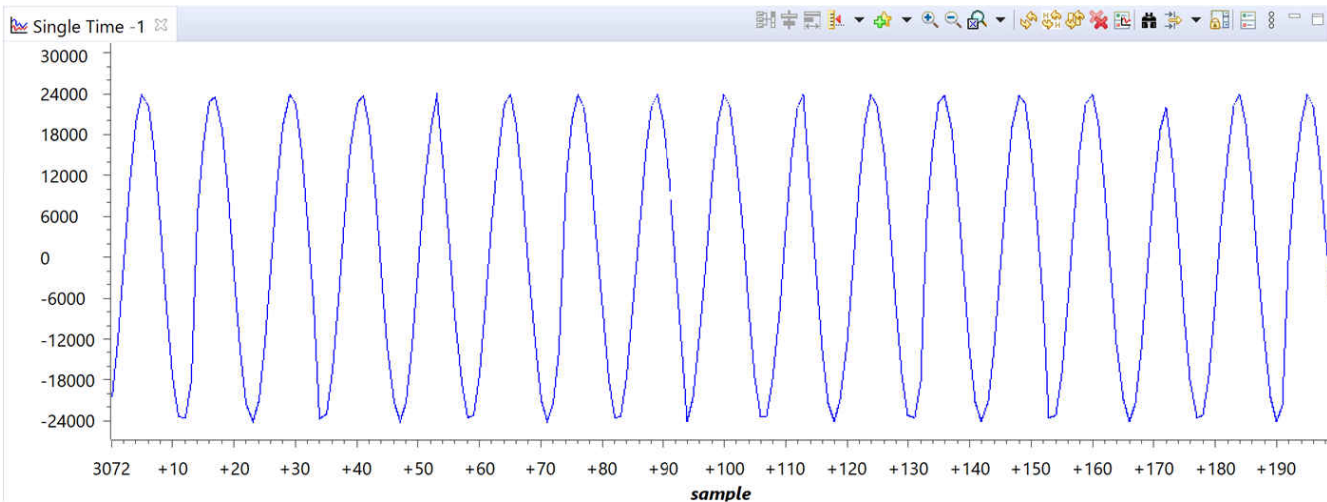


図 3-6. 20kHz の正弦波入力電流に対する CH1Data のグラフ

表 3-4 に、異なる入力周波数に対する外部および内部 ADC ソフトウェアの AD\_result 値を示します。アーク検出周波数帯域内の周波数では、AD\_result の値に予想よりも高い値が確認されます。一般に、外部 ADC ソリューションの方が変化が大きいのですが、これは、分解能が 16 ビットと、内部 ADC の 12 ビットに比べて高いためであると考えられています。

表 3-4. 外部 ADC と内部 ADC による、さまざまな正弦波入力の AD\_result 値

Hz 単位の周波数	外部 ADC による AD RESULT	内部 ADC による AD_Result
10000	46	23
20000	43	28
30000	89	47
40000	98	67
50000	80	49
60000	77	46
70000	35	33
80000	12	30
90000	16	29
100000	19	25



### 3.3.2 アークを使用したテスト

実際のアーク放電条件でのテスト結果は、システムによって異なります。アーク放電が発生していない場合、AD\_Result の値は安定している必要があります。アーク放電発生中は、AD\_Result の値が大幅に増加し、アークを示します。絶対値は、システム内ですでに存在するノイズ、内部または外部 ADC の選択された入力方法、指定された ArcTuningParams によって異なります。出発点として、表 3-5 に示すデフォルト値をお勧めします。インバータのスイッチング周波数が B と I で定義されている周波数帯域外になるように、B と I を選択します。アーク放電がないときでも AD\_Result の値が大きい場合は、パラメータ D を 0.1 または 0.2 に増やすか、アナログ・バンドパス・フィルタのカットオフ周波数を調整します。さまざまなパラメータを詳細にテストすることにより、各システムに最適な設定を特定することができます。これらのパラメータを定義した後、AD\_Result の値を使用して、アーク放電を検出するカスタム・アルゴリズムを実装します。これはさまざまな方法で実行できます。たとえば、単純に AD\_Result のスレッシュホールドを実装するか、または AD\_Result の複数の連続値に対してフィルタリングを適用してから、スレッシュホールドと比較することができます。

表 3-5. ArcTuningParams 構造体のデフォルト値

名称	値
float32 ArcTuningParams.B	30000
float32 ArcTuningParams.I	30000
float32 ArcTuningParams.F	64
float32 ArcTuningParams.D	0
int16 ArcTuningParams.T	該当なし
int16 ArcTuningParams.C	該当なし
float32 ArcTuningParams.ADSampleRate	250000

## 4 設計とドキュメントのサポート

### 4.1 設計ファイル

#### 4.1.1 回路図

回路図をダウンロードするには、[TIDA-010231](#) のデザイン・ファイルを参照してください。

#### 4.1.2 BOM

部品表 (BOM) をダウンロードするには、[TIDA-010231](#) のデザイン・ファイルを参照してください。

### 4.2 ツールとソフトウェア

#### ソフトウェア

[C2000 アーク検出ソフトウェア](#) [テキサス・インスツルメンツのセキュア・リソースへのリンク \(ログインが必要\)](#)。

### 4.3 サポート・リソース

[TI E2E™ サポート・フォーラム](#) は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の [使用条件](#) を参照してください。

### 4.4 商標

C2000™, TI E2E™, and Code Composer Studio™ are trademarks of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

## 5 著者について

**Andreas Lechner** は、テキサス・インスツルメンツで働くグリッド・インフラのシステム・エンジニアです。Andreas は、世界中のグリッド・インフラストラクチャ分野のお客様をサポートしています。Andreas は、ドイツのランツフートにある応用化学大学で修士号を取得しています。

## 6 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

---

### Changes from Revision A (July 2022) to Revision B (April 2023) Page

- [表 3-3](#) で、S7 スイッチの SETTING セルと COMMENT セルの内容を変更。..... [12](#)
- 

### Changes from Revision \* (July 2022) to Revision A (February 2023) Page

- 『デザイン・ガイド』のリビジョン A にデジタル電源 SDK のサポートを追加 ..... [1](#)
-

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2023, Texas Instruments Incorporated