

User's Guide

TPSI2140-Q1 評価基板



概要

TPSI2140-Q1 の動作 / 性能の評価に、TPSI2140Q1 評価基板をぜひご活用ください。このユーザー・ガイドでは、コネクタ、テスト・ポイントの説明、動作モード、回路図、部品表、評価基板の基板レイアウトを示しています。TPSI2140-Q1 は $3.75\text{kV}_{\text{rms}}$ の絶縁型スイッチです。ボードへの入力および出力接続は端子台であり、簡単に配線できます。TPSI2140Q1 評価基板には、TPSI2140-Q1 の機能を監視するための複数のテスト・ポイントが含まれています。

 WARNING	危険	$V_{\text{IOWM}} = 1414\text{V}_{\text{DC}}$ を超える絶縁のテストには EVM を使用しないでください 高電圧
	注意事項	高温表面に注意 触れるとやけどするおそれがあります 触れないでください！
	注意事項	使用前にユーザー・ガイドをお読みください
	注意事項	評価基板の電源を入れたままその場を離れないでください。

目次

テキサス・インスツルメンツの高電圧評価基板 (TI HV EVM) におけるユーザーの安全のための一般的な指針.....	2
1 はじめに.....	3
1.1 特長.....	3
1.2 アプリケーション.....	3
1.3 概要.....	3
2 接続の説明.....	4
3 試験装置.....	5
4 推奨テスト構成.....	5
4.1 波形.....	6
4.2 S2 分圧器.....	6
5 回路図.....	7
6 PCB レイアウト.....	8
7 部品表 (BOM).....	10
8 改訂履歴.....	11

商標

すべての商標は、それぞれの所有者に帰属します。

テキサス・インスツルメンツの高電圧評価基板 (TI HV EVM) におけるユーザーの安全のための一般的な指針



テキサス・インスツルメンツの設定および使用の手順に常に従い、すべてのインターフェイス・コンポーネントを推奨される電氣的定格電圧および電力制限範囲内で使用してください。電氣的な安全上の注意事項に常に従い、個人および周囲で作業中の人々の安全が確保されるようにします。詳細については、テキサス・インスツルメンツの技術問い合わせ窓口 <http://ti.com/customer support> までご連絡ください。

今後の参考のため、すべての警告と手順を保存してください。

警告

警告および手順に従わないと、感電ややけどの危険により、人身傷害、物的損害、あるいは死亡をもたらす可能性があります。

TI HV EVM という用語は、電子デバイスが通常オープン・フレームの、密封されていないプリント基板アセンブリで提供されていることを意味します。開発ラボ環境で使用することを厳密に意図しており、高電圧電気回路の開発および応用における電氣的安全性の訓練を受け、技能と知識を有する有資格者のみが使用してください。その他の使用および/または応用は、テキサス・インスツルメンツにより厳密に禁止されています。適切な資格を有していない場合は、HV EVM のさらなる使用をただちに停止してください。

1. 作業場の安全性:

- a. 作業領域を清潔で整理整頓された状態に保ちます。
- b. 回路への電源投入は、必ず資格を有するオペレーターの立ち合いの下で行います。
- c. TI HV EVM およびインターフェイス電子機器に電源を投入する領域には、効果的なバリアと標識を必ず設け、不用意なアクセスがないように、アクセス可能な高電圧が存在する可能性があることを明記します。
- d. 開発環境で使用されるすべてのインターフェイス回路、電源、評価基板、計器、メーター、スコープ、およびその他関連の装置で 50Vrms/DC 75V を超えるものは、緊急電源遮断 EPO で保護された電源タップ内に電氣的に配置する必要があります。
- e. 安定した非導電性の作業台を使用します。
- f. 適切に絶縁されたクランプおよびワイヤを使用して測定用プローブおよび計器を接続します。可能な限りフリーハンド・テストは行わないでください。

2. 電氣的安全性:

- a. 予防措置として、EVM 全体が完全にアクセス可能で、アクティブ高電圧が印加されていると想定するのが良いエンジニアリング・プラクティスです。
- b. 電気測定またはその他の診断測定を行う前に、TI HV EVM およびその入力、出力、電気負荷の電源を切りまします。TI HV EVM 電源が安全に切られていることを再評価します。
- c. EVM の電源が切断されていることを確認した上で、EVM 回路および測定装置が電氣的に導通していると想定して、必要な電気回路構成、配線、測定装置の接続、およびその他の応用ニーズを実施します。
- d. EVM の準備が整ったら、意図されたように EVM に電源を投入します。

警告

EVM に電源が投入されている間、EVM またはその電気回路に触らないでください。高電圧により感電の危険性があります。

3. 個人の安全

- a. 個人用保護具 (ゴム手袋やサイドシールド付き保護メガネなど) を身につけ、EVM を適切なインターロック付きの透明のプラスチック箱に入れて保護するなどして、不用意に触ることがないようにします。

安全使用の制限:

EVM は、量産ユニットのすべてまたは一部として使用することを意図していません。

1 はじめに

TPSI2140-Q1 は、バッテリー管理システム、EV/HEV オンボード・チャージャ、機械式リレーの代替、DC リンク事前充電などの高電圧車載 / 産業用アプリケーション向けに設計された絶縁型ソリッド・ステート・リレーです。TPSI2140-Q1 は、2 次側電源を必要とせずリレーをシームレスに置き換えると同時に、小型 SOIC パッケージに統合された独自の絶縁テクノロジーを活用しています。デバイスの 1 次側全体に必要な入力電流は、わずか **9mA** です。したがって、単一のマイクロコントローラ GPIO から VDD ピンと EN ピンを駆動でき、フォトモス・ソリューションで使用される外付けのローサイド・スイッチが不要になります。2 次側は、S1 から S2 までのスタンドオフ電圧が $\pm 1.2\text{kV}$ のバック・ツー・バック MOSFET で構成されています。TPSI2140-Q1 MOSFET のアバランシェ堅牢性と熱を考慮したパッケージ設計により、外付け部品なしに、システム・レベルの高電位 (HiPot) スクリーニングおよび DC 高速充電器のサージ電流 (最大 **2mA**) に耐えることができます。

1.1 特長

- 絶縁: **3.75kVRMS**
- スタンドオフ電圧が **1200V** で、アバランシェ定格規定済みの MOSFET を複数内蔵
- 車載アプリケーション向けに認定済み: **AEC-Q100**
- 1 次側電源電流が小さく、オン状態で **9mA**、オフ状態で **1.5 μ A**
- 各ピンと電源電圧に対応する複数のテスト・ポイントが利用でき、機能が正常かどうかを確認可能

1.2 アプリケーション

- HEV/EV の絶縁抵抗監視
- 太陽光インバータ
- 産業用モーター・ドライブ
- バッテリー・マネージメント・システム
- オンボード・チャージャ

1.3 概要

TPSI2140Q1 評価基板は、複数のテスト・ポイントと複数のジャンパを実装した 4 層基板であり、このデバイスの機能を包括的に評価できます。1 次側は 4 つの差動ドライブで構成されており、2 次側の各内部 MOSFET に電力を供給し、ロジック情報を有効にします。2 次側の各 MOSFET には専用のフルブリッジ整流器があり、ローカル電源を形成します。イネーブル・ピンを High にすると、発振器が起動し、ドライバはバリアをまたぐ形で電力とロジック High を送信します。TPSI2140-Q1 は、11 DWQ パッケージのアバランシェ堅牢型 MOSFET と拡大ピンの熱的利点により、外部の保護部品を必要とせず、高電位 (HiPot) スクリーニングや最大 **2mA** の DC 高速チャージャ・サージ電流に耐えられます。

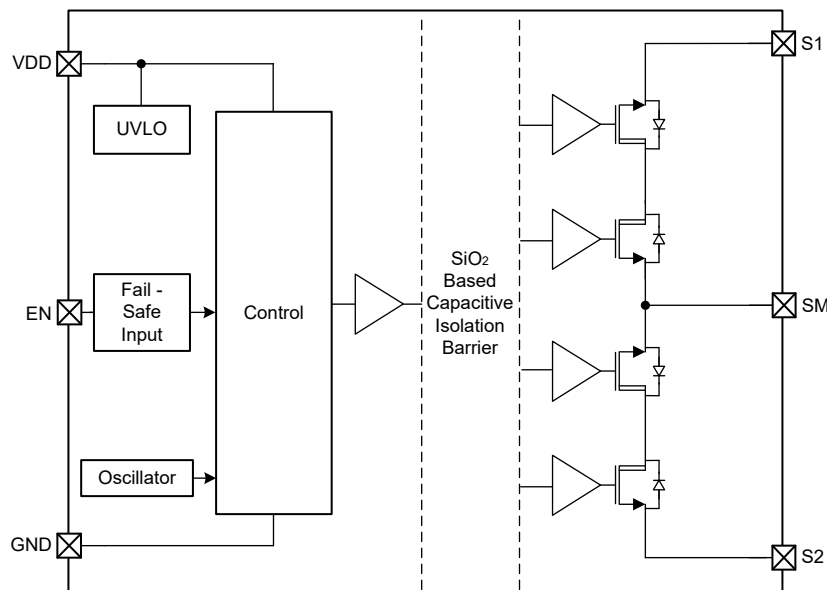


図 1-1. TPSI2140-Q1 の機能ブロック図

表 1-1. 製品情報

部品番号	パッケージ	本体サイズ (公称)
TPSI2140-Q1	SOIC 11 ピン (DWQ)	10.3mm × 7.5mm

2 接続の説明

表 2-1 に、入力 / 出力コネクタの概要を示します。表 2-2 にテスト・ポイントとジャンパを示します。

表 2-1. 入力および出力コネクタの説明

コネクタ	ラベル	概要
J1	HV+	2 次側正入力
J2	S2	電圧センス出力
J3	HV-	2 次側負入力
J4	VDD	1 次側電源
J5	GND	1 次側 GND
J6	EN_EXTERNAL_	外部信号のイネーブル

表 2-2. テスト・ポイントとジャンパの説明

テスト・ポイント、ジャンパ	ラベル	概要
TP1	VDD	1 次側電源のテスト・ポイント
TP2	EN	EN テスト・ポイント
TP4	GND	1 次側グランド・テスト・ポイント
TP5	S1	抵抗チェーン後の 2 次側 HV+ 電圧
TP6	SM	サーマル・ピン
TP7	S2	電圧センス出力のテスト・ポイント
TP8	HV-	HV- 2 次側テスト・ポイント
J7	EN_EXTERNAL/EN/VDD	VDD を EN に接続、または EN を EN_EXT に接続します。VDD により EN が通知される代わりに、外部イネーブル信号を使用できます

3 試験装置

TPSI2140Q1EVM のテストでは、以下の機器を推奨します。

- 入力用可変電源
- オシロスコープ
- EN ピンを切り替えるファンクション・ジェネレータ

4 推奨テスト構成

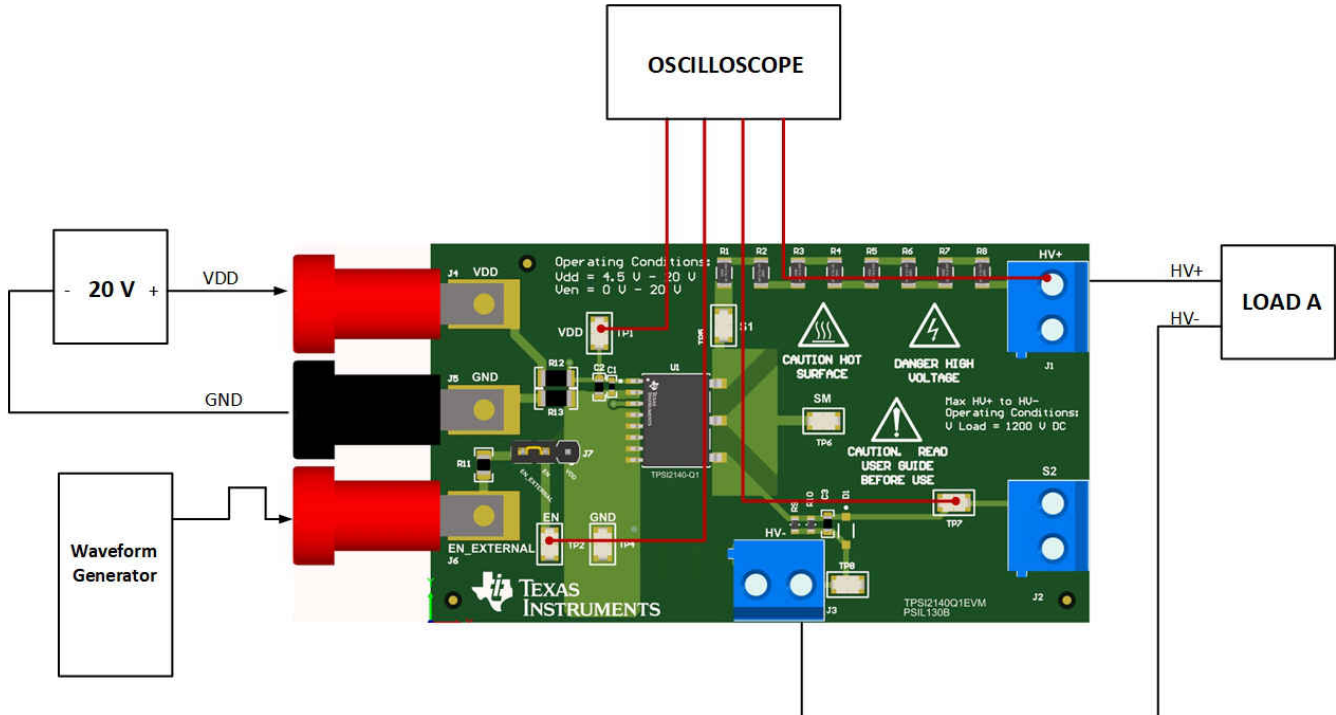


図 4-1. TPSI2140Q1 評価基板のテスト構成

ジャンパで TPSI2140Q1 評価基板に以下の設定があることを確認します。

1. J7 – シャントは EN_EXTERNAL と EN を接続しています。
2. 上記のように波形ジェネレータを使用しない場合は、シャントを VDD と EN の間に設定します。この動作により、VDD に電力が供給されているときに EN が High になります。

4.1 波形

上記のように接続する場合は、以下のチャンネルを以下の波形で表示する必要があります。

- CH 3 = VDD
- CH 2 = EN
- CH 1 = HV+
- CH 4 = S2

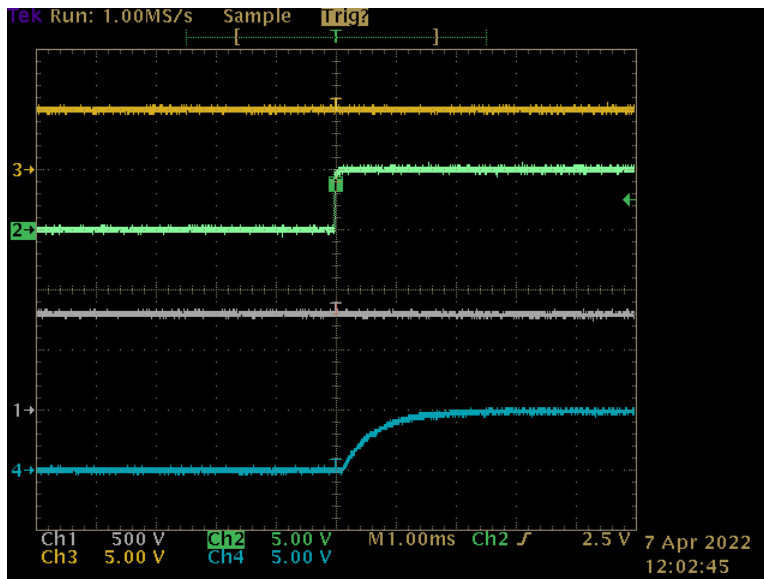


図 4-2. イネーブル (オン)

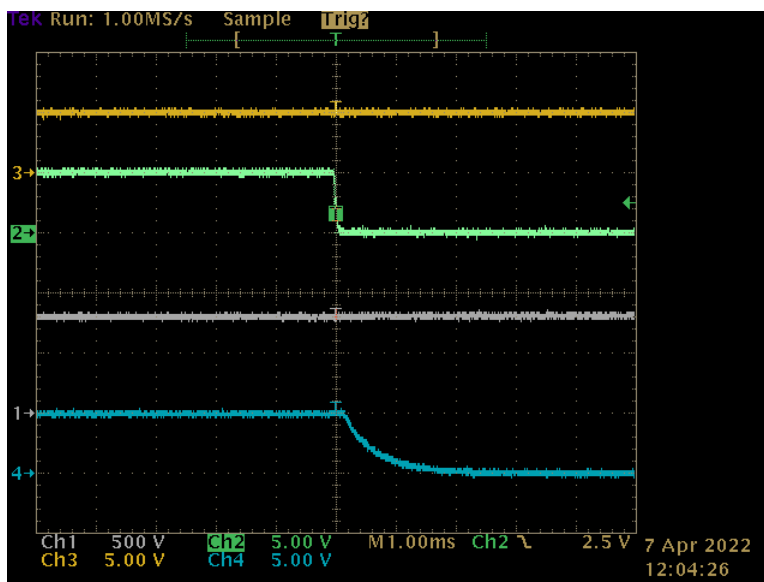


図 4-3. イネーブル (オフ)

4.2 S2 分圧器

S2 (TP7) は分圧器の測定値です。測定される電圧は、並列抵抗 R9 および R10、および抵抗ネットワーク R1-R8 に依存し、次の式を使用して計算できます。

$$V_{S2} = \frac{R9 || R10}{(R1 + R2... + R8) + (R9 || R10)} \times V_{LOAD} \quad (1)$$

5 回路図

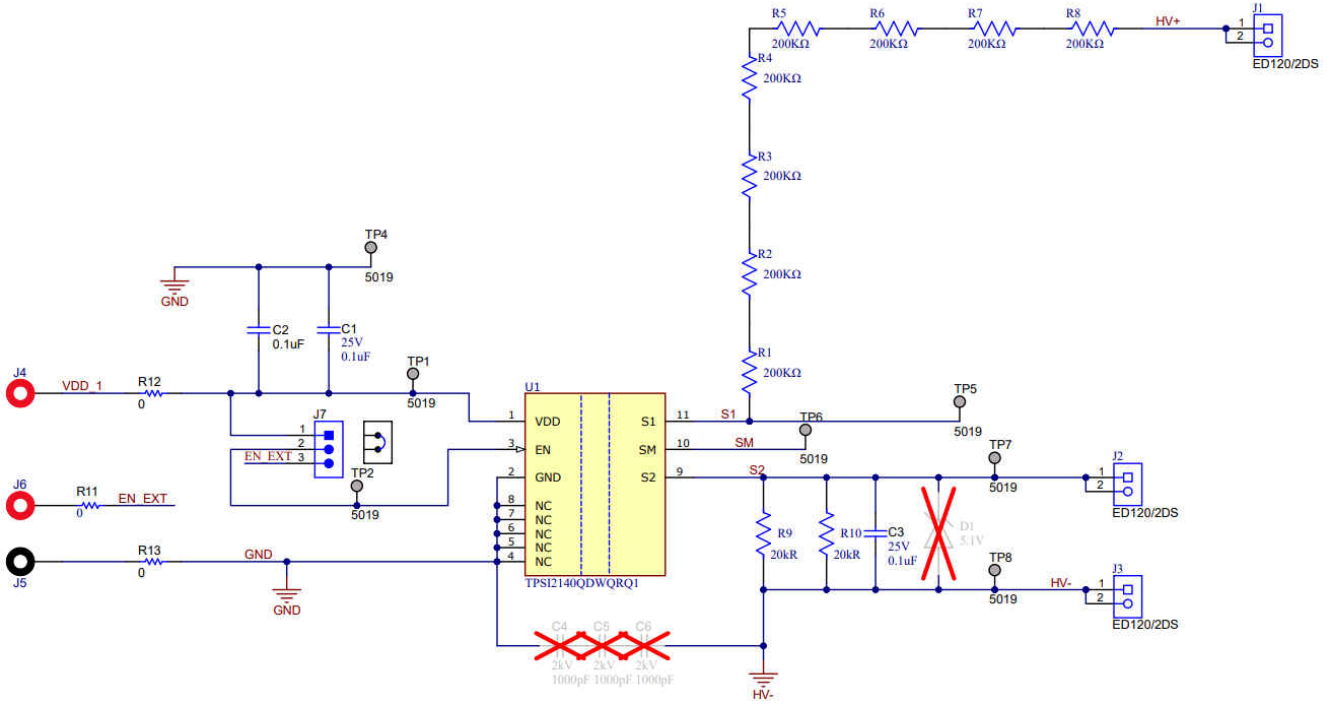


図 5-1. TPSI2140Q1EVM の回路図

6 PCB レイアウト

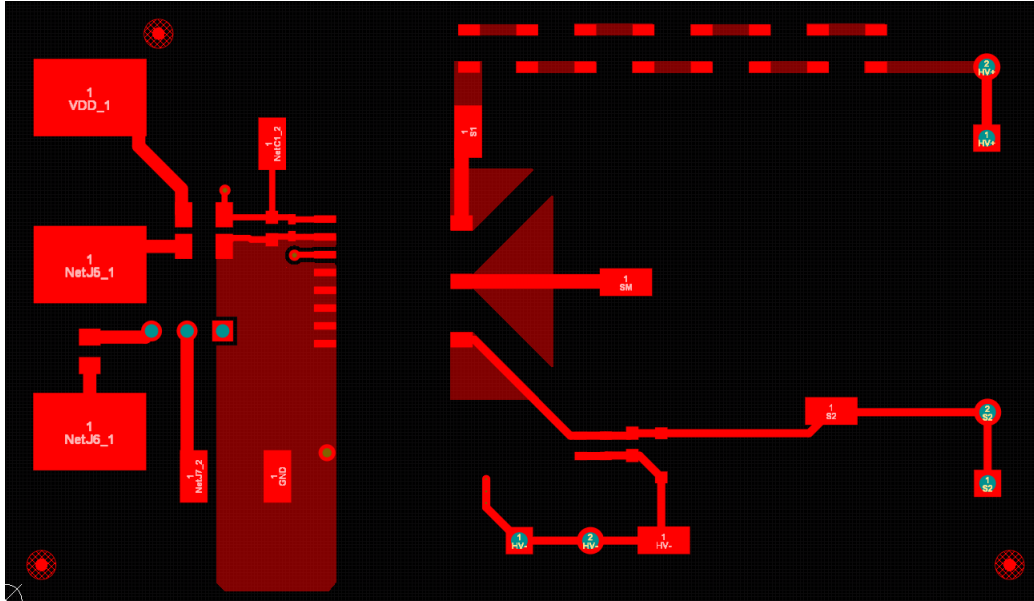


図 6-1. TPSI2140-Q1 EVM - レイヤ 1

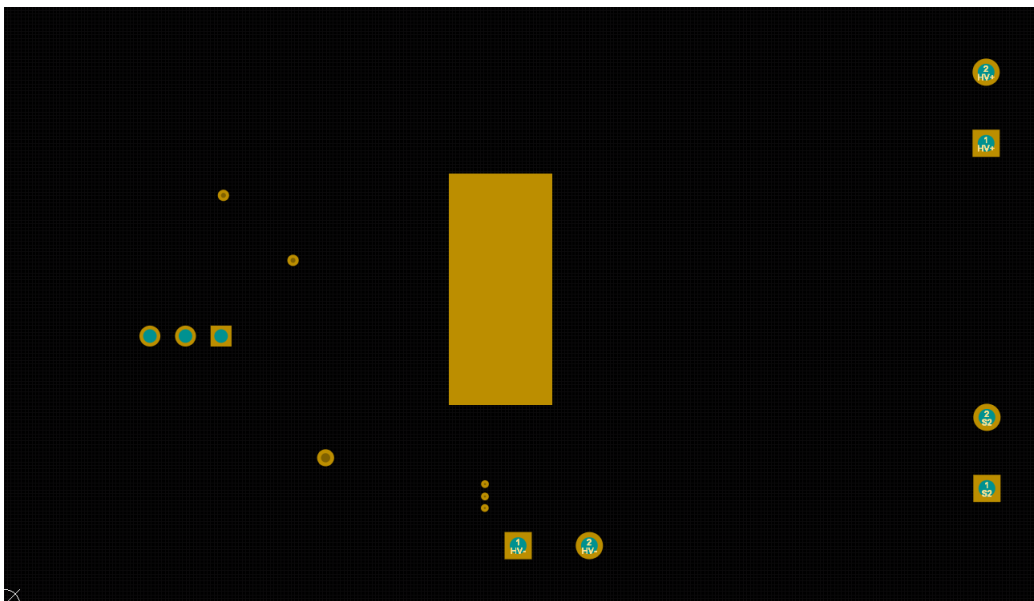


図 6-2. TPSI2140-Q1 EVM - レイヤ 2

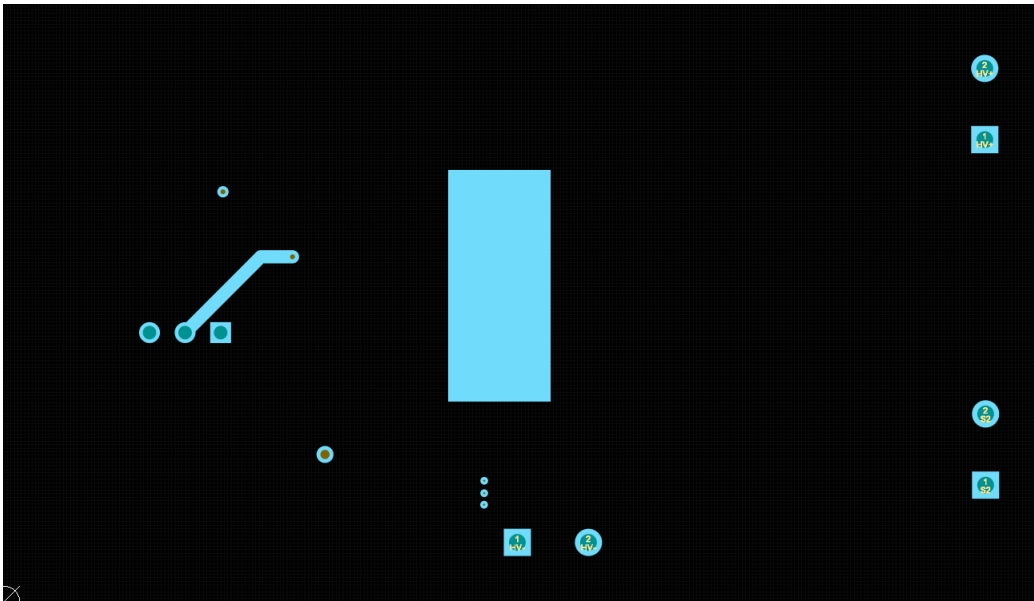


図 6-3. TPSI2140-Q1 EVM - レイヤ 3

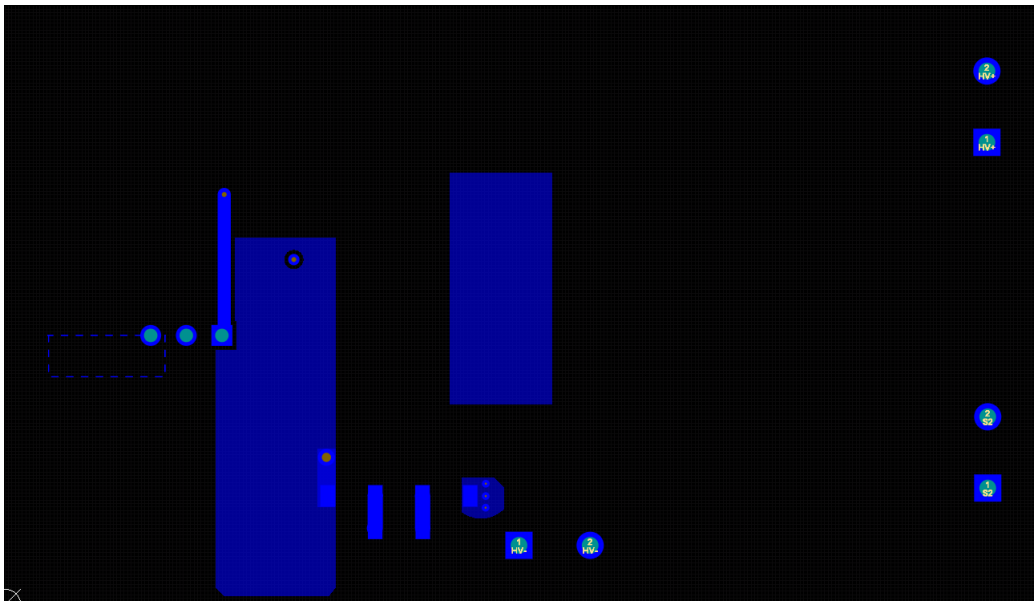


図 6-4. TPSI2140-Q1 EVM - レイヤ 4

7 部品表 (BOM)

コード	数量	値	説明	パッケージ記号	型番	メーカー
PCB	1		プリント基板		PSIL130	任意
C1	1	0.1μF	CAP, CERM, 0.1μF, 25V, ±10%、X7R, 0402	402	GRM155R71E104KE14D	MuRata
C2	1	0.1μF	CAP, CERM, 0.1μF, 25V, ±10%、X7R, AEC-Q200 グレード 1, 0603	603	CGA3E2X7R1E104K080A A	TDK
C3	1	0.1μF	CAP, CERM, 0.1μF, 25V, ±10%、X7R, 0603	603	C0603C104K3RACTU	Kemet
C4, C5, C6	3	1000pF	CAP, CERM, 1000pF, 2000V, ±10%、X7R, AEC-Q200 グレード 1, 1206	1206	C1206C102KGRACAUTO	Kemet
H1, H2, H3, H4	4		Bumpon, 円筒形, 0.312 × 0.200、黒色	Black Bumpon	SJ61A1	3M
J1, J2, J3	3		端子台, 5.08mm, 2×1, 真鍮, TH	2×1 5.08mm 端子台	ED120/2DS	On-Shore Technology
J4, J6	2		バナナ・ジャック・インスル・ナイロン・赤, TH	バナナ・ジャック・インスル・ナイロン・赤, TH	108-0902-001	Cinch の接続
J5	1		バナナ・ジャック・インスル・ナイロン・ブラック, TH	バナナ・ジャック・インスル・ナイロン・ブラック, TH	108-0903-001	Cinch の接続
J7	1		ヘッダ, 2.54mm, 3×1, 錫, TH	ヘッダ, 2.54mm, 3×1, TH	68001-403HLF	FCI
R9, R10	2	20.0k	RES SMD 20kΩ 0.1% 1/10W 0603	603	ERA-3AEB203V	Yageo America
R1, R2, R3, R4, R5, R6, R7, R8	8	200k	RQ732B 1206 200kΩ 0.4W 10ppm/°C 0.1% 200V	1206	RQ73C2B200KBTD	Vishay-Dale
R11	1	0	RES, 0, 5%, 0.125W, 0805	805	MCR10EZPJ000	Rohm
R12, R13	2	0	RES, 0, 5%, 0.25W, 1206	1206	RC1206JR-070RL	Panasonic
SH-2	1	1x2	シャント, 100mil, 金メッキ, 黒	シャント	SNT-100-BK-G	Samtec
TP1, TP2, TP4, TP5, TP6, TP7, TP8	8		テスト・ポイント, ミニチュア, SMT	テスト・ポイント, ミニチュア, SMT	5019	キーストーン
U1	1		絶縁型ソリッド・ステート・リレー	SOIC11	TPSI2140QDWQRQ1	テキサス・インスツルメンツ

8 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (April 2022) to Revision A (June 2023)	Page
• すべてのインスタンスを 1.4kV から 1.2kV に変更.....	3
• すべてのインスタンスを 1400V から 1200V に変更.....	3
• すべてのインスタンスを 5mA から 9mA に変更.....	3
• 「特長」の #4 を変更	3
• 表 2-2 から TP3 を削除	4
• 表 2-2 から TP11、TP14、TP13 の行を削除	4
• J7 のラベル・セルを EN_EXTERNAL/EN/VDD に変更	4
• 図 4-1 を変更.....	5
• 1 の「EN および EN_EXT」を「EN_EXTERNAL および EN」に変更.....	5
• 式 1 を変更	6
• 回路図を変更.....	7
• PCB レイアウトの画像を変更および追加	8

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated