

Design Guide: TIDA-050074

140W、GaN ベース、USB PD 3.1 アダプタのリファレンス デザイン

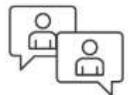


概要

このリファレンス デザインは、GaN (窒化ガリウム) ベースの 140W AC/DC 電源で、高効率と高電力密度を実現します。このデザインは、広い入力電圧 (90V~264V_{AC}) と出力電圧 (5V~28V) をサポートします。力率改善回路 (PFC) は、過渡モード (TM) 昇圧 PFC コントローラである UCC28056 と、ドライバ内蔵の 650V、120mΩ GaN デバイスである LMG3622 デバイスを使用して設計されています。DC-DC 段は非対称ハーフブリッジ フライバック (AHB) と LMG2610 で設計されています。LMG2610 は 650V 非対称ハーフブリッジ GaN (170mΩ/248mΩ) デバイスで、ハイサイドおよびローサイドドライバ、レベルシフト、ブートストラップ ダイオードを 7mm × 9mm の QFN パッケージに統合して PCB 面積を最小化しています。このリファレンス デザインは、USB PD (Power Delivery) 3.1 用のアダプタ設計や、電動工具用のチャージャなどのアプリケーション向けにカスタマイズされています。

参照情報

TIDA-050074	デザイン フォルダ
LMG3622	プロダクト フォルダ
LMG2610	プロダクト フォルダ
UCC28056	プロダクト フォルダ



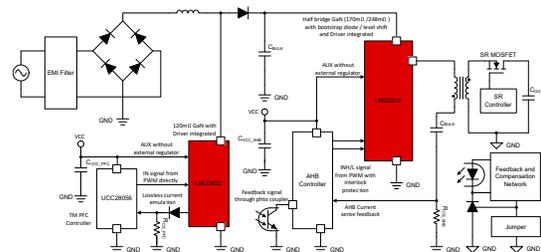
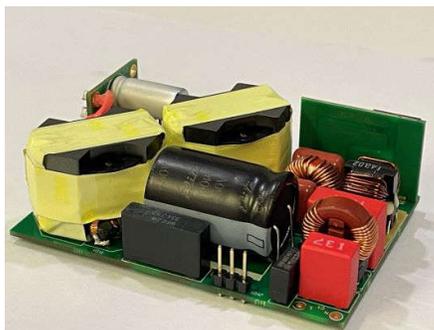
テキサス・インスツルメンツの™ E2E サポート エキスパートにお問い合わせください。

特長

- USB PD 3.1 アプリケーション向け、5V~28V の広い出力電力範囲
- PFC の設計にドライバを内蔵したテキサス・インスツルメンツの 120mΩ シングル GaN と UCC28056 TM PFC コントローラを採用
- AHB の設計にテキサス・インスツルメンツのハーフブリッジ GaN (ドライバ、レベルシフト、ブートストラップ ダイオードを内蔵した 170mΩ、248mΩ GaN デバイスとして動作) を採用
- 115V_{AC} 入力時に > 94% の効率、230V_{AC} 入力時に > 95.5% の効率を達成
- 高電力密度の設計: PCB サイズで 27.33W/in³: 50mm × 73mm × 23mm
- 5V および 9V 出力で PFC をオフ
- システム フィードバックを TL431 を使用して設計。ジャンパを使用して出力電圧 (5V、9V、15V、20V、28V) を設定

アプリケーション

- ノート PC 向け電源アダプタの設計
- その他の AC/DC アダプタ / PSU
- モバイル向け充電器の設計
- 民生用バッテリー チャージャ



1 システムの説明

TIDA-050074 リファレンス デザインは、100V~240V、50Hz~60Hz の AC 入力電圧をサポートし、5V と 9V では 3A、15V、20V、28V では 5A の DC 出力を供給できます。このデザインは、TM PFC + AHB トポロジをベースに構成されており、低コスト、高効率、高電力密度を実現します。フェライトコア サイズは、PFC インダクタンスと AHB トランスの両方で RM10 を使用して設計されています。電源の寸法は 50mm × 73mm × 23mm で、電力密度は 27.33W/in³ です。

UCC28056 は TM 昇圧 PFC トポロジに使用され、PFC 段の TM および不連続導通モード (DCM) 動作をサポートします。回路を簡素化するため、システムは補助巻線を使用せずに設計されています。このデザインは、デバイス全体の信頼性を高めるために、LMG3622 (ドライバ内蔵 120mΩ GaN HEMT) を採用しています。

GaN デバイスのスイッチング損失は小さいので、システムをより高い周波数で動作させることができます。この特性により、巻き数が少ない太いワイヤでインダクタンス値を小さくできるため、全体的な効率が向上します。5V および 9V 出力条件では PFC はオフになり、効率がさらに高くなります。

テキサス・インスツルメンツの GaN ドライバには、過電流保護 (OCP)、短絡保護 (SCP)、過熱保護 (OTP) 機能が内蔵されています。これらの特長により、少ない外付け部品で信頼性の高い安全なシステムを簡単に設計できます。

AHB 段では、より広い動作範囲でゼロ電圧スイッチング (ZVS) がサポートされます。このデザインは、レベルシフト、ブートストラップ ダイオード、統合型ゲートドライバを備えたハーフブリッジ GaN デバイスであるテキサス・インスツルメンツの LMG2610 を採用しています。170mΩ、248mΩ の GaN デバイスは、QFN 7mm × 9mm サイズのパッケージで供給されており、PCB のサイズの縮小に役立ちます。

1.1 主なシステム仕様

パラメータ	条件	最小値	代表値	最大値	単位
入力電圧	AC 電圧	90		264	V
出力電流	5V	3			A
	9V	3			A
	15V	5			A
	20V	5			A
	28V	5			A

2 システム概要

2.1 ブロック図

このシステムは、PFC 段と DC-DC 段の 2 つの部分で構成されています。

PFC 段は UCC28056 を使用して設計されており、 L_{PFC} に補助巻線が不要なため、設計が簡素化されます。LMG3622 は高い周波数で PFC を駆動できるため、 L_{PFC} のサイズを縮小して効率と密度を向上できます。

DC-DC 段は AHB トポロジを使用して設計されており、出力電圧範囲の柔軟性と ZVS による高効率を実現します。LMG2610 ハーフブリッジ GaN デバイスは、ローサイド $170\text{m}\Omega$ 、ハイサイド $248\text{m}\Omega$ GaN-FET ドライバ、レベルシフト、GaN ベースのブートストラップダイオードを $7\text{mm} \times 9\text{mm}$ サイズのパッケージに搭載しているため、PCB のサイズの縮小に役立ちます。

フィードバックシステムは、USB PD コントローラの代わりに、TL431 とジャンパで出力電圧を設定する抵抗分圧器アレイを使用して設計されています。

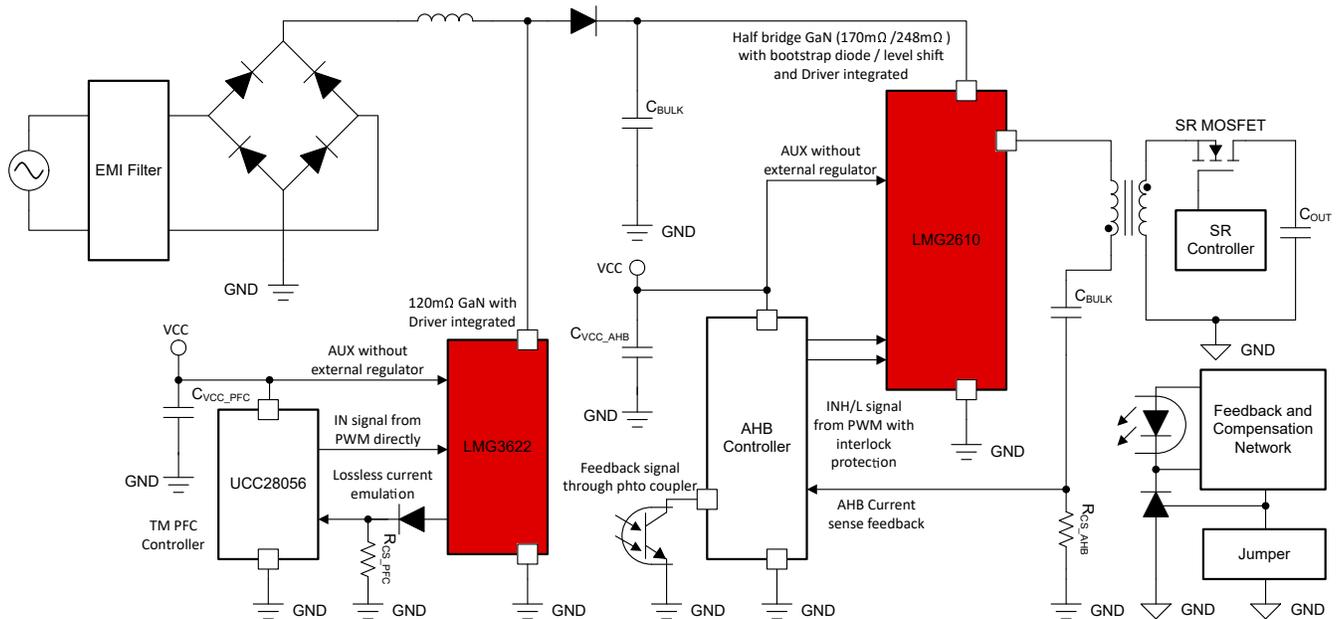


図 2-1. リファレンス デザインのシステム ブロック図

2.2 設計の考慮事項

2.2.1 PFC インダクタンスの設計

システムは、TM 制御方式に基づき、入力 DC 電圧が出力電圧の半分未満になると ZVS で動作します。PFC 段では、効率は最小のライン電圧で最低になると判断されています。システムのスイッチング損失はそれほど大きくないため、導通損失がシステム損失の大部分を占めます。

TM PFC では、ピーク電流は 90° の位相角で検出され、式 1 で値が決定されます。

$$I_{PEAK} = 2 \times \sqrt{2} \times \frac{P_{IN}}{V_{AC}} \quad (1)$$

ここで、

- P_{IN} は入力電力であり、出力電力を全体的な効率で除算したものです
- V_{AC} は入力 RMS 電圧です。

出力電圧は V_{OUT} に設定されています。この時点のデューティサイクルは式 2 で求められます。

$$\text{Duty} = \frac{V_{\text{OUT}} - \sqrt{2} \times V_{\text{AC}}}{V_{\text{OUT}}} \quad (2)$$

目標周波数は、最小入力 AC 電圧で $F_{\text{REQ_MIN}}$ として設定されます。インダクタンス値を計算するには、式 3 を使用します。

$$L_{\text{PFC}} = \frac{\sqrt{2} \times V_{\text{AC}}}{I_{\text{PEAK}}} \times \frac{\text{Duty}}{F_{\text{REQ_MIN}}} \quad (3)$$

コア材料の磁束密度 B_{MAX} は、式 4 を使用して求められます。

$$B_{\text{MAX}} = \frac{L_{\text{PFC}} \times I_{\text{PEAK}}}{A_e \times N} \quad (4)$$

ここで、

- A_e はコア材料の有効領域です。
- N は巻線の巻き数です。

式 4 に基づき、ピーク電流は固定され、 A_e はコアの形状に依存します。同じコア サイズで同じ磁束密度を維持すると、巻き数 N は L_{PFC} の値に比例します。システムの観点では、GaN HEMT を実装すると、システムをより高い周波数で動作させることができます。銅損を最小限に抑えるために配線を太くして巻き数を少なくすると、 L_{PFC} の値が最小になります。

この 140W の設計では、目標効率は 93%、入力電力は 150.54W です。入力電圧 90V で、出力電圧 390V、最小周波数 100kHz を想定すると、 I_{PEAK} は 4.731A になります。デューティサイクルは 67.4%、インダクタンスは 181μH です。

この設計では、Ferroxcube の 3C95 材料を使用した RM10 コア サイズを選択しています。銅損を低減するため、0.1mm × 40P のリッツ線を 30 回巻き、インダクタンス値を 185μH に設定します。

L_{PFC} の値は固定されているため、式 5 に示すように、任意の角度 θ でのターンオン時間 T_{ON} を計算できます。

$$T_{\text{ON}}(\theta) = \frac{L_{\text{PFC}} \times I_{\text{PEAK}} \times \sin(\theta)}{\sqrt{2} \times V_{\text{AC}} \times \sin(\theta)} \quad (5)$$

式 5 は、 T_{ON} 時間がどの位相角でも一定であることを示しています。

スイッチング デバイスの RMS 電流 I_{RMS} は、式 6 で計算できます。

$$I_{\text{RMS}} = \sqrt{\frac{1}{6} - \frac{4\sqrt{2}}{9\pi} \times \frac{V_{\text{AC}}}{V_{\text{OUT}}}} \times I_{\text{PEAK}} \quad (6)$$

この式によると、RMS 電流は一定で、 V_{AC} 、 V_{OUT} 、 P_{IN} のみに関係します。デバイスの観点では、導通損失を低減するには $R_{\text{DS(on)}}$ を小さくする必要があります。

2.2.2 LMG3622 の CS ピンの構成

昇圧 PFC の設計では、システム制御と過電力保護のために電流を検出する電流シャント抵抗が必要です。

LMG3622 には電流エミュレーション機能が内蔵されており、内部電流ミラーを介した I_{DS} の依存電流源をサポートします。電流エミュレーションのゲインは G_{CS} です。 C_{GS} の値は非常に小さいため、 R_{CS} は高い抵抗値、小型のパッケージ サイズで設計されており、これによって効率が向上し、PCB への温度ストレスが低減されます。 R_{CS} 抵抗は式 7 を使用して設定されます。

$$R_{\text{CS}} = \frac{R_{\text{Shunt}}}{G_{\text{CS}}} \quad (7)$$

ここで、

- R_{SHUNT} は電流シャント抵抗の元の値です。

LMG3622 の G_{CS} の標準値は 0.691mA/A です。このアプリケーションでは、 R_{CS} は 130Ω として 0603 パッケージで設計されています。

ほとんどの TM PFC では、ZVS 状態を検出し、バレーでデバイスをオンにして高効率を実現するために補助巻線が必要です。UCC28056 は、設計を簡素化するために抵抗および容量分圧器を使用して補助巻線を排除し、SOT-23(6) パッケージで ZVS と CS を同じピン上に結合しています。

UCC28056 では、補助巻線の代わりに容量および抵抗分圧器を使用して ZVS を検出します。センスコンデンサはスイッチング中に大きなスパイク電流を誘発し、その電流を R_{CS} 抵抗の高電圧スパイクに変換するため、テキサス・インスツルメンツの GaN の CS ピンに過剰なストレスをもたらします。図 2-2 に、 R_{CS} 抵抗の電圧スパイクを示します。チャンネル設定は次のとおりです。

- CH1 は LMG3622 の V_{DS}
- CH2 は R_{CS} 電圧

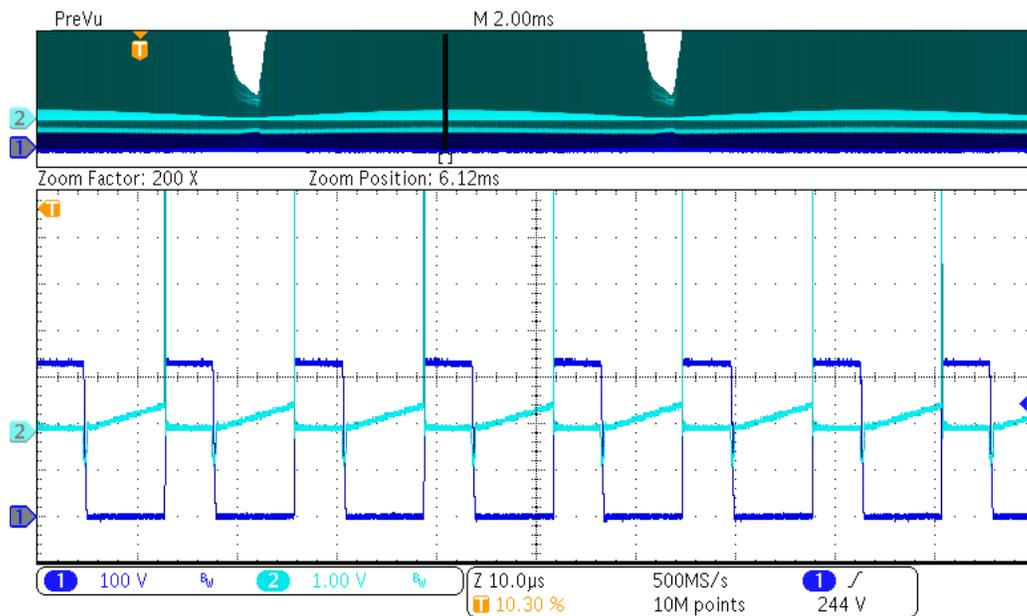


図 2-2. デバイスのオン / オフ時に R_{CS} で高スパイク電圧を検出

図 2-3 に示すように、 R_{CS} と直列にブロックダイオード (1N4148 など) を 1 つ接続すると、CS ピン上の高電圧スパイクによる過電圧ストレスでテキサス・インスツルメンツの GaN が損傷するのを防止できます。

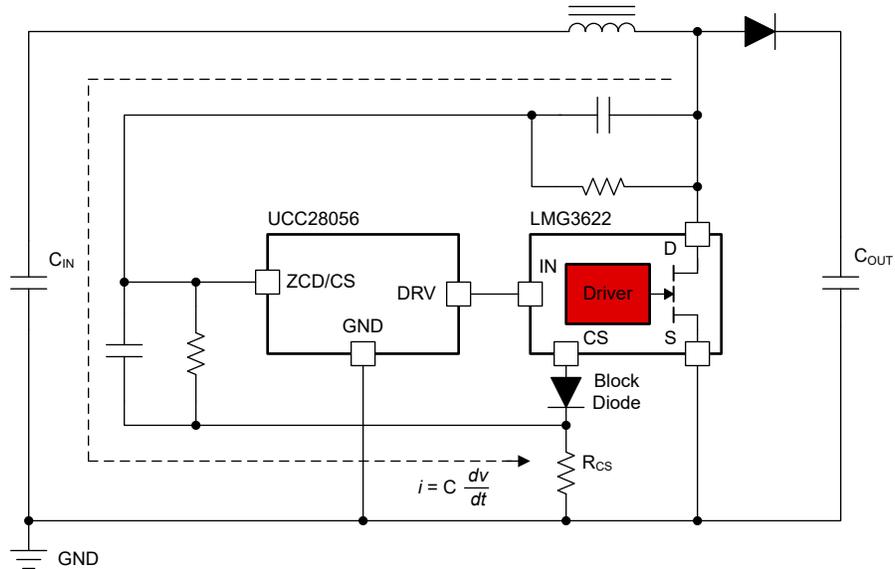


図 2-3. R_{CS} と直列に接続したブロッキング ダイオード により高電圧スパイクを防止

図 2-4 に、ブロッキング ダイオードを使用した場合の CS ピンの結果を示します。チャンネル設定は次のとおりです。

- CH1 は LMG3622 の V_{DS}
- CH2 は LMG3622 の CS 電圧

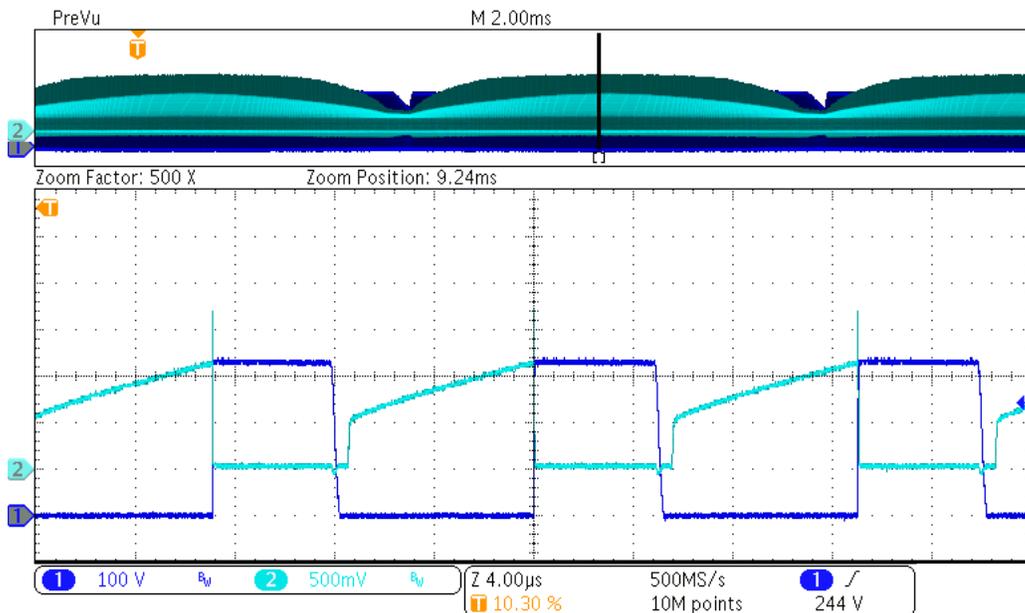


図 2-4. ブロッキング ダイオードを使用した場合の LMG3622 CS ピンの電圧

RCS に高電圧を印加する回路では、LMG362x デバイスを使用してブロッキング ダイオードを実装する必要があります。

2.2.3 AHB トポロジと VCC 設計

DC-DC 段は AHB トポロジを使用して設計されています。AHB の DC 伝達関数は降圧トポロジと似ています。式 8 に伝達関数を示します。

$$\frac{V_{OUT}}{V_{IN}} = \frac{\text{Duty}}{N_{PS}} \quad (8)$$

ここで、

- N_{PS} は 1 次側と 2 次側の巻線比です

伝達関数から、システムが動作できるのは次の条件下のみです。

$$V_{IN} > N_{PS} \times V_{OUT} \quad (9)$$

スタンバイ電力と効率を向上させるには、低電圧かつ低消費電力の条件下では PFC 段をオフにします。このアプリケーション設計に基づく、巻線比は 5.5、 $V_{OUT} \times N_{PS}$ は 154V であり、 V_{IN} 電圧よりも高くなる可能性があるため (90Vac の最大電圧は 127V)、システムが正常に動作しません。

通常の動作では、スタートアップ条件の間は PFC 段に電源が投入され、その後 V_{OUT} が 5V または 9V に設定されたときに PFC 段がオフになるように設計されています。

図 2-5 に、PFC 段の V_{CC} の負荷スイッチとして 2 個の N チャネル信号 MOSFET を使用する設計コンセプトを示します。4 秒の RC 遅延と補助電圧のスタートアップ時間を加算することにより、PFC がオンになり、AHB が通常どおりに動作します。 $V_{OUT} > 12V$ で、出力電圧が安定してフォトトランジスタを Low にしているときは、PFC はオンに維持されますが、 $V_{OUT} < 12V$ になると PFC 段の電源はオフになります。

図 2-5 の V_{CC} ロードスイッチは、システム全体に正常に電源が投入されるようにするため、PFC 段を一定時間オンにするように設計されています。

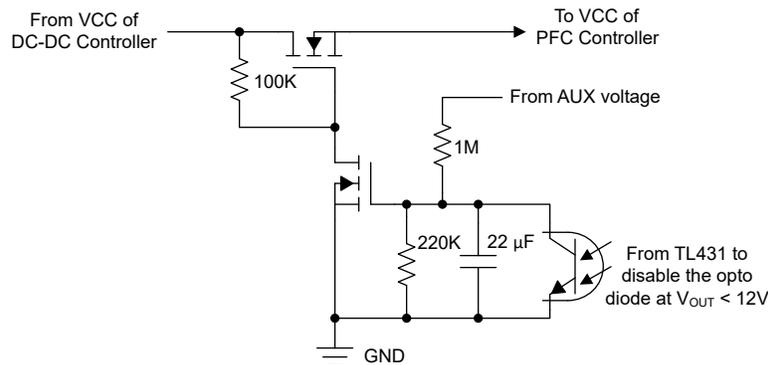


図 2-5. PFC 段用の V_{CC} ロードスイッチの設計

2.2.4 AHB トポロジ用の LMG2610

AHB はハーフブリッジトポロジで構成されており、システムで ZVS を可能にします。適切に設計すると、システムは約 50% のデューティサイクルで動作でき、RMS 電流が小さくなるため、導通損失も小さくなります。最良の方法は、 $R_{DS(on)}$ が高く、 $C_{O(TR)}$ が小さいデバイスを選択して、設計を最適化することです。

システムのスタートアップ前に、システムはローサイド デバイスをオンにして、ハイサイドのブートストラップ コンデンサを充電し、 C_{RES} をリセットする必要があります。システムのスタートアップ時の出力電圧は 0V です。これは、磁気インダクタンスを短絡回路としてシミュレートでき、システムの合計インダクタンスが L_{RES} のみであることを意味します。 C_{RES} が正しく放電されないと、システムに大きなリセット電流が発生します。メイン スイッチング デバイスは、システムのハイサイドに配置する必要があります。

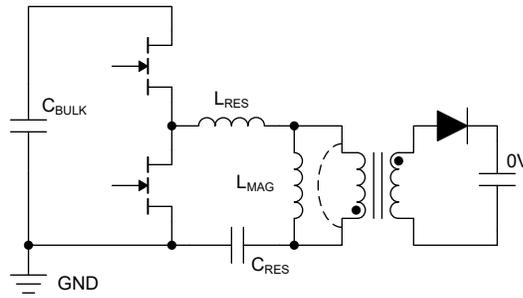


図 2-6. 起動時の AHB 等価回路

$R_{DS(on)}$ が高く、内部電流制限が低いデバイスは、 C_{RES} の充電電圧を制限できるため、ローサイドのリセット電流が削減されます。図 2-7 に、起動時の電流波形を示します。チャンネル設定は次のとおりです。

- Ch1: U102 の SW 電圧 (LMG2610)
- CH4: トランス電流

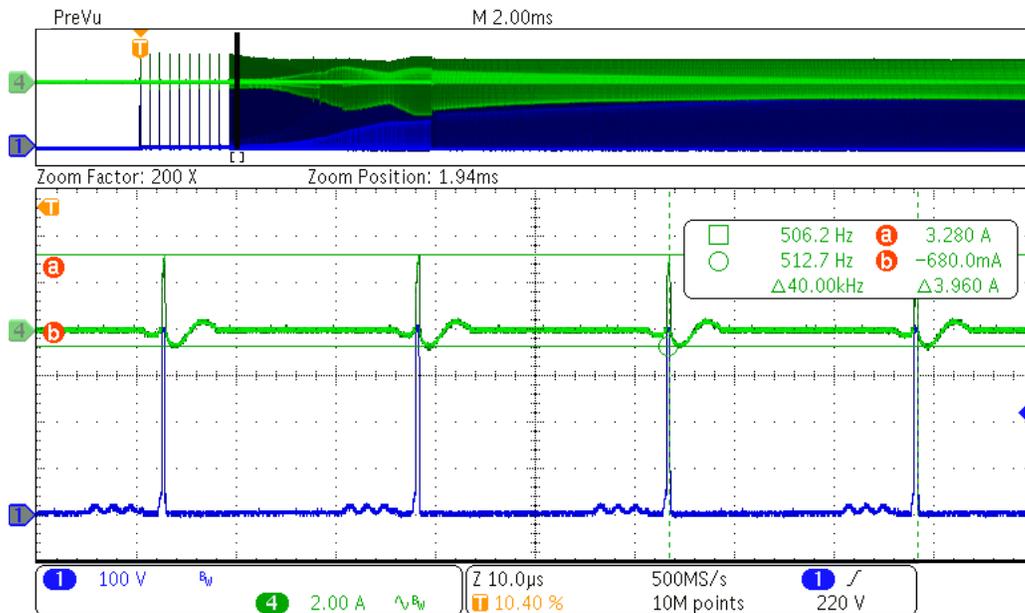


図 2-7. V_{OUT} を 28V、負荷電流を 5A に設定した場合のスタートアップ電流波形

図 2-7 では、ハイサイド デバイスの下限電流制限により、システムのスタートアップ時に C_{RES} があまりにも速く充電されるのを防止しています。

システムが安定するまでは、ローサイドのリセット電流は静的状態よりも大きくなります。OCP のトリガを防止し、 C_{RES} が正しくリセットされるようにするには、より低い $R_{DS(on)}$ を選択します。

図 2-8 に、OCP のトリガを防止し、 C_{RES} が正しくリセットされるようにするため、低い $R_{DS(on)}$ を選択した場合の結果を示します。

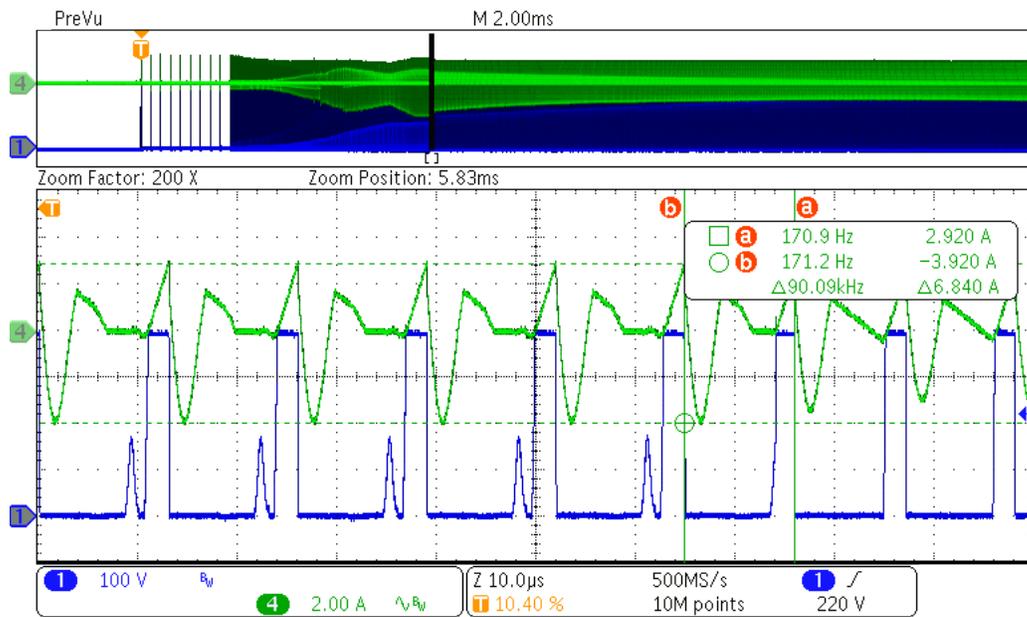


図 2-8. V_{OUT} を 28V、負荷電流を 5A に設定した場合の起動電流波形

この場合、LMG2610 を使用すると、ハイサイドでの $R_{DS(on)}$ が高く (248m Ω)、ローサイドでの抵抗が低い (170m Ω) AHB トポロジとのマッチングが非常に良く、性能とコストのバランスを取ることができます。

2.3 主な使用製品

2.3.1 UCC28056

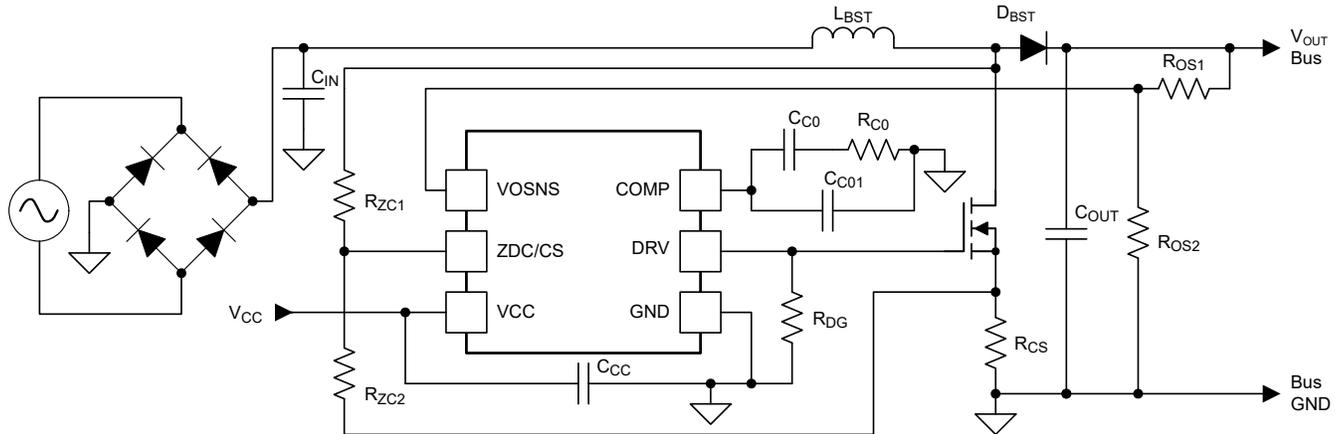


図 2-9. アプリケーション回路の概略図

UCC28056 デバイスは、混在モード方式で PFC 昇圧段を駆動します。全負荷時には TM モードで動作し、負荷が軽減されると不連続導通モード (DCM) に移行して自動的にスイッチング周波数を低下させます。このデバイスには、軽負荷時の性能をさらに向上させるためにバーストモード動作があり、システムが厳しいエネルギー規格を満たすと同時に、PFC をオフにする必要性をなくします。UCC28056 は最大 300W の PFC 電力段を駆動でき、ユニティに近い力率で歪みの小さい正弦波ライン入力電流を供給します。これらの機能と、単純な昇圧インダクタによる FET ドレイン バレー ターンオンにより、部品点数を最小限に抑え、システムコストを削減できます。

- マルチモードの TM および DCM 制御により、優れた軽負荷時の効率と広い負荷範囲にわたって高効率を実現
- FET ドレイン バレー同期ターンオンにより、昇圧インダクタの 2 つ目の巻線が不要になるため、システムコストを削減可能
- ソフト起動 / ソフト終了期間付きバーストモードにより超低可聴ノイズ出力を実現
- 低スタートアップ消費電流 (< 46 μ A)
- 8.5V ~ 34V の広い V_{CC} 範囲
- サイクル単位の電流制限
- 2 番目の独立 OVP
- OTP 内蔵

2.3.2 LMG3622

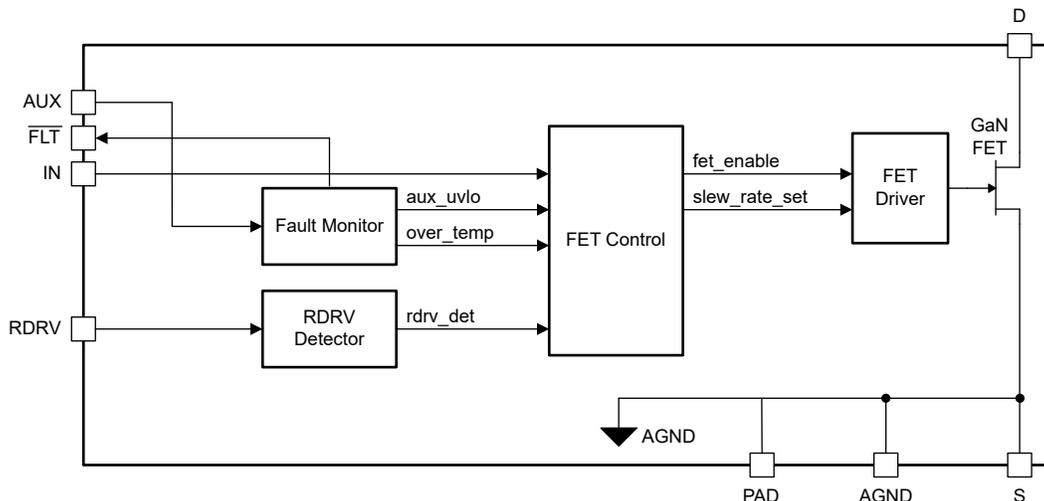


図 2-10. LMG3622 の機能ブロック図

LMG3622 は、スイッチ モード電源アプリケーション向けの 650V 120mΩ GaN パワー FET です。LMG3622 は、8mm × 5.3mm の QFN パッケージに GaN FET とゲートドライバを内蔵することで、設計の簡素化と部品点数の削減を実現しています。

プログラマブルなターンオン スルーレートにより、EMI とリンギングを制御できます。電流検出エミュレーション機能により、従来の電流検出抵抗方式よりも消費電力を低減でき、またローサイドのサーマル パッドを冷却用 PCB 電源グランドに接続できます。

低い静止電流と高速起動により、コンバータの軽負荷効率要件とバースト モード動作に対応できます。

拡張機能を以下に示します。

- 650V、120mΩ GaN パワー FET
- 伝搬遅延が小さく、ターンオン スルーレート制御を調整可能なゲートドライバ
- 広い帯域幅で高精度の電流検出エミュレーション
- サイクル単位の過電流保護
- FLT ピン通知付きの過熱保護
- AUX 静止電流: 240μA
- AUX スタンバイ静止電流: 50μA
- 電源および入力ロジック ピン最大電圧: 26V
- サーマル パッド付き 8mm × 5.3mm QFN パッケージ

2.3.3 LMG2610

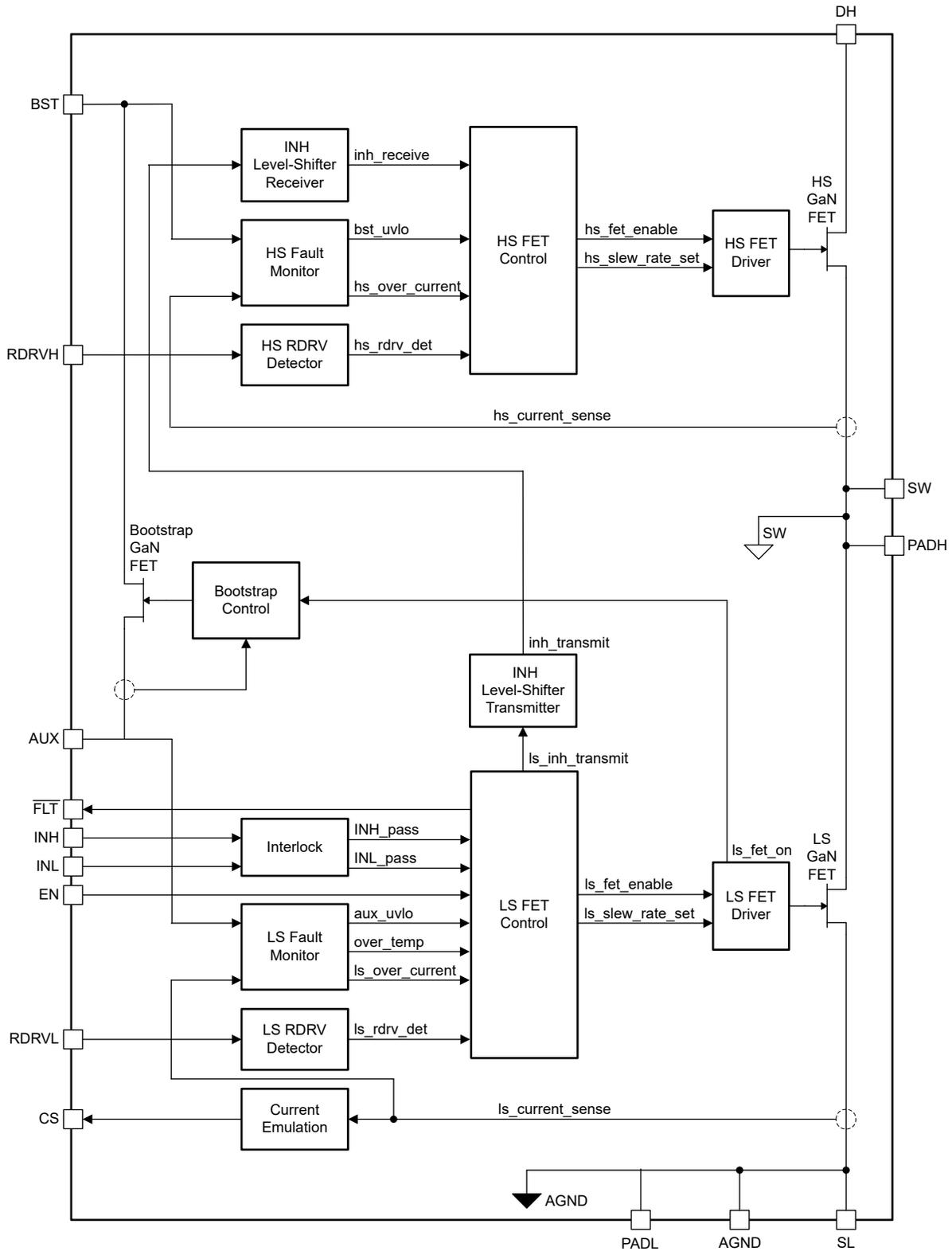


図 2-11. LMG2610 の機能ブロック図

LMG2610 は、ハーフブリッジ GaN HEMT、ゲートドライバ、ブートストラップ ダイオード、ハイサイド ゲートドライブ レベル シフタを 9mm x 7mm の QFN パッケージに統合することで、設計の簡素化、部品点数の低減、基板面積の低減を実現しています。

GaN HEMT の非対称の抵抗値は、AHB の動作条件に合わせて最適化されています。プログラマブルなターンオン スルーレートにより、EMI とリンギングを制御できます。

ハイサイド ゲートドライブ信号レベル シフタにより、外部設計に見られるノイズとバースト モードの消費電力の問題を解消できます。スマート スイッチ付き GaN ブートストラップ FET は、ダイオードの順方向電圧降下がなく、ハイサイド電源の過充電を回避でき、逆回復電荷はゼロです。

LMG2610 は、小さい静止電流と高速な起動時間によって、コンバータの軽負荷効率要件とバースト モード動作に対応しています。保護機能には、FET ターンオン インターロック、低電圧誤動作防止 (UVLO)、サイクル単位の電流制限、過熱シャットダウンが含まれます。

- 650V GaN HEMT ハーフブリッジ
- 170mΩ ローサイドおよび 248mΩ ハイサイド GaN HEMT
- 伝搬遅延が小さく、ターンオン スルーレート制御を調整可能な内蔵ゲートドライバ
- 広い帯域幅で高精度の電流検出エミュレーション
- ローサイド / ハイサイド ゲートドライブ インターロック
- ハイサイド ゲートドライブ信号レベル シフタ
- スマート スイッチ付きブートストラップ ダイオード機能
- ローサイド / ハイサイドのサイクル単位の過電流保護
- AUX アイドル静止電流: 240μA
- AUX スタンバイ静止電流: 50μA
- BST アイドル静止電流: 60μA
- 電源および入力ロジック ピンの最大電圧: 26V
- デュアル サーマル パッド付き 9mm × 7mm QFN パッケージ

3 ハードウェア、テスト要件、およびテスト結果

3.1 ハードウェア

図 3-1 と図 3-2 に、全体の寸法が約 50mm × 73mm × 23mm の TIDA-050074 基板を示します。

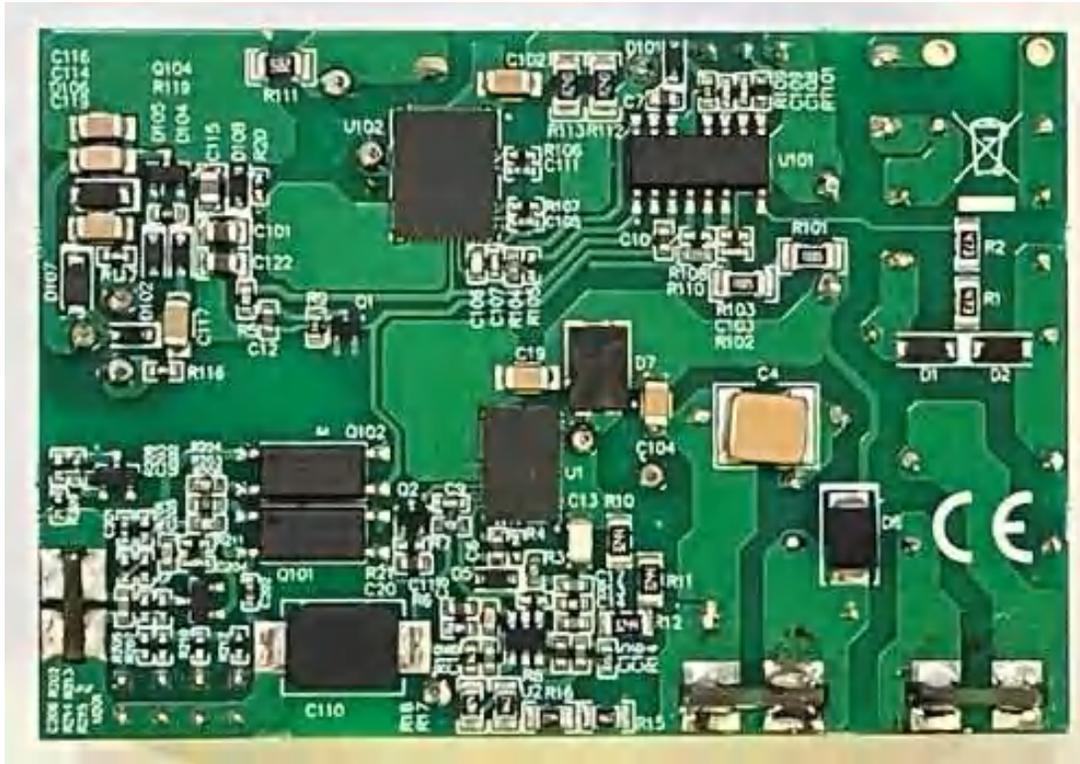


図 3-1. TIDA-050074 の底面図

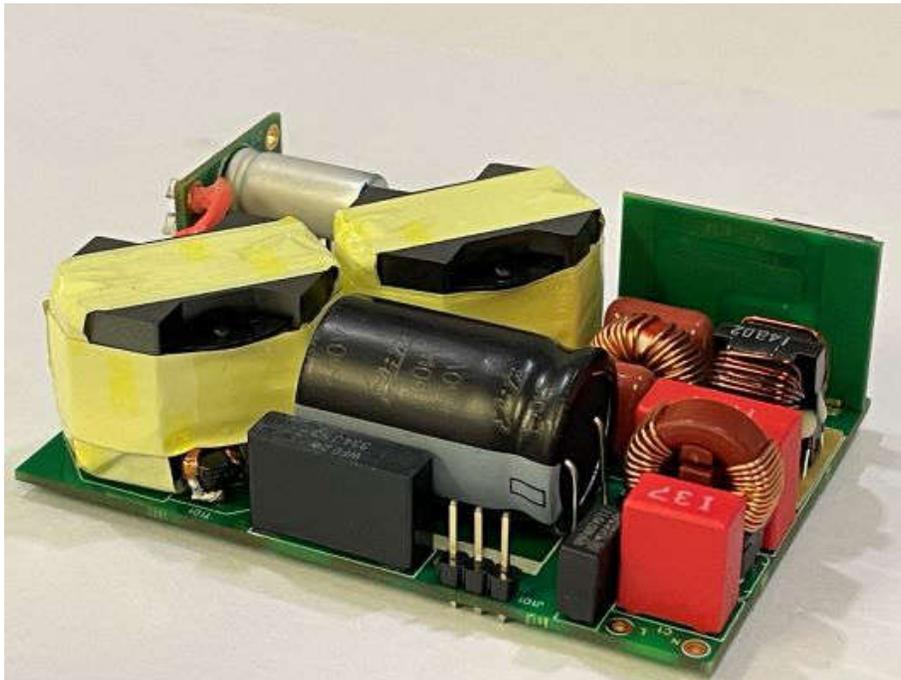


図 3-2. TIDA-050074 の斜図

3.2 テスト設定

このリファレンス デザインを使用するには、以下の試験用の装置が必要です。

電圧源 264V_{RMS} および 200W の電力レベルに対応可能な絶縁型 AC ソースまたは可変 AC トランス。

注意

テスト時には、この基板に DC 電圧を印加しないでください。装置や部品が損傷する可能性があります。

電力アナライザ 1mW~200W の入力電力を測定でき、264V_{RMS} の入力電圧に対応可能。電力アナライザによっては、5W 以下の入力電力を測定するために入力電流を測定する高精度のシャント抵抗が必要な場合があります。全電力およびスタンバイ電力の適切な測定設定については、電力アナライザのユーザー マニュアルを参照してください。

オシロスコープ > 4 チャンネル、500MHz 帯域幅。600V 対応のプロープ。

電流プローブ オシロスコープ用の > 15A DC または AC 電流プローブ。

負荷 5V、9V から 3.00A の全負荷電流、15V、20V、28V から 5A の全負荷電流を得るため。ケーブルの電圧降下をなくすため、C121 から出力電圧を得ることができます。

このセクションの残りの部分では、リファレンス デザイン基板のテスト設定について説明します。

警告

このリファレンス デザインはカプセル化されておらず、50V_{DC} を超えるアクセス可能な電圧が存在します。けがを防止するため、適切な取り扱い上の予防措置をとってください。

AC 入力電力は、電力アナライザを介してリファレンス デザイン基板をサポートします。出力ポートを電気負荷に接続して、出力状態を監視します。TIDA-050074 は、5V~28V を J201~J204 のジャンパを使用して設定するよう設計されています。

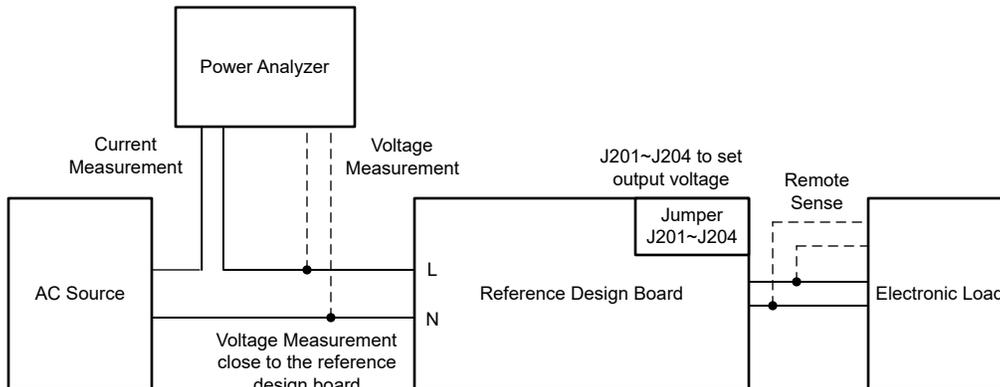


図 3-3. テスト設定図

このリファレンス デザインは、テストポイントを使用しないコンパクトな設計です。AC インレットは、基板上的 F1 と C1 の近くにある L1 と N1 に接続する必要があります。電力アナライザの電圧センサは、図 3-3 に示すように、L と N の近くに配置します。AC ケーブルの電圧降下の影響を排除するため、入力電圧を調整して電力アナライザが適切な入力電圧を読み取るようにします。電力アナライザの平均または積分機能を使用して入力電力を読み取ります。

図 3-4 に、リファレンス デザインの基板の近くに接続された電力計からの AC 入力と電圧センサを示します。

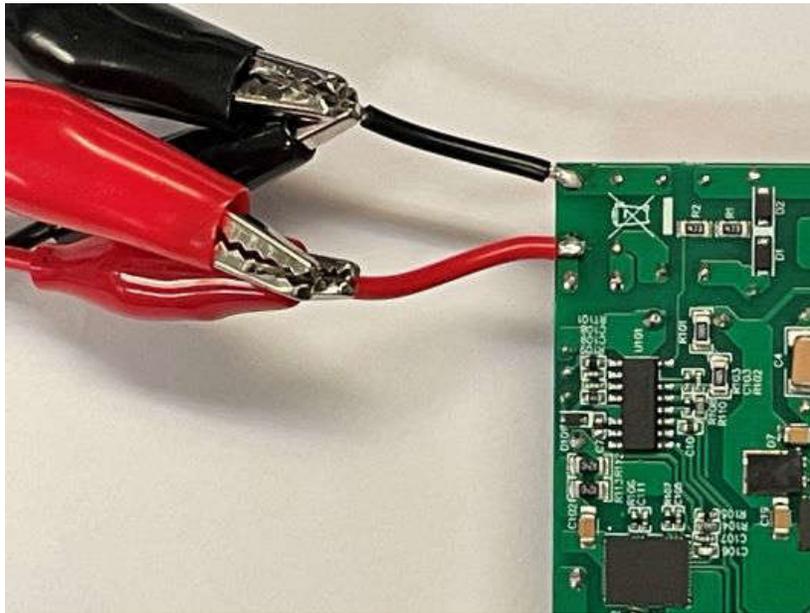


図 3-4. AC 入力の接続設定

出力ワイヤを出力 (VOUT および RTN) に接続します。電子負荷に接続されている出力 (VOUT と RTN) に 2 本のワイヤを半田付けします。電子負荷のリモート センスに接続されている C121 のリードに別の 2 本のワイヤを半田付けして、ケーブル電圧降下による損失を排除します。

図 3-5 に、V_{OUT} と RTN を E-Load に接続し、リモート センスを C121 のリードに接続した状態を示します。

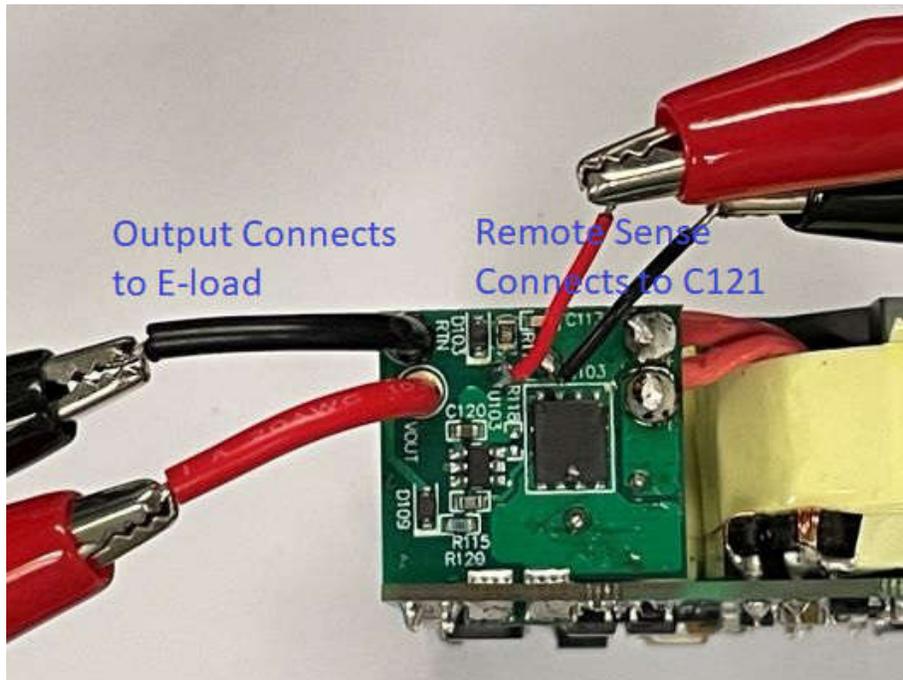


図 3-5. 出力接続

表 3-1 に、出力電圧の出力ジャンパ設定を示します。出力電圧の設定を変更する前に、AC 電源をオフにし、ボード上の電圧が完全に放電されていることを確認してください。

表 3-1. 出力ジャンパ設定

V _{OUT}	J201	J202	J203	J204
5V	NC	NC	NC	NC
9V	ジャンパ	NC	NC	NC
15V	ジャンパ	ジャンパ	NC	NC
20V	ジャンパ	ジャンパ	ジャンパ	NC
28V	ジャンパ	ジャンパ	ジャンパ	ジャンパ

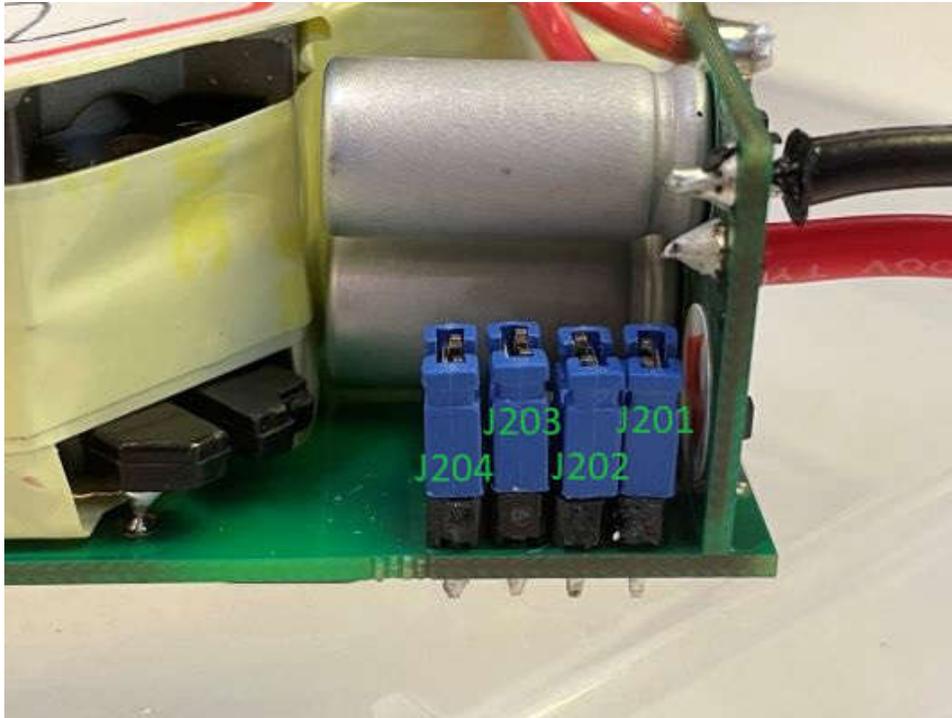


図 3-6. V_{OUT} 設定用のジャンパ

3.3 テスト結果

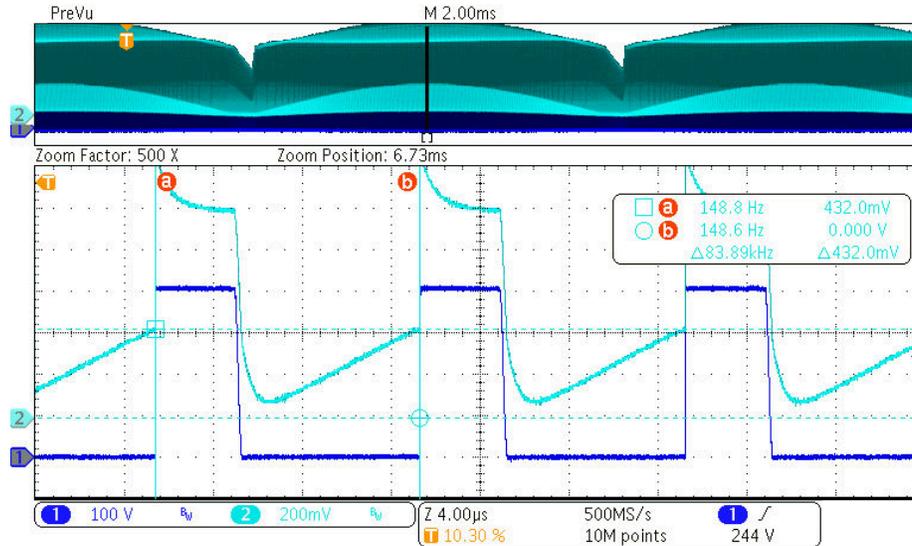
3.3.1 スイッチング波形

3.3.1.1 PFC 段のスイッチング波形

PFC 段は、140W の全負荷条件で測定しました。PFC コントローラとテキサス・インスツルメンツの GaN の動作を確認するため、UCC28056 付近で V_{DS} と ZCD/CS 端子の波形を記録しました。

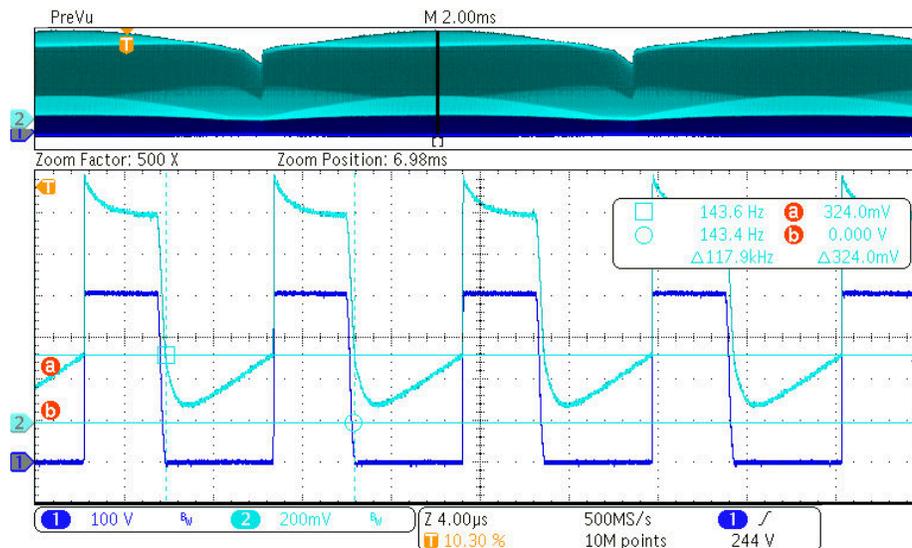
図 3-7 ~ 図 3-12 のチャンネル設定は次のとおりです。

- Ch1:U1 の V_{DS} 電圧 (LMG3622)
- CH2:U2 の ZCD/CS 電圧 (UCC28056)



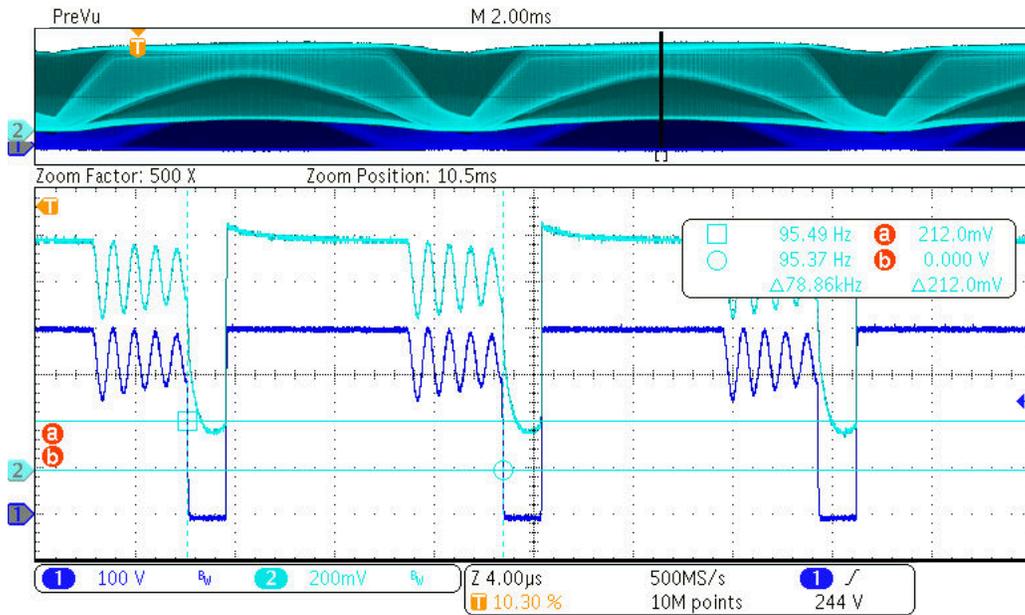
動作周波数は 83.8kHz です。システムは $C_r M$ で動作します。

図 3-7. 90Vac 入力、140W 負荷時の PFC 段のスイッチング波形



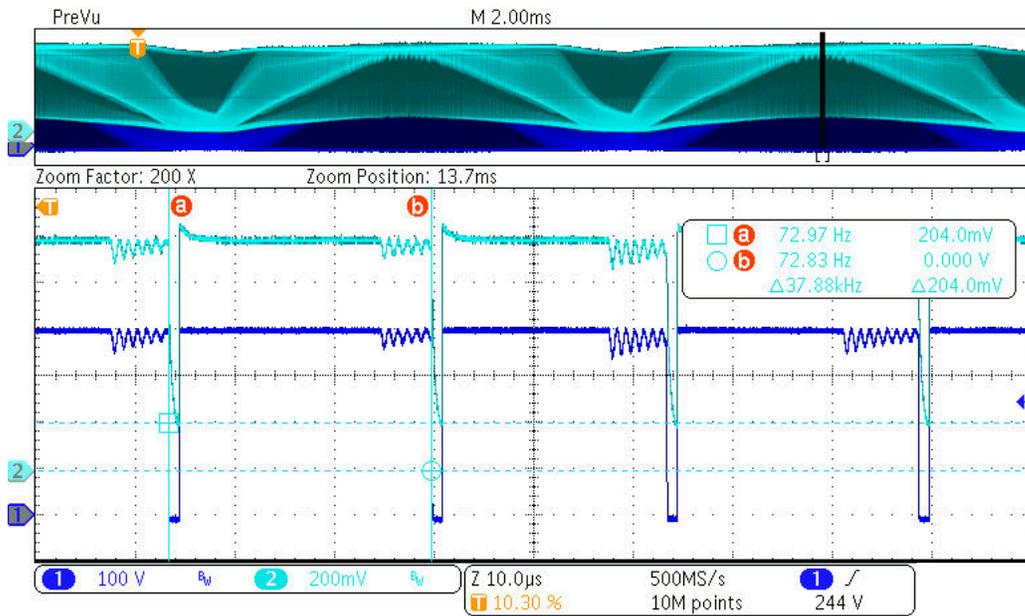
動作周波数は 117.9kHz です。システムは $C_r M$ で動作します。

図 3-8. 115Vac 入力、140W 負荷時の PFC 段のスイッチング波形



動作周波数は 78.86kHz です。システムは DCM で動作します。

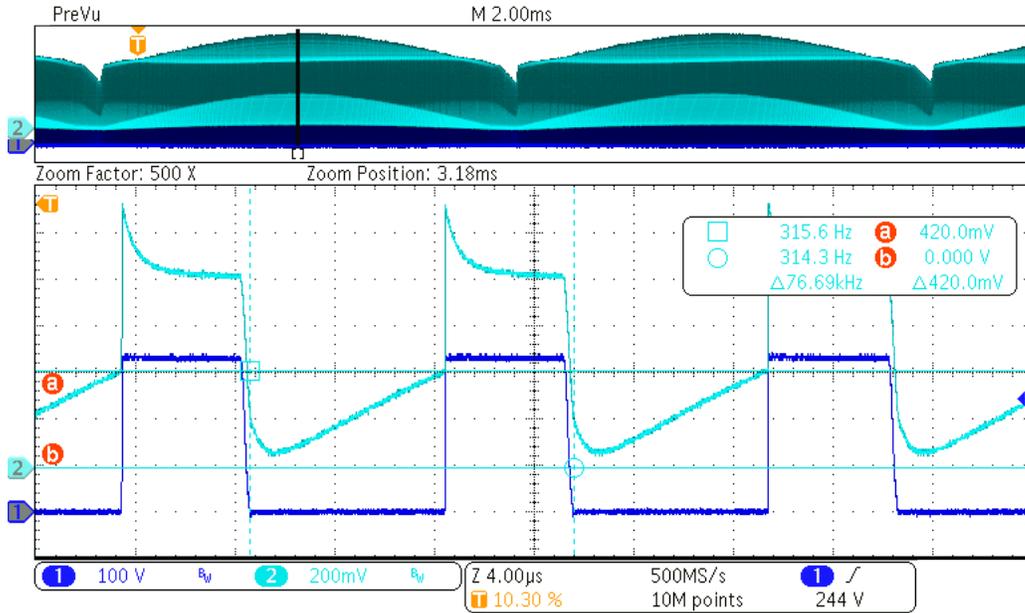
図 3-9. 230Vac 入力、140W 負荷時の PFC 段のスイッチング波形



動作周波数は 37.88kHz です。システムは DCM で動作します。

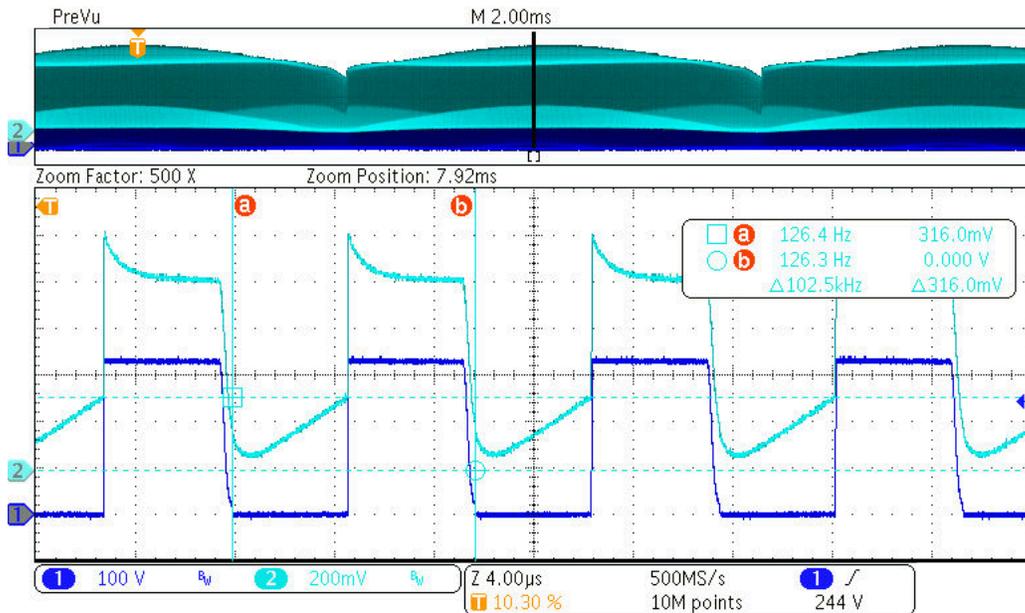
図 3-10. 264Vac 入力、140W 負荷時の PFC 段のスイッチング波形

PFC の出力電圧が低い場合、デューティ サイクルと動作周波数も低くなります。



PFC 出力電圧は 320V に設定されています。動作周波数は 76.69kHz です。システムは CrM で動作します。

図 3-11. 90Vac 入力、140W 負荷時の PFC 段のスイッチング波形



PFC 出力電圧は 320V に設定されています。動作周波数は 102.5kHz です。システムは CrM で動作します。

図 3-12. 115Vac 入力、140W 負荷時の PFC 段のスイッチング波形

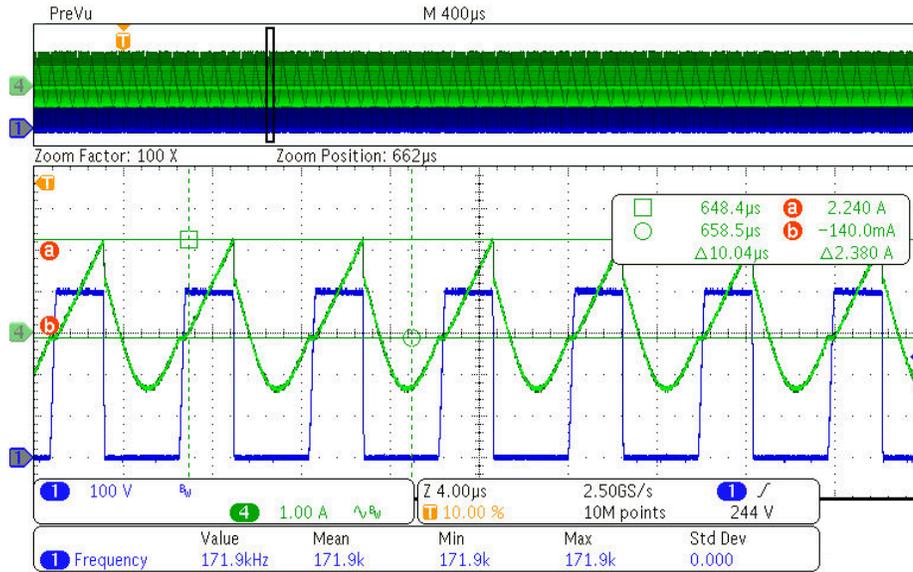
3.3.1.2 AHB 段のスイッチング波形

出力電圧が 15V、20V、28V の場合、PFC は常時オンであり、バルクコンデンサ電圧と入力電圧に関連性はありません。全負荷時の V_{DS} とトランス電流の波形を、さまざまな出力電圧で測定しました。

図 3-13 ~ 図 3-22 のチャンネル設定は次のとおりです。

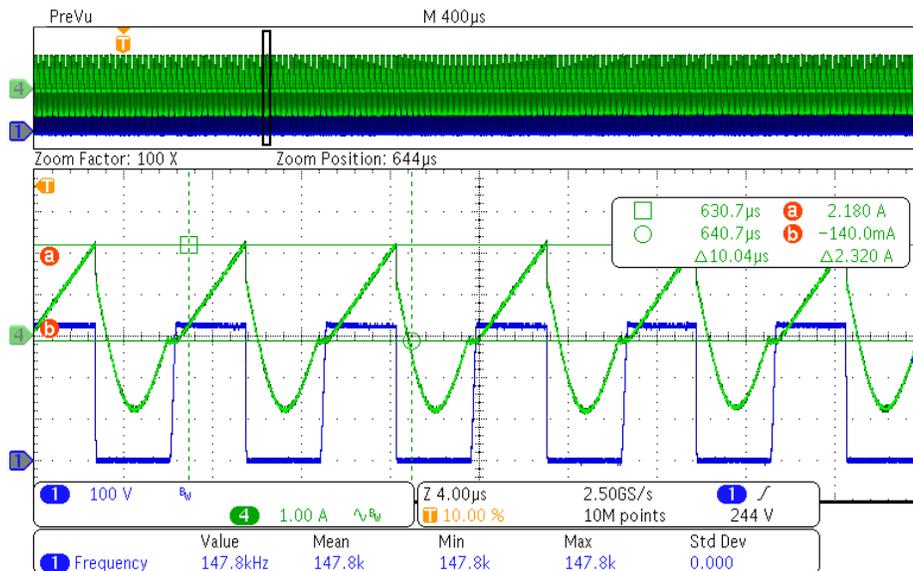
- Ch1: SW (ローサイド デバイスの V_{DS}) 電圧
- Ch4: トランス電流

図 3-13 および図 3-14 の条件は 28V、5A (140W) です。



動作周波数は約 171.9kHz です。

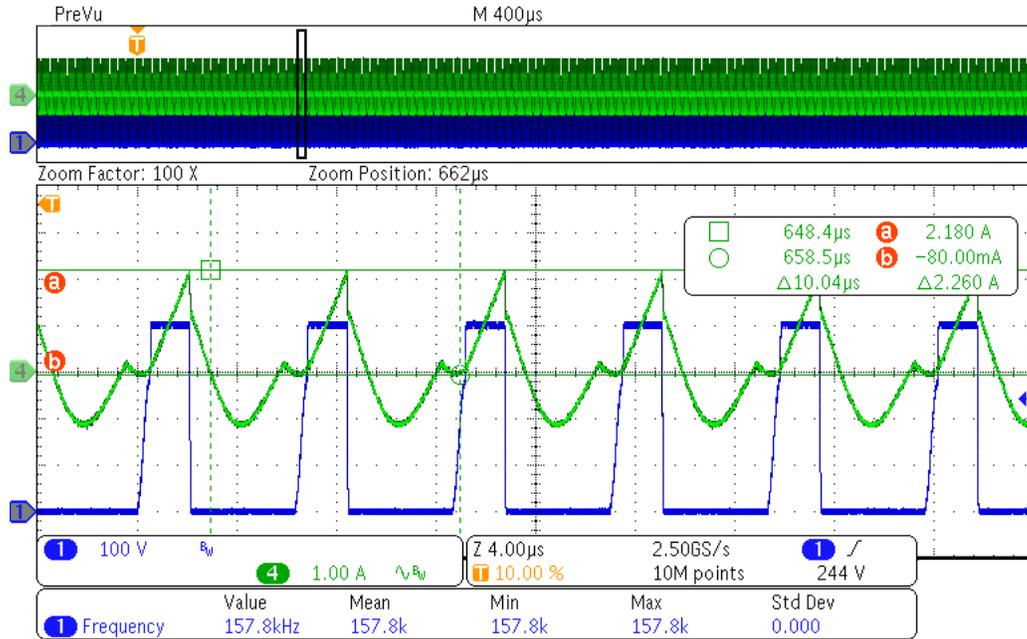
図 3-13. 28V、5A での AHB 段のスイッチング波形 ($V_{PFC} = 390V$)



動作周波数は約 147.8kHz です。

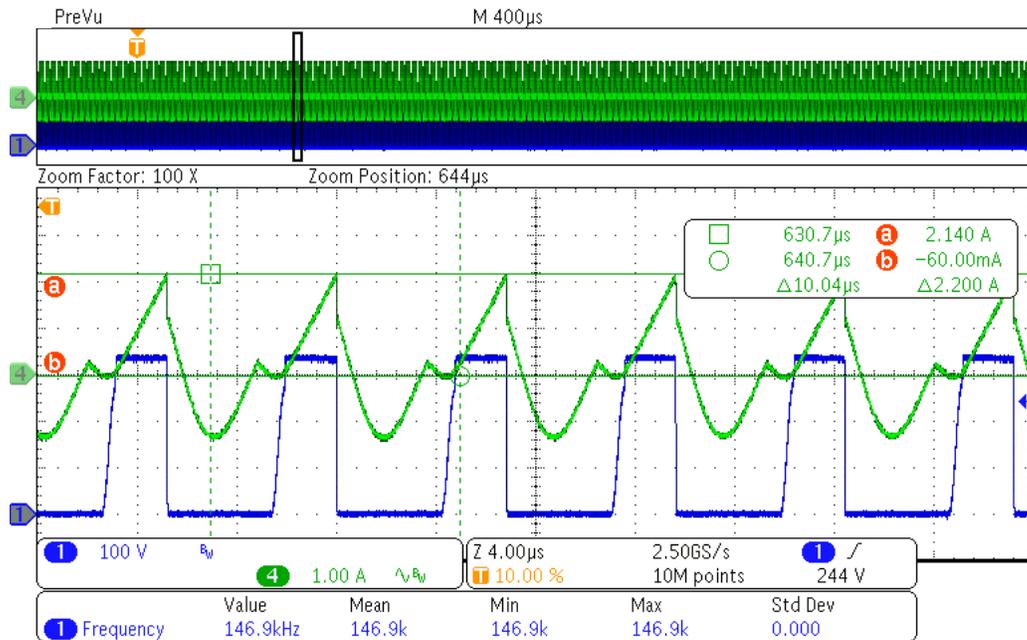
図 3-14. 28V、5A での AHB 段のスイッチング波形 ($V_{PFC} = 320V$)

図 3-15 および図 3-16 の条件は 20V、5A (100W) です。



動作周波数は約 157.8kHz です。

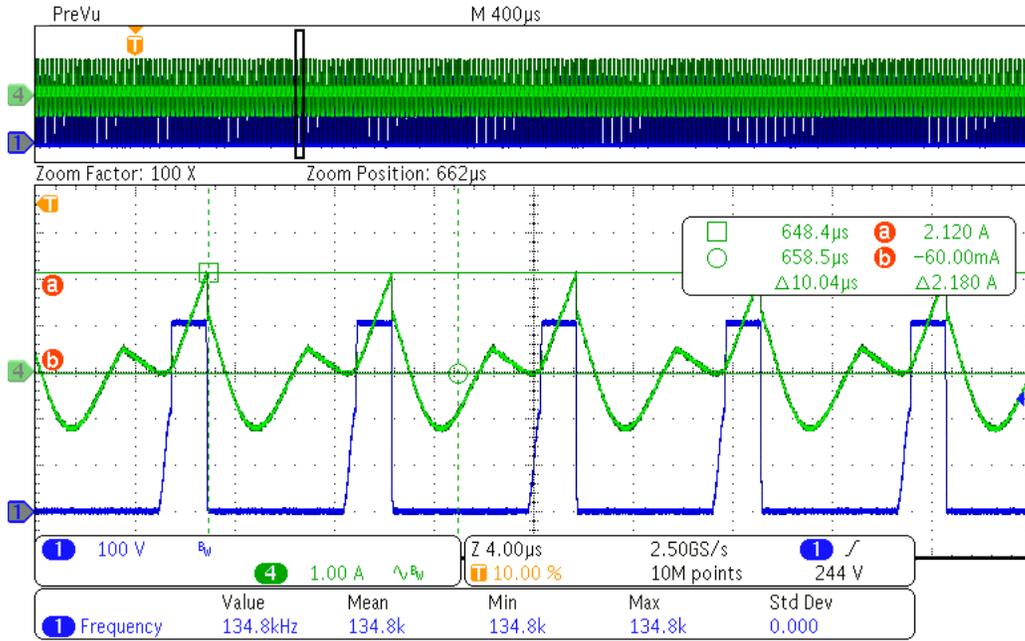
図 3-15. 20V、5A での AHB 段のスイッチング波形 ($V_{PFC} = 390V$)



動作周波数は約 146.9kHz です。

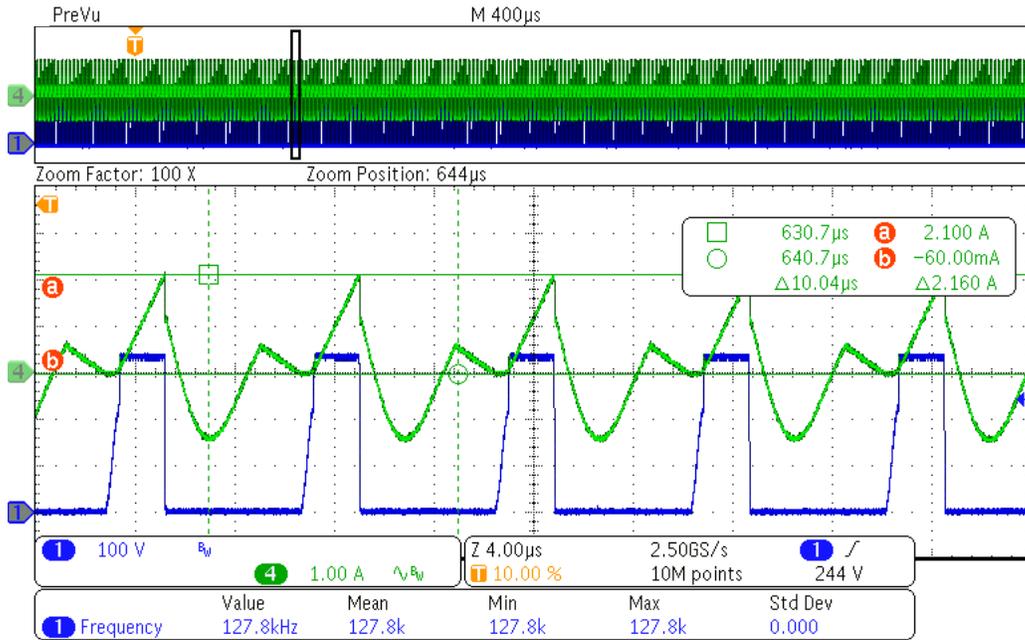
図 3-16. 20V、5A での AHB 段のスイッチング波形 ($V_{PFC} = 320V$)

図 3-17 および図 3-18 の条件は 15V、5A (75W) です。



動作周波数は約 134.8kHz です。

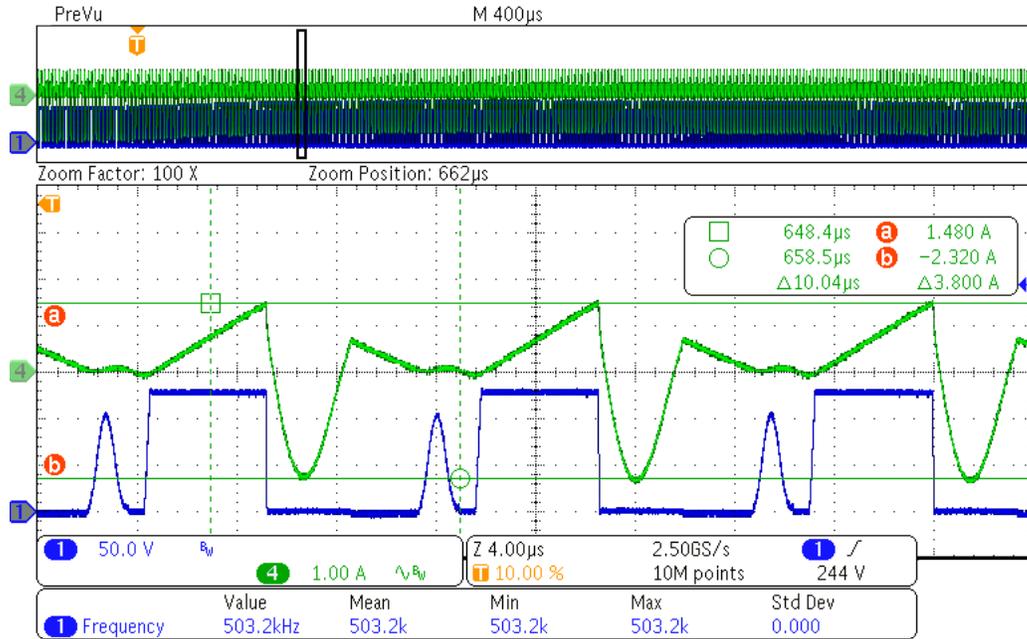
図 3-17. 15V、5A での AHB 段のスイッチング波形 ($V_{PFC} = 390V$)



動作周波数は約 134.8kHz です。

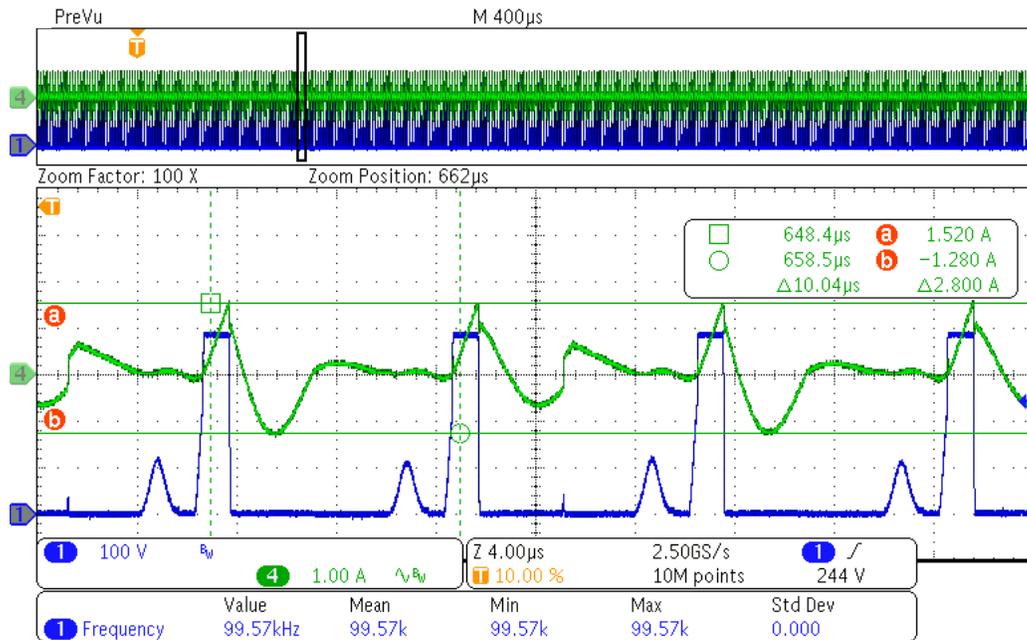
図 3-18. 15V、5A での AHB 段のスイッチング波形 ($V_{PFC} = 320V$)

図 3-19 および図 3-20 の条件は 9V、3A (27W) です。



動作周波数は約 74.1kHz です。

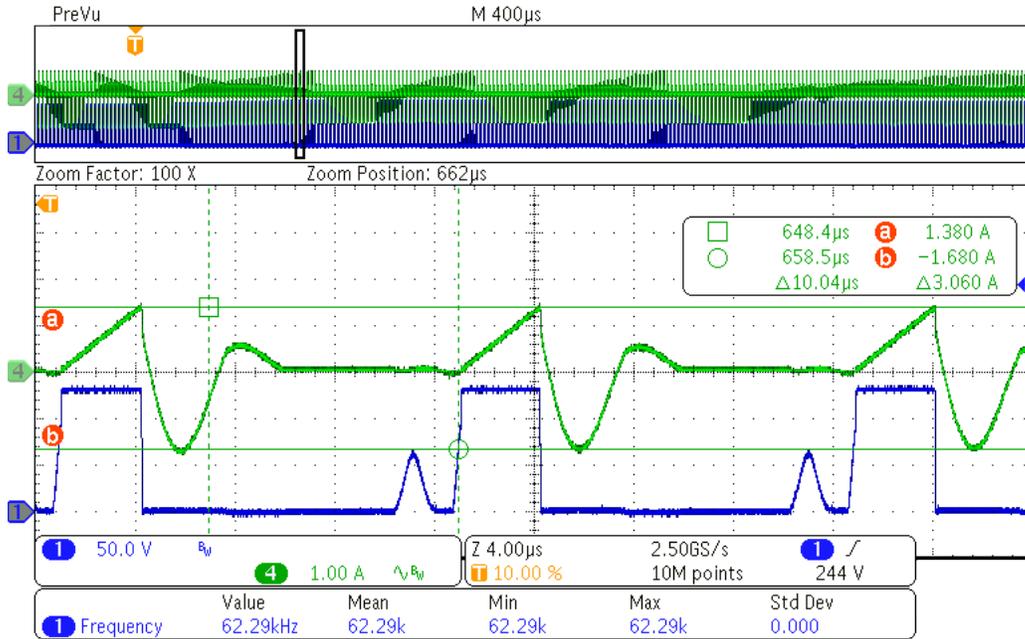
図 3-19. 90Vac 入力時における 9V、3A での AHB 段のスイッチング波形



動作周波数は約 99.57kHz です。

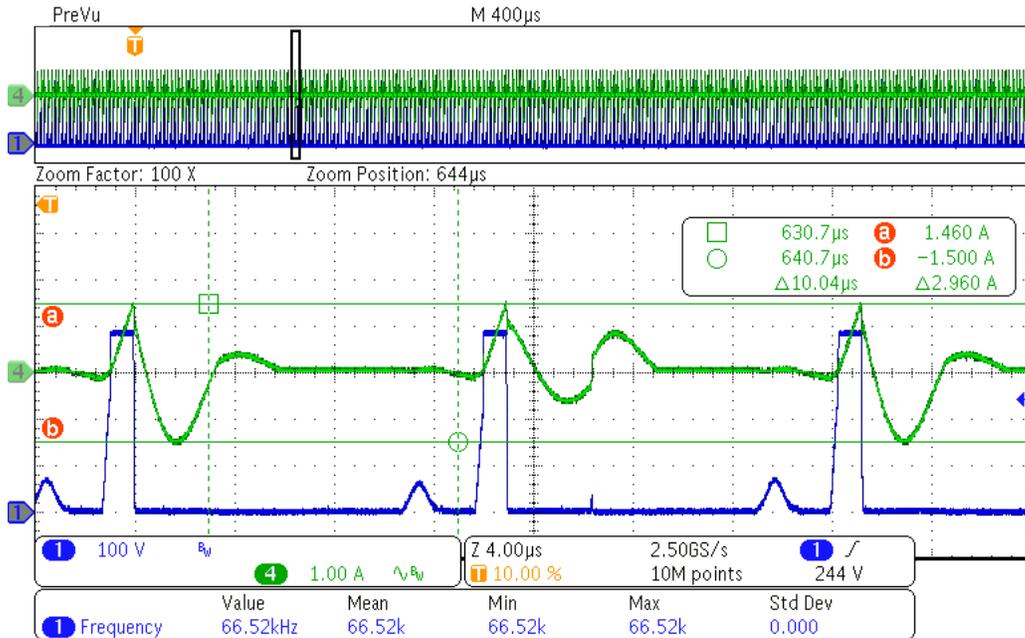
図 3-20. 264Vac 入力時における 9V、3A での AHB 段のスイッチング波形

図 3-21 および図 3-22 の条件は 5V、3A (15W) です。



動作周波数は約 62.3kHz です。

図 3-21. 90Vac 入力時における 5V、3A での AHB 段のスイッチング波形



動作周波数は約 66.52kHz です。

図 3-22. 264Vac 入力時における 5V、3A での AHB 段のスイッチング波形

3.3.2 効率テストの結果

効率テストの結果は、バーンインを室温において 100% の負荷条件で 30 分間行った後、負荷を 75%、50%、25%、10% に 5 分おきに下げてシステムを安定させてから読み取ったものです。エネルギーを 1 分間積分することにより入力電力を読み取りました。

表 3-2 ~ 表 3-5 に、28V のテスト結果を示します。

表 3-2. 115Vac 入力時の 28V の効率

負荷	V _{OUT} (V)	I _{OUT} (A)	P _{OUT} (W)	P _{IN} (W)	効率
100%	27.934	5.0093	139.93	148.18	94.43%
75%	27.935	3.7501	104.76	111.31	94.12%
50%	27.938	2.4889	69.535	74.517	93.31%
25%	27.939	1.2459	34.810	37.558	92.68%
10%	27.939	0.4959	13.856	15.306	90.53%
平均効率					93.64%

表 3-3. 230Vac 入力時の 28V の効率

負荷	V _{OUT} (V)	I _{OUT} (A)	P _{OUT} (W)	P _{OUT} (W)	効率
100%	27.934	5.0093	139.93	146.31	95.64%
75%	27.935	3.7501	104.76	110.03	95.21%
50%	27.936	2.4891	69.535	73.715	94.33%
25%	27.938	1.2460	34.810	37.144	93.72%
10%	27.939	0.4959	13.856	15.135	91.55%
平均効率					94.72%

表 3-4. 115Vac 入力時の 28V の効率 (VPFC は 320V に設定)

負荷	V _{OUT} (V)	I _{OUT} (A)	P _{OUT} (W)	P _{IN} (W)	効率
100%	27.934	5.0093	139.93	147.83	94.66%
75%	27.935	3.7501	104.76	110.70	94.63%
50%	27.938	2.4890	69.538	74.253	93.65%
25%	27.938	1.2459	34.808	37.825	92.02%
10%	27.939	0.4968	13.881	15.604	88.96%
平均効率					93.74%

表 3-5 に、90Vac 入力、全負荷時の 28V の効率テスト結果を示します。

表 3-5. 90Vac 入力時の 28V の効率

V _{PFC} (V)	V _{OUT} (V)	I _{OUT} (A)	P _{OUT} (W)	P _{IN} (W)	効率
390V	27.934	5.0089	139.92	149.77	93.42%
320V	27.933	5.0095	139.93	149.47	93.62%

図 3-23 に、28V の効率比較曲線を示します。

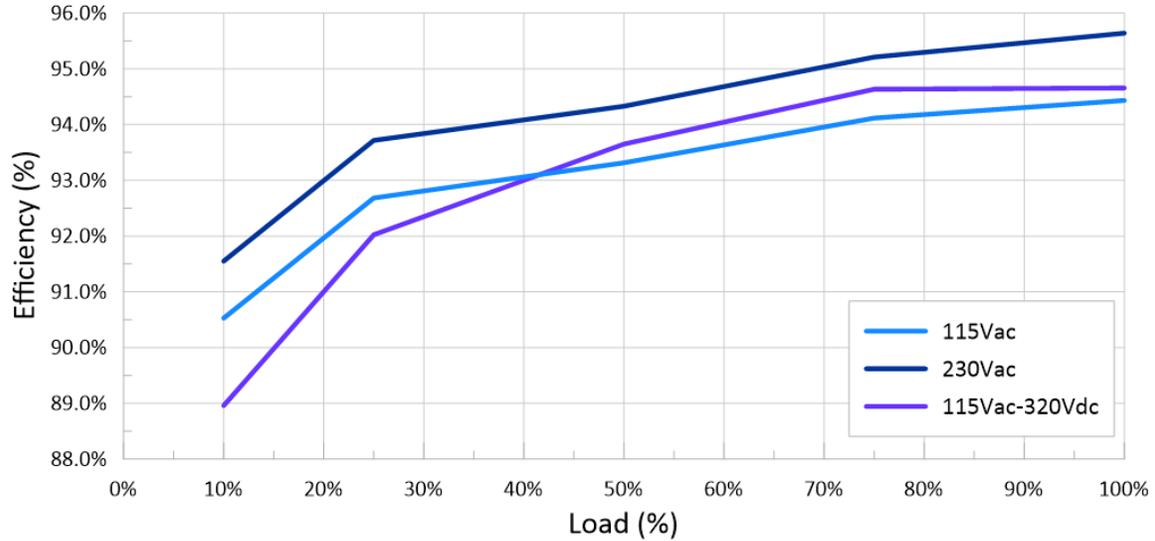


図 3-23. $V_{OUT} = 28V$ の効率結果

表 3-6 および表 3-7 に、20V のテスト結果を示します。

表 3-6. 115Vac 入力時の 20V の効率

負荷	V_{OUT} (V)	I_{OUT} (A)	P_{OUT} (W)	P_{IN} (W)	効率
100%	20.060	4.9960	100.22	106.730	93.90%
75%	20.060	3.7509	75.244	80.339	93.66%
50%	20.063	2.4898	49.953	53.836	92.79%
25%	20.063	1.2468	25.015	27.187	92.01%
10%	20.064	0.4968	9.969	11.068	90.07%
平均効率					93.09%

表 3-7. 230Vac 入力時の 20V の効率

負荷	V_{OUT} (V)	I_{OUT} (A)	P_{IN} (W)	P_{OUT} (W)	効率
100%	20.060	4.9950	100.200	105.500	94.98%
75%	20.060	3.7512	75.249	79.464	94.70%
50%	20.061	2.4910	49.971	53.278	93.79%
25%	20.061	1.2469	25.014	26.894	93.01%
10%	20.061	0.4969	9.968	10.783	92.44%
平均効率					94.12%

図 3-24 に、20V の効率比較曲線を示します。

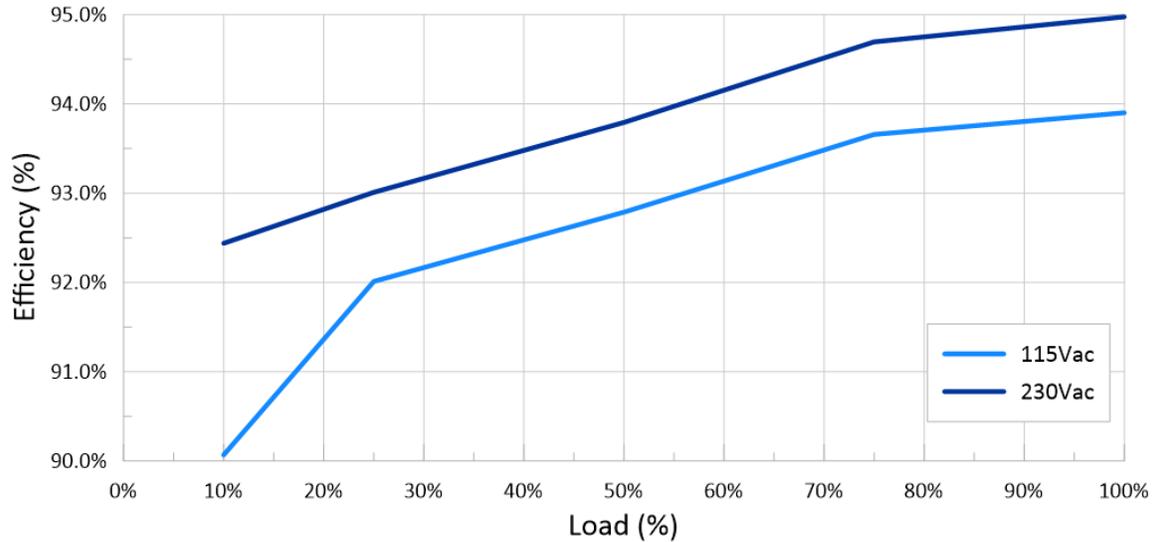


図 3-24. V_{OUT} = 20V の効率結果

表 3-8 および表 3-9 に、15V のテスト結果を示します。

表 3-8. 115Vac 入力時の 15V の効率

負荷	V _{OUT} (V)	I _{OUT} (A)	P _{OUT} (W)	P _{IN} (W)	効率
100%	15.121	5.0114	75.778	81.572	92.90%
75%	15.124	3.7509	56.728	61.308	92.53%
50%	15.125	2.4909	37.675	40.949	92.00%
25%	15.125	1.2469	18.859	20.692	91.14%
10%	15.125	0.4969	7.515	8.527	88.13%
平均効率					92.14%

表 3-9. 230Vac 入力時の 15V の効率

負荷	V _{OUT} (V)	I _{OUT} (A)	P _{OUT} (W)	P _{IN} (W)	効率
100%	15.123	5.0117	75.792	80.679	93.94%
75%	15.123	3.7518	56.738	60.662	93.53%
50%	15.125	2.4907	37.672	40.469	93.09%
25%	15.125	1.2477	18.872	20.467	92.21%
10%	15.121	0.4969	7.513	8.226	91.34%
平均効率					93.19%

図 3-25 に、15V の効率比較曲線を示します。

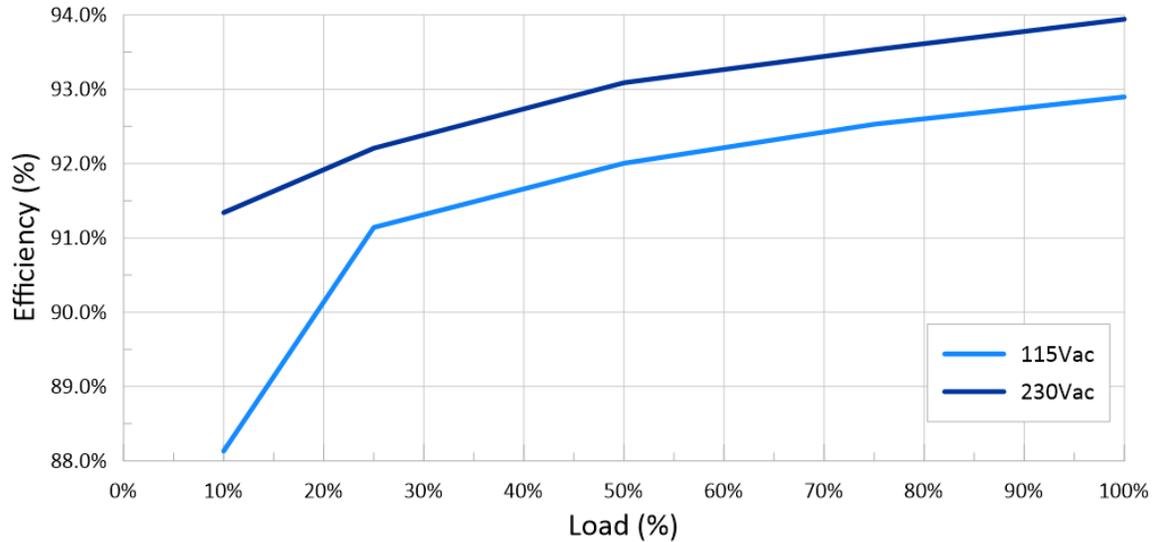


図 3-25. V_{OUT} = 15V の効率結果

表 3-10 および表 3-11 に、9V のテスト結果を示します。

表 3-10. 115Vac 入力時の 9V の効率

負荷	V _{OUT} (V)	I _{OUT} (A)	P _{OUT} (W)	P _{IN} (W)	効率
100%	9.0925	2.9991	27.269	29.639	92.00%
75%	9.0925	2.2490	20.449	22.422	91.20%
50%	9.0938	1.4986	13.628	14.953	91.14%
25%	9.0938	0.7488	6.809	7.689	88.56%
10%	9.0925	0.2987	2.716	3.037	89.73%
平均効率					90.73%

表 3-11. 230Vac 入力時の 9V の効率

負荷	V _{OUT} (V)	I _{OUT} (A)	P _{OUT} (W)	P _{IN} (W)	効率
100%	9.0925	2.9992	27.270	29.398	92.76%
75%	9.0925	2.2491	20.450	22.078	92.63%
50%	9.0925	1.4988	13.628	14.972	91.02%
25%	9.0938	0.7490	6.811	7.826	87.03%
10%	9.0913	0.2989	2.718	3.152	86.20%
平均効率					90.86%

図 3-26 に、9V の効率比較曲線を示します。

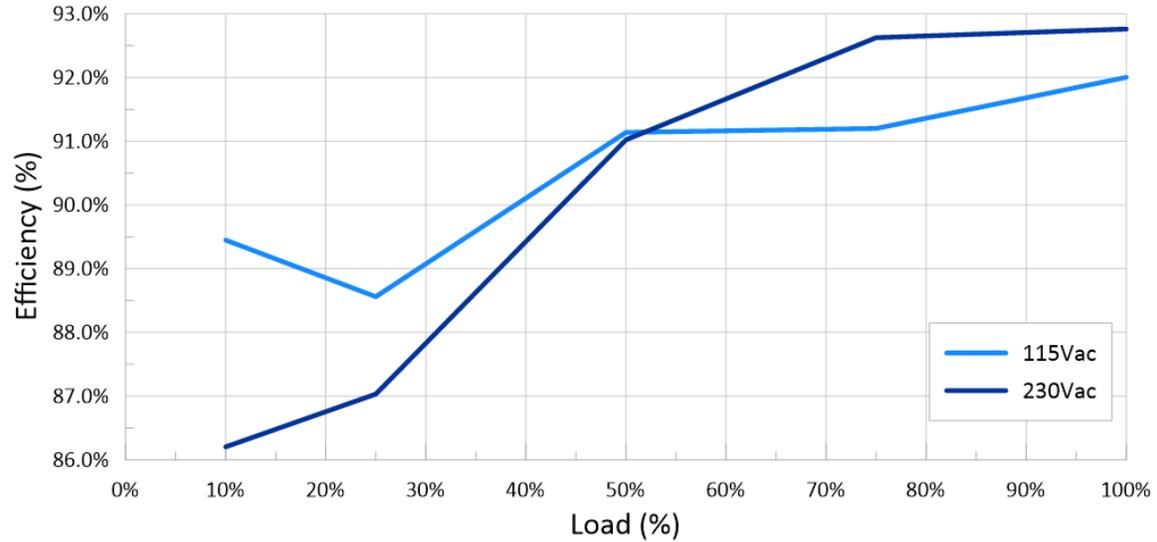


図 3-26. $V_{OUT} = 9V$ の効率結果

表 3-12 および表 3-13 に、5V のテスト結果を示します。

表 3-12. 115Vac 入力時の 5V の効率

負荷	V_{OUT} (V)	I_{OUT} (A)	P_{OUT} (W)	P_{IN} (W)	効率
100%	5.1688	2.9997	15.505	16.999	91.21%
75%	5.1700	2.2495	11.630	12.816	90.75%
50%	5.1700	1.4992	7.751	8.698	89.12%
25%	5.1663	0.7474	3.862	4.540	85.06%
10%	5.1688	0.2993	1.547	1.867	82.89%
平均効率					89.03%

表 3-13. 230Vac 入力時の 5V の効率

負荷	V_{OUT} (V)	I_{OUT} (A)	P_{OUT} (W)	P_{IN} (W)	効率
100%	5.1700	2.9988	15.504	17.021	91.09%
75%	5.1700	2.2493	11.629	13.304	87.41%
50%	5.1700	1.4989	7.7492	8.9764	86.33%
25%	5.1700	0.7490	3.8722	4.8724	79.47%
10%	5.1688	0.2989	1.5448	1.9854	77.81%
平均効率					86.07%

図 3-27 に、5V の効率比較曲線を示します。

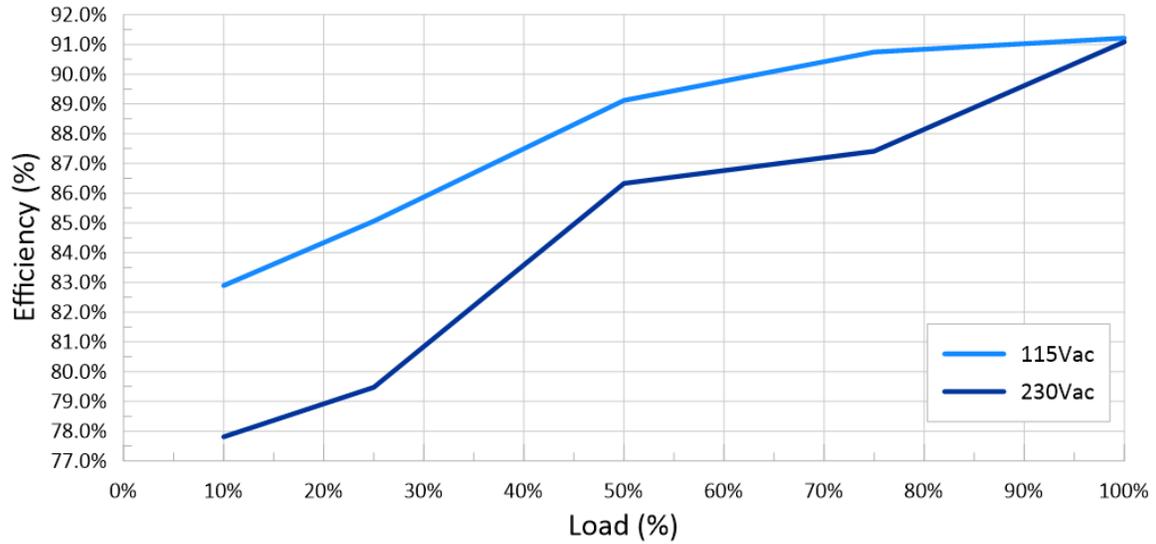


図 3-27. V_{OUT} = 5V の効率結果

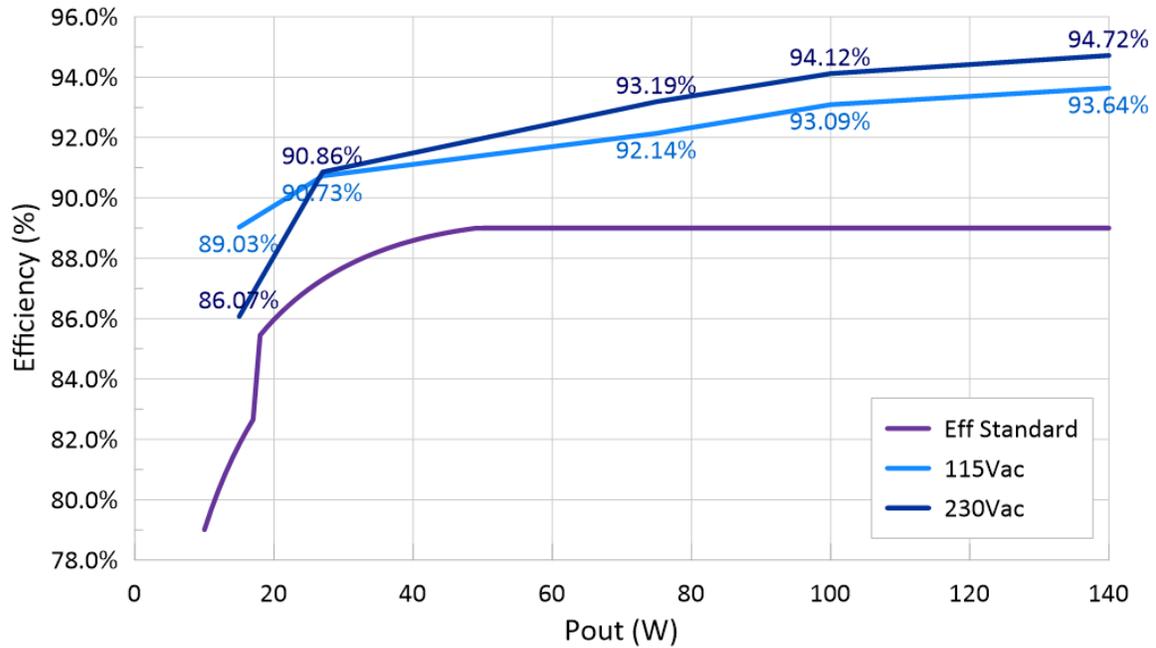


図 3-28. 4 ポイントの平均効率結果

3.3.3 熱テストの結果

ワーストケースの熱結果は、全負荷 (28V、5A) の条件で得られたものです。システムのバーンインは室温で > 50 分間行い、サーマルカメラで観測しました。

表 3-14 に熱テストの結果を示します。

表 3-14. 28V、5A の負荷条件での熱テストの結果

V_{IN}	V_{PFC}	LMG2610	AHB コントローラ	LMG3622	PFC ダイオード
90V、50Hz	390V	92.9°C	95.2°C	100.9°C	99.5°C
90V、50Hz	320V	96.1°C	87.9°C	98.2°C	98.9°C
115Vac、60Hz	390V	88.1°C	90.0°C	85.8°C	90.2°C
115Vac、60Hz	320V	92.1°C	82.9°C	84.8°C	90.2°C
230Vac、50Hz	390V	80.7°C	80.7°C	70.8°C	74.8°C
264Vac、63Hz	390V	79.5°C	97.7°C	68.8°C	72.3°C

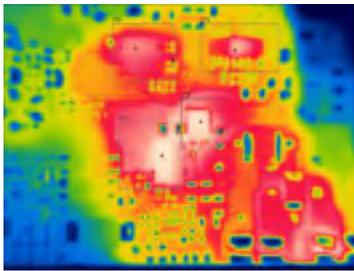


図 3-29. $V_{IN} = 90\text{Vac}$ 、50Hz ($V_{PFC} = 390\text{V}$) での熱テストの結果

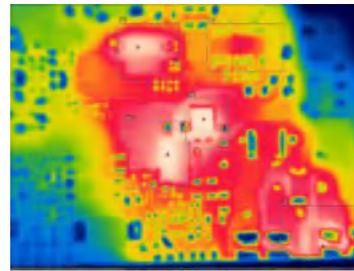


図 3-30. $V_{IN} = 90\text{Vac}$ 、50Hz ($V_{PFC} = 320\text{V}$) での熱テストの結果

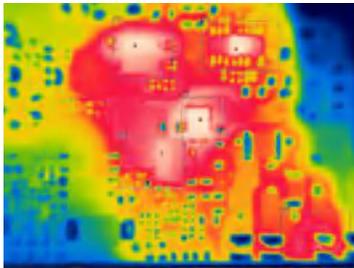


図 3-31. $V_{IN} = 115\text{Vac}$ 、60Hz ($V_{PFC} = 390\text{V}$) での熱テストの結果

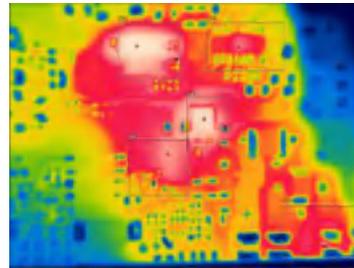


図 3-32. $V_{IN} = 115\text{Vac}$ 、60Hz ($V_{PFC} = 320\text{V}$) での熱テストの結果

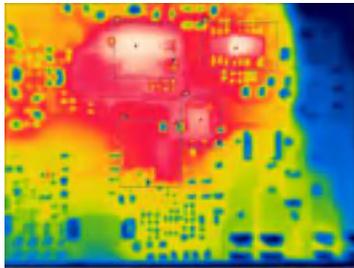


図 3-33. $V_{IN} = 230\text{Vac}$ 、50Hz ($V_{PFC} = 390\text{V}$) での熱テストの結果

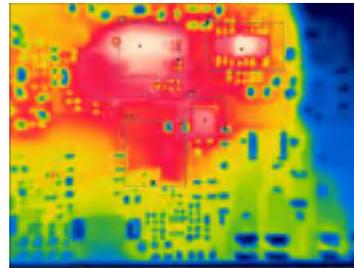


図 3-34. $V_{IN} = 264\text{Vac}$ 、63Hz ($V_{PFC} = 390\text{V}$) での熱テストの結果

4 設計とドキュメントのサポート

4.1 デザイン ファイル

4.1.1 回路図

回路図をダウンロードするには、[TIDA-050074](#) のデザイン ファイルを参照してください。

4.1.2 BOM

部品表 (BOM) をダウンロードするには、[TIDA-050074](#) のデザイン ファイルを参照してください。

4.1.3 レイアウトのプリント (オプションのセクション)

4.2 ツール

[SLUC641](#) UCC28056x デザイン カリキュレータ

4.3 ドキュメントのサポート

1. テキサス・インスツルメンツ、[『LMG3622 600V、120mΩ GaN FET、ドライバと電流検出エミュレーションを内蔵』データシート](#)
2. テキサス・インスツルメンツ、[『LMG2610 アクティブ クランプ フライバック コンバータ向け統合 650V GaN ハーフブリッジ』データシート](#)
3. テキサス・インスツルメンツ、[『UCC28056 6 端子単相遷移モード PFC コントローラ』データシート](#)

4.4 サポート・リソース

テキサス・インスツルメンツ [E2E™ サポート・フォーラム](#) は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

4.5 商標

テキサス・インスツルメンツの™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

5 著者について

MARTIN HUANG は、テキサス・インスツルメンツ GaN のシステム アプリケーション エンジニアです。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated