

LM1971

LM1971 Overture Audio Attenuator Series Digitally Controlled 62 dB Audio Attenuator with/Mute



Literature Number: JAJ839

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。
製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



May 1999

LM1971 μ Pot™ 1チャンネル62dBオーディオアッタネータ(ミュート機能付き)

LM1971 μ Pot™ 1チャンネル62dBオーディオアッタネータ(ミュート機能付き)

概要

LM1971は、CMOSプロセスで製造されたデジタル制御シングルチャンネルオーディオアッタネータです。アッタネーションは0dBから-62dBまで1dBステップで制御でき、ミュート機能は、入出力を遮断し、100dB以上のアッタネーションが得られます。

LM1971は、減衰量の調整をしても、ポップ、クリック音はなく、0.0008%の全高調波歪(THD)、115dBのダイナミックレンジで、デジタルオーディオのニーズに対応出来ます。LM1971は、8ピンのDIPとSOを供給されます。

LM1971は、TTL/CMOSコンパチの3線シリアルインタフェースで制御されます。LOADラインをアクティブローにすることで、システムタイミングを供給するCLOCKとともにデータがレジスターに入ります。要求される減衰量を設定するため、DATAピンはCLOCKの立ち上がりで、シリアルデータを受け取ります。

主な仕様

全高調波歪	0.0008% (標準)
周波数特性	> 200kHz (-3dB) (標準)
減衰範囲(ミュートを除く)	62dB (標準)
ダイナミックレンジ	115dB (標準)
ミュート減衰量	102dB (標準)

特長

- 3ワイヤー・シリアル・インタフェース
- ミュート機能
- 減衰量変更によるポップ、クリック・ノイズレス
- 8ピンDIP又はSOで供給

アプリケーション

- コミュニケーション・システム
- 音楽再生システム
- 音響効果システム
- パーソナルコンピュータによるオーディオ制御
- 電子音楽(MIDI)
- オーディオ・ミキシング・システム

代表的なアプリケーション

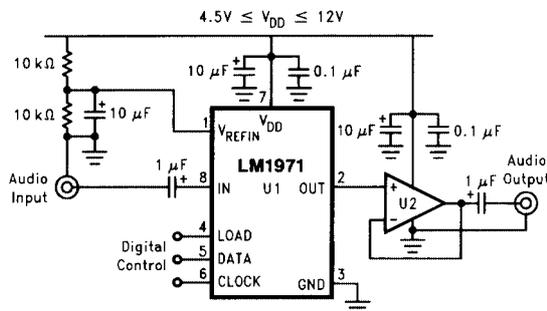
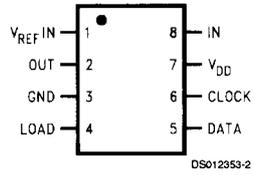


FIGURE 1. Typical Audio Attenuator Application Circuit

μ Pot™ および Overture™ はナショナルセミコンダクター社の商標です。

ピン配置図

Dual-In-Line Plastic or Surface Mount Package



Top View

Order Number LM1971M or LM1971N
See NS Package Number M08A or N08E

絶対最大定格 (Note 1, 2)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照下さい。

電源電圧, V_{DD}	15V
端子電圧	(GND - 0.2V) から ($V_{DD} + 0.2V$)
ESD 耐圧 (Note 4)	3000V
ハンダ付け	
N パッケージ (10 秒)	260
M パッケージ	
ペーパーフェーズ (60 秒)	215
赤外線リフロー (15 秒)	220
消費電力 (Note 3)	150mW
接合部温度	150
保存周囲温度	- 65 ~ + 150

動作定格 (Note 1, 2)

周囲温度

 T_{MIN} T_A T_{MAX} - 20 T_A + 85

熱抵抗

M パッケージ, θ_{JA} 167 /WN パッケージ, θ_{JA} 102 /W

電源電圧 4.5V ~ 12V

電気的特性 (Note 1, 2)

下記の仕様は特記のない限り、 $V_{DD} = +12V$ ($V_{REFIN} = +6V$)、 $V_{IN} = 5.5V_{pk}$ 、 $f = 1kHz$ の場合に適用されます。規格値は $T_A = 25$ のときに適用されます。デジタル入力は、TTL/CMOS コンパチブルです。

Symbol	Parameter	Conditions	LM1971		Units (Limits)
			Typical (Note 5)	Limit (Note 6)	
I_S	Supply Current	Digital Inputs Tied to 6V	1.8	3	mA (max)
THD	Total Harmonic Distortion	$V_{IN} = 0.5V_{pk}$ @ 0 dB Attenuation	0.0008	0.003	% (max)
e_{IN}	Noise	Input is AC Grounded @ -12 dB Attenuation A-Weighted (Note 7)	4.0		μV
DR	Dynamic Range	Referenced to Full Scale = +6 V_{pk}	115		dB
A_M	Mute Attenuation		102	96	dB (min)
	Attenuation Step Size Error	0 dB to -62 dB	0.009	0.2	dB (max)
	Absolute Attenuation	Attenuation @ 0 dB	0.1	0.5	dB (min)
		Attenuation @ -20 dB	-20.3	-19.0	dB (min)
Attenuation @ -40 dB		-40.5	-38.0	dB (min)	
	Attenuation @ -60 dB	-60.6	-57.0	dB (min)	
	Attenuation @ -62 dB	-62.6	-59.0	dB (min)	
I_{LEAK}	Analog Input Leakage Current	Input is AC Grounded	5.8	100	nA (max)
	Frequency Response	20 Hz - 100 kHz	± 0.1		dB
R_{IN}	AC Input Impedance	Pin 8, $V_{IN} = 1.0 V_{pk}$, $f = 1 kHz$	40	20 60	k Ω (min) k Ω (max)
I_{IN}	Input Current	@ Pins 4, 5, 6 @ $0V < V_{IN} < 5V$	1.0	100	nA (max)
f_{CLK}	Clock Frequency		3	2	MHz (max)
V_{IH}	High-Level Input Voltage	@ Pins 4, 5, 6		2.0	V (min)
V_{IL}	Low-Level Input Voltage	@ Pins 4, 5, 6		0.8	V (max)

Note 1: 絶対最大定格とは、IC に破壊が発生する可能性のある制限値をいいます。動作定格とは IC が動作する条件を示し、特定の性能リミット値を保証するものではありません。電気的特性とは、特定の性能リミット値を保証する特別な試験条件での DC および AC の電気的仕様を示します。この場合、デバイスが動作定格の範囲にあるものとします。リミット値 (Limit) が記載されていないパラメータの仕様は保証されませんが、代表値 (Typical) はデバイス性能を示す目安になります。

Note 2: 全ての電圧は特記のない限り GND 端子 (3 ピン) を基準に測定されます。

Note 3: 最大許容消費電力は最大接合部温度 T_{JMAX} 、接合部 - 周囲間熱抵抗 θ_{JA} および周囲温度 T_A の関数です。任意の周囲温度における最大許容消費電力は $P_D = (T_{JMAX} - T_A) / \theta_{JA}$ または絶対最大定格で制限されます。接合部 - 周囲間の熱抵抗 θ_{JA} は、プリント基板に実装されているとき、LM1971N の場合 102 /W、LM1971M の場合 167 /W です。

Note 4: 人体モデル、100pF、1.5k Ω 。

Note 5: 代表値 (Typical) とは、 $T_A = 25$ のとき得られる最も標準的な数値のことを指します。

Note 6: 規格値は 100% テストされ保証されます。弊社工場出荷時の品質レベルの計算に使用されます。

Note 7: 出荷テスト工程の制限により、ノイズテストのリミットは記載されません。ノイズの測定については、代表的な電気的特性の章を参照して下さい。

端子説明

V_{REF}IN(1):V_{REF}IN 端子は、アナログ入力信号のための基準電圧を提供します。この端子は、Fig.1とFig.6に示されているように、電源電圧V_{DD}の半分の値の電圧を入力します。

OUT(2): 減衰されたアナログ信号はこの端子から出力されます。

GND(3): グランド端子は、デジタル入力信号とICのための電圧の基準となります。一般的にこの端子は、“V_{SS}”と表記されますが、しかしグランドは、デジタル・ロジック入力コントロールのための基準となり、この信号も同じ端子に接続されます。より多い端子を持つパッケージの場合、一般的には、これらの機能;V_{SS}とデジタルグランドは、独立した端子に分離されます。LM1971は常に単一電源構成で使用するため、3ピン(GND)は常にシステム・グランドに接続されるべきです。このことは特に推奨されます、しかしLM1971は、ユニポーラまたは、単一電源構成で使用されます。

LOAD(4): LOAD 入力は、TTL または CMOS レベルの信号を許容します。この端子は、デバイスのイネーブル端子であり、この入力がLow(0V)の間、データがクロック・インされることを許します。GND 端子はこの信号の基準となります。

DATA(5): データ入力は、TTL または CMOS レベルの信号を許容します。この端子は、チャンネルアッテネーションレベルの変更のためにラッチならびにデコードされる、マイクロ・コントローラからのシリアルデータを受け入れるために使用されます。グランド端子はこの信号の基準となります。

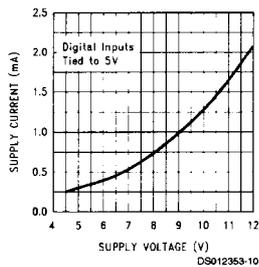
CLOCK(6): クロック入力は、TTL または CMOS レベルの信号を許容します。クロック入力は、データをクロック波形の立ち上がりエッジで、データを内部のシフト・レジスタにロードするために使用されます。

V_{DD}(7): +側電源電圧はこの端子に接続されます。

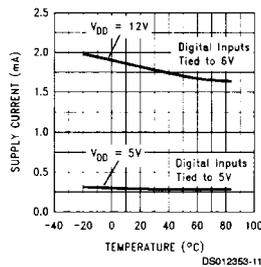
IN(8): アナログ入力信号はこの端子に接続されます。

代表的な性能特性

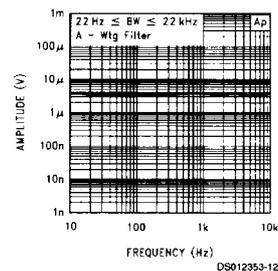
Supply Current vs Supply Voltage



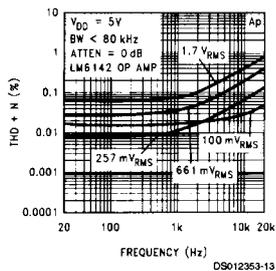
Supply Current vs Temperature



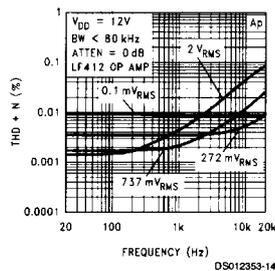
Noise Floor Analog Measurement



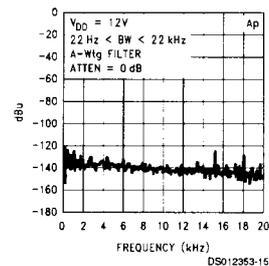
THD + N vs Freq and Amp



THD + N vs Freq and Amp

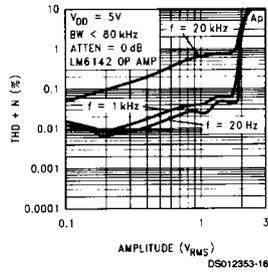


Noise Floor Spectrum by FFT

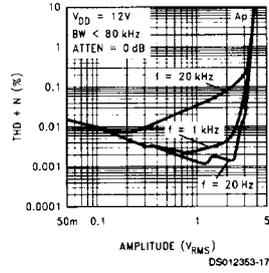


代表的な性能特性(つづき)

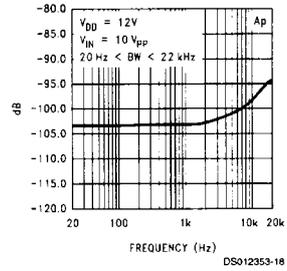
THD + N vs Amplitude



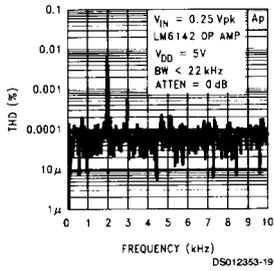
THD + N vs Amplitude



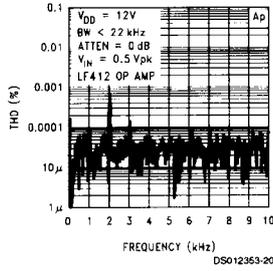
Mute Attenuation vs Frequency



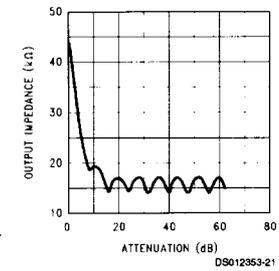
THD vs Freq by FFT



THD vs Freq by FFT



Output Impedance vs Attenuation Level



アプリケーション情報

シリアルデータフォーマット

LM1971は、マイクロコントローラによる簡潔な制御が可能な、3線式シリアル通信方式を採用しています。3本の通信線、DATA、CLOCK、ならびにLOADのタイミングはFig.2に示されています。LOADラインは、最初のクロックパルスの立ち上がりエッジより最低でも150ns前にLowにされなければなりません、そして16データビットのデータが転送されるまでLowに保たれます。シリアルデータは8bitアドレス構成で、オーディオチャネルの選択のために、常にセットされる0000 0000、ならびにアッテネーション・レベルの設定に使用される8bitで構成されます。アドレスデータとアッテネーション・セッティングデータの両方について、MSBは最初に送られます。シリアルデータフォーマットの転送プロセスについては、Fig.3を参照して下さい。

Table 1は、異なるアッテネーション・セッティングのための、種々のアドレスとデータバイトの値を示しています。0000 0000以外のアドレスバイトは無視されることに注意して下さい。

μPOT システム・アーキテクチャ

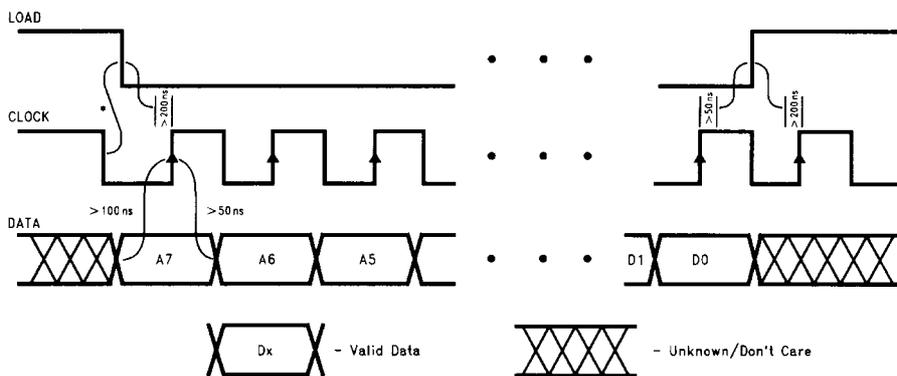
μPotのデジタル・インタフェースは、実質的には、シリアル・データをセット、ラッチし、それからデコードする、シフトレジスタです。新しいデータがシフトされたとき、LOADラインはHighとされ、新しいデータはラッチされます。データはそれからデコードされ、適切なスイッチが希望するアッテネーション・レベルのためにアクティブとなります。このプロセスは、それぞれ、アッテネーション・レベルが変更されるたびに継続されます。μPotに電源が入れたときはミュートモードになっています。

μPOT デジタルの互換性

μPotのデジタル・インタフェースは、TTLまたはCMOSロジックと互換性があります。シフトレジスタの入力は、グランドレベル(ピン3)から2ダイオードドロップ高い電位、または、約1.4Vのスレッシュホールドで動作します。

TABLE 1. Attenuator Register Set Description

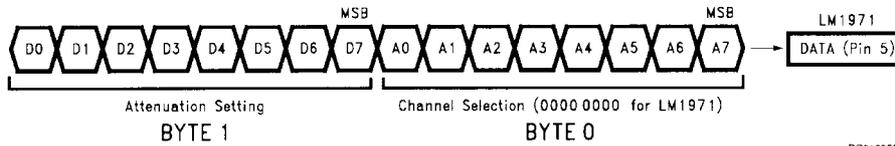
Address Register (Byte 0)		
MSB	LSB	
A7-A0		
0000	0000	Channel 1
0000	0001	Ignored
0000	0010	Ignored
Data Register (Byte 1)		
Contents	Attenuation (dB)	
MSB	LSB	
D7-D0		
0000	0000	0.0
0000	0001	1.0
0000	0010	2.0
0000	0011	3.0
.....		::
0001	0000	16.0
0001	0001	17.0
0001	0010	18.0
0001	0011	19.0
.....		::
0011	1101	61.0
0011	1110	62.0
0011	1111	96 (Mute)
0100	0000	96 (Mute)
.....		::
1111	1110	96 (Mute)
1111	1111	96 (Mute)



*Note: Load and clock falling edges can be coincident, however, the clock falling edge cannot be delayed more than 20 ns from the falling edge of load. It is preferable that the falling edge of clock occurs before the falling edge of load.

FIGURE 2. Timing Diagram

アプリケーション情報(つづき)

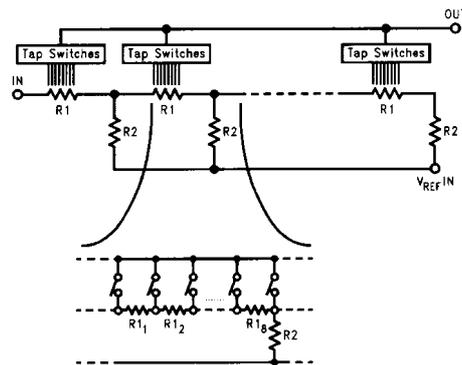


DS012353-4

FIGURE 3. Serial Data Format Transfer Process

μPot ラダー・アーキテクチャ

μPot は、Fig.4 に示されるように、R1/R2 抵抗分圧器によるラダー・ネットワーク回路により構成されています。それぞれのR1は、実質的には8本の直列に接続された抵抗であり、タップが抵抗チェーンに接続され、減衰量を選択するために用いられるCMOSスイッチに接続されています。設定されるいかなる減衰量についても、1つのスイッチのみが閉じられます。(ラダーは並列接続されません。)入力インピーダンスは、選択されたタップ・スイッチに関係なく一定ですが、出力インピーダンスは、選択されたタップ・スイッチによって変動します。このことは、直列の抵抗分圧器のアーキテクチャでは、注意すべき重要なことです。そしてインピーダンスは直接タップ接続された抵抗値ではありません。このことより、μPotは可変抵抗ではなく可変電圧分圧器といえます。



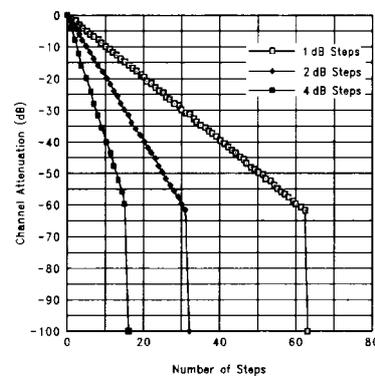
DS012353-5

FIGURE 4. Resistor Ladder Architecture

減衰ステップの構成

Fig.5にLM1971の基本的な減衰ステップが示されています。プログラムによって、いかなる整数値の減衰ステップ値でも得ることが可能です。加えて、1dB、2dBならびに4dBステップの場合がFig.5に示されています。全ての、より高い減衰ステップは、クリックやポップの無い特性を実現可能です。減衰点を、全てのデータを送らないことによってスキップしても、ポップやクリックの無い性能を得ることができますが、すべてのデータポイントがそれぞれの減衰量について送られることを強く推奨します。このことは完全な動作と、1dBより大きいステップを作る場合の性能を保証します。

LM1971 Channel Attenuation vs Digital Step Value (1 dB, 2 dB, and 4 dB Steps)



DS012353-6

FIGURE 5. LM1971 Attenuation Step Scheme

入力インピーダンス

μPotの入力インピーダンスは40kΩ(標準値)で一定です。LM1971は単一電源動作デバイスであるため、Fig.1に示したように、入力と出力にカップリングコンデンサを接続する必要があります。低い周波数での完全な応答を確かなものとするために、1μFのカップリングコンデンサが使用される必要があります。

出力インピーダンス

μPotの出力インピーダンスは通常、25kΩ ~ 35kΩの範囲で減衰ステップの変化とともに非線形的に変化します。これは、μPotが対数的な減衰特性を持つ抵抗ラダー・ネットワーク回路から構成されているためです。したがって、μPotは線形的なポテンシオメータとしてではなく、対数アッテネータとしてみなすことができます。

μPotの直線性の測定にはバッファが必要です。これは、ほとんどの測定システムの場合、入力インピーダンスが高くないため、必要な測定精度が得られないことによります。測定システムの入力インピーダンスが低いと、μPotの出力に負荷がかかり、測定結果は不正確になります。このような負荷の影響を防ぐために、バッファ/アンプとしてJFET入力を持つオペアンプを使用して下さい。この場合、μPotの性能は、外付けのバッファ/アンプの性能にのみ影響されます。

出力バッファ

μPotの出力段に起因する、性能に関する問題点が2つあります。はじめに考えられることは、減衰量の変更時に発生する可聴性クリックノイズの防止、次に、負荷の増加と、続いて発生する直線性の誤差の防止です。μPotの出力段は、低入力バイアス電流のオペアンプによるバッファ/アンプを、DC変動が聞こえないようにするために接

アプリケーション情報(つづき)

続される必要があります。加えて、 μ Potの出力は、直線性誤差を低く保つために、高いインピーダンスにしておく必要があります。

減衰量の変化により μ Potの出力段のインピーダンスは変化します。出力インピーダンスの変化は、バッファ/アンプの大きな入力バイアス電流で発生し、DCシフトが発生します。アンプのゲインとスピーカーの感度を省いた場合、可聴DCシフトは、出力インピーダンスの変化と、必要とされる入力バイアス電流の積になります。例えば、 $5k\Omega$ のインピーダンスの変化と、 $1\mu A$ のバイアス電流の積を求めると結果として $5mV$ のDCシフトとなり、このレベルは、システムに音楽ソースが流れていないとき、かろうじて聞こえます。バイアス電流 $200pA$ のアンプの場合で、同じく $5k\Omega$ のインピーダンス変化があるときには、結果として、DCシフトは $1\mu V$ となり、聞こえません。ワーストケースの出力インピーダンスの変化がある時、その値は数 $k\Omega$ であり、 $1\mu A$ より大幅に少ないバイアス電流が、最高の性能には要求されます。さらにDCシフトについて知る必要がある場合には、代表的な性能特性の項目の減衰量に対する出力インピーダンスのグラフを参照して下さい、そしてワーストケースのインピーダンス変化は、バッファ/アンプの入力バイアスに関係があります。

高入力インピーダンス($> 1M\Omega$)のオペアンプをバッファ/アンプとして使用しないとき、オペアンプの入力が負荷となり信号の直線性誤差を引き起こします。最高の水準の性能を保証するために、JFETまたは、CMOS入力、高入力インピーダンスのオペアンプの使用が必要となります。

μ Potの出力にゲインが必要な共通するアプリケーションは、入力信号のボリューム・コントロールです。LM1971は、入力のソースによって、入力信号をコントロールするための手段を提供します。LM1971は、 $4.5V$ から $12V$ の電源電圧の範囲で、かなり変化量の大きい入力信号レベルをコントロールする能力を提供します。Fig.7に、 μ Potの出力にゲインを持たせたオペアンプを使用している例を示してあります。このことはまた、システムのダイナミックレンジを増加させます。LF351やLF411のようなJFETのオペアンプは、このようなアプリケーションに最適です。もしアクティブ・ハーフサプライ・バッファを希望するとき、LF353やLF412のようなデュアルオペアンプが使用できます。

低電源電圧のアプリケーションについては、CMOS、LMC6041のようなオペアンプが選択されます。この製品は $4.5V$ から $15.5V$ の電源電圧範囲を持ち、表面実装パッケージに封入されています。

 μ Potの電源電圧の1/2の基準電圧

LM1971は、単一電源電圧と、 $V_{REF/IN}$ 端子(Pin 1)への電源電圧の1/2のバイアスの電圧の供給で動作します。電源電圧の半分の値の電圧を供給するための、最も容易で、かつ費用がかからない方法は、Fig.1に示した、単純な抵抗分圧器とバイパス・コンデンサによるネットワークです。コンデンサは1/2の電圧を一定近くに保ち安定化するだけでなく、電源とグラウンド間の高周波をデカップリングします。信号の回り込み、電源のリプルならびに変動を適切にフィルタしない場合LM1971の性能は劣化します。

さらに安定した基準電圧は、Fig.6に示した、抵抗分圧器にアクティブバッファとボルテージ・フォロフによって得ることが可能です。電源の変動は、効果的なフィルタリングと、高い入力インピーダンス/低い出力インピーダンスによるインピーダンスのミスマッチングによって絶縁されます。LM1971はシングル・チャンネルの製品であるため、デュアルJFET入力オペアンプの使用により、出力のバッファと電源電圧の1/2のバイアスを最適化できます。

$10\mu F$ またはそれ以上の容量のコンデンサが、良好なバイアスの安定性のために推奨されます。高周波における電源の変動の除去の追加には、より小さな値のコンデンサ($0.01\mu F$ から $0.1\mu F$)が $10\mu F$ のコンデンサに、並列に追加接続されます。

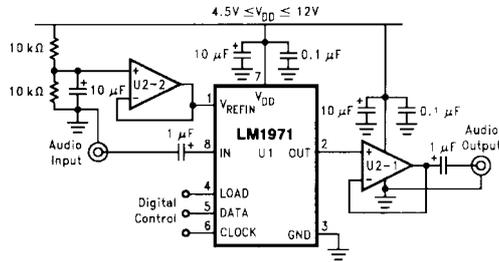


FIGURE 6. Higher Performance Active Half-Supply Buffering

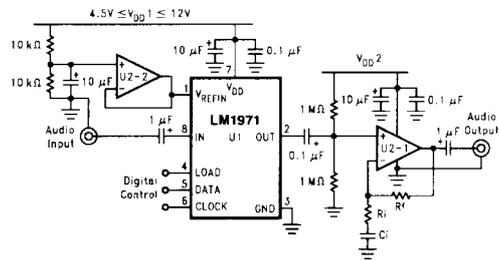


FIGURE 7. Active Reference with Active Gain Buffering

対数ゲインアンプ

μ Potは、アンプの掃選ループ内で使用でき、Fig.8に示す可変ゲインアンプを構成できます。Table Iに示した減衰レベルがゲインレベルとなり、最大 $62dB$ の増幅が可能です。ほとんどのアプリケーションではゲインを $62dB$ にすると信号にクリッピングを生じますが、 μ Potはプログラミングによりゲインの調整を行い、システムのクリッピングレベルを回避することができます。なお、ミュート・モードでは、入力が出力から分離されることに注意して下さい。この構成でミュート・モードにすると、アンプがオープン・ループ・ゲイン状態になり、コンパレータの動作になります。このような回路のプログラミングと設計には細心の注意が必要です。最大限の性能を得るためには、JFET入力オペアンプを使用して下さい。

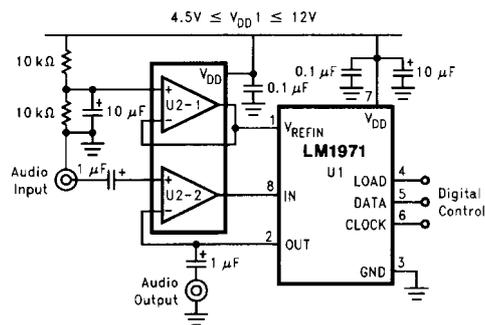


FIGURE 8. Logarithmic Gain Amplifier Circuit

アプリケーション情報(つづき)

ミュート機能

LM1971の大きな特長の1つは、入力信号を102dB減衰するミュート機能を内蔵していることです。これは、出力を入力から物理的に切り離すのと同時に、約2k Ω の抵抗を介して出力端子をグランドに接続することによって実現しています。

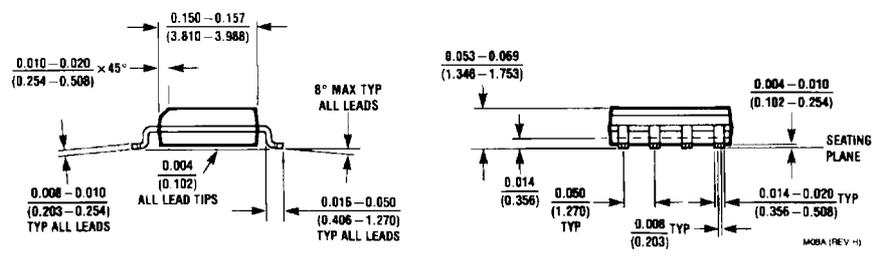
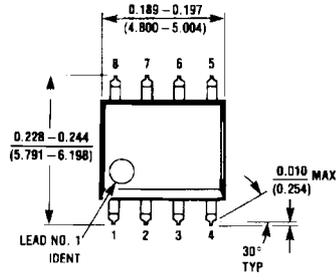
ミュート機能は、デバイスの電源投入時に、または0011 1111 ~ 1111 1111の間のバイナリデータがデバイスにシリアル転送されたときに実行されます。デバイスは、設計者がエンドユーザーがアクセス可能なミュート・コマンドを与えると、動作中のいかなる場合でもミュート・モードに入ります。

DC入力

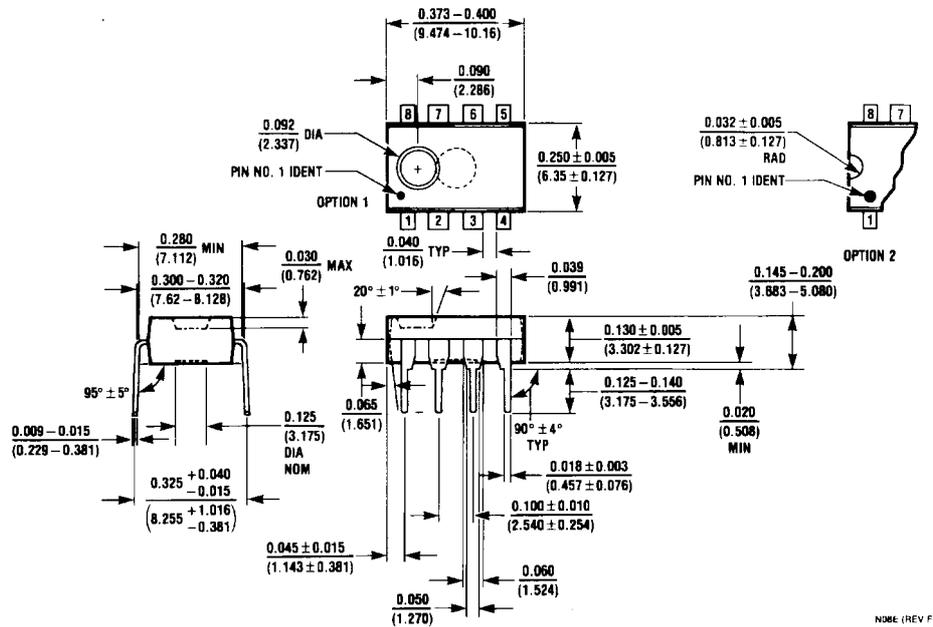
μ Potは、オーディオ帯域信号用のアッテネータとして設計されていますが、入力DC電圧のトラッキングも可能です。このデバイスでは、各電源電圧から1ダイオード・ドロップ分までのDC電圧をトラッキングすることができます。

μ Potの出力段にバッファを用いた場合、DC電圧トラッキングの能力は μ Potの出力バッファのゲイン構成と電源電圧によって決まることに注意して下さい。さらに、出力バッファの電源電圧は、 μ Potの電源電圧と同じにする必要はなく、電源電圧を上げてDCトラッキングの能力を高めることも可能です。

外形寸法図 特記のない限り inches(millimeters)



Order Number LM1971M
8-Lead (0.150" Wide) Molded Small Outline Package, JEDEC
NS Package Number M08A



Order Number LM1971N
8-Lead (0.300" Wide) Molded Dual-In-Line Package
NS Package Number N08E

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本 社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300 <http://www.nsjk.co.jp/>

製品に関するお問い合わせはカスタマ・レスポンス・センタのフリーダイヤルまでご連絡ください。



0120-666-116



この紙は再生紙を使用しています

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは承認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもいません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもいません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上