

抗混疊濾波器設計技術如何改善主動式 RF 轉換器前端

Rob Reeder

Application Manager
High-Speed Data Converters

簡介

使用全差動放大器 (FDA) 的主動類比轉數位 (ADC) 前端可提供眾多優勢，例如更優異的阻抗匹配、通帶平坦度和訊號增益。然而，若各位的下一個設計只需要使用部分的 ADC 頻帶，則可能需在 FDA 輸出與 ADC 輸入之間使用抗混疊濾波器 (AAF)。AAF 將在您的頻帶要求範圍內產生更理想的訊號雜訊 (SNR) 性能，以及更低的雜散或無雜散動態範圍 (SFDR)。

針對任何類型的 AAF 濾波器結構，您將在實作過程中考量幾項取捨：濾波器順序與拓撲結構，或您是否需要反向終端或串聯電阻來增強 FDA 與 ADC 之間的介面。在本白皮書中，我將討論這些 AAF 細微差異，以及如何規避您在下一個設計中可能遇到的任何難題。

AAF 設計方法

假設您已決定適合應用項目的正確 FDA，以及是否使用低通或帶通濾波器在 ADC 前達到最佳性能 (頻寬、SNR 和 SFDR)，請遵循以下三個步驟操作：

1. 瞭解放大器的特性負載阻抗 (RL)。為了使放大器發揮最佳性能，放大器應「查看」產品規格表中列出的正確 DC 負載或 RL，以獲得最佳性能。此為通常出現在規格表上方的特性阻抗。
2. 判斷使用最接近放大器輸出的正確輸出串聯電阻量起點。這有助於避免在通帶中產生不必要的峰值。您通常也會在以下的 FDA 產品規格表中找到此資訊：
[LMH5401 8-GHz、低雜訊、低功率、全差動放大器產品規格表](#)。
3. 判斷是否使用一或多個外部並聯電阻器反向終端 ADC 的輸入，以及輸入串聯電阻的起始值，以隔離 ADC 與濾波器。這些串聯電阻器也有助於減少通帶中不必要的峰值，以及無緩衝 ADC 中常見的「回衝」。

圖 1 說明規格表的範例。

LMH5401
SBOS710D – OCTOBER 2014 – REVISED FEBRUARY 2018 www.ti.com

6.5 Electrical Characteristics: $V_S = 5\text{ V}$
at $T_A = 25^\circ\text{C}$, $V_{S+} = 2.5\text{ V}$, $V_{S-} = -2.5\text{ V}$, $V_{CM} = 0\text{ V}$, $R_L = 200\text{-}\Omega$ differential, $G = 12\text{ dB}$ (4 V/V), single-ended input, differential output, and $R_O = 50\text{ }\Omega$, (unless otherwise noted)⁽¹⁾

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT	TEST LEVEL ⁽²⁾
AC PERFORMANCE						
GBP	Gain bandwidth product	$G = 30\text{ dB}$ (32 V/V)	8		GHz	C
SSBW	Small-signal, -3-dB bandwidth	$V_O = 200\text{ mV}_{PP}$	6.2		GHz	C
LSBW	Large-signal, -3-dB bandwidth	$V_O = 2\text{ V}_{PP}$	4.8		GHz	C
	Bandwidth for 0.1-dB flatness	$V_O = 2\text{ V}_{PP}$	800		MHz	C

圖 1. LMH5401 產品規格書中的電氣規格表摘錄，其中 $R_L = 200\Omega$ 。

圖 2 中所示的通用電路以及表 1 中的濾波器參數清單，適用於大部分的高速差動 FDA 與 ADC 介面；您可同時使用兩者作為 AAF 設計的基礎。

雖然並非每個濾波器構造皆完全相同，但圖 2 可以作為展開設計的藍圖。使用此設計方式會善用大多數高速 ADC 的相對高輸入阻抗，以及驅動來源 (FDA) 的相對低輸出阻抗，將濾波器插入損耗降至最低。

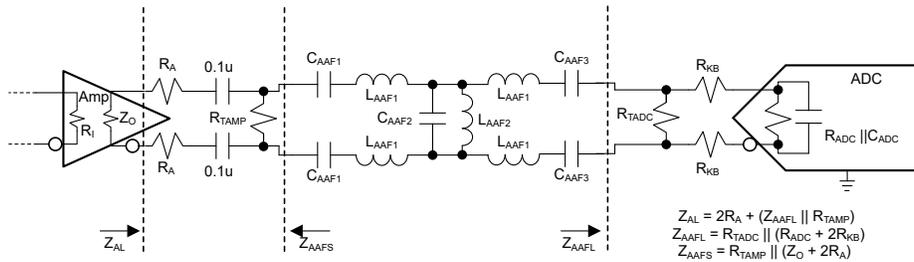


圖 2. 具通帶濾波器的通用 FDA 與 ADC 介面。

符號	參數說明
R_i	放大器輸入阻抗
Z_o	放大器輸出阻抗
R_A	位於放大器輸出附近的串聯輸出電阻
R_{TAMP}	放大器輸出附近的後端電阻
C_{AAF1}	第一個 AAF 電容器
L_{AAF1}	第一個 AAF 電感器
C_{AAF2}	第二個 AAF 電容器
L_{AAF2}	第二個 AAF 電感器
C_{AAF3}	第三個 AAF 電容器
R_{TADC}	ADC 輸入附近的後端電阻
R_{KB}	ADC 輸入附近的串聯回衝電阻器
Z_{AL}	放大器偵測到的彙總負載阻抗
Z_{AAFS}	AAF 的彙總來源阻抗
Z_{AAFL}	AAF 的彙總負載阻抗

表 1. 濾波器參數定義。

AAF 設計程序與參數

基本的 AAF 設計程序與準則如下：

1. 正確設定外部 ADC 終端電阻 (R_{TADC})。這有助於 AAF 在所需的頻率響應中實現「真實」阻抗。
2. 根據經驗或 ADC 產品規格書建議選取 R_{KB} ；此值一般介於 5Ω 與 50Ω 之間。
3. 使用 **方程式 1** 計算濾波器負載阻抗，讓 R_{TADC} 、 R_{KB} 和 R_{ADC} 的彙總並聯與串聯組合值介於 100Ω 與 400Ω 之間。請參閱上一節中提出的建議。

$$Z_{AAFL} = R_{TADC} \parallel (R_{ADC} + 2R_{KB}) \quad (1)$$

4. 選取放大器外部串聯電阻器 (R_A)。此值通常介於 5Ω 與 50Ω 之間。 R_A 有助於抑制放大器輸出響應，並減少通帶中不必要的峰值。
5. 使用計算出的 Z_{AAFL} ，讓放大器顯示的總負載 (Z_{AL}) 為特定所選差動放大器的最佳化值。請參閱上述「AAF 設計方法」一節中的步驟 1，並使用 **方程式 2**：

$$Z_{AL} = 2R_A + Z_{AAFL} \quad (2)$$

切記， Z_{AL} 是 FDA 的特性 R_L ；因此，使用過高或過低的值可能會對放大器線性產生不利影響。

6. 使用 **方程式 3** 計算濾波器來源電阻：

$$Z_{AAFS} = Z_O + 2R_A \quad (3)$$

7. 使用濾波器設計方案，運用相同的來源與負載阻抗 (可能的話請使用 Z_{AAFS} 和 Z_{AAFL}) 來設計濾波器。這有助於減少濾波器的損耗量。若輸入/輸出阻抗有任何不相符情形，皆會導致損失 $10 \cdot \log(\text{輸入 } Z / \text{輸出 } Z)$ 。例如，假設輸入阻抗為 50Ω ，而輸出阻抗為 200Ω ，則濾波器會損失 -6.0dB 或 $10 \cdot \log(50/200)$ 。此外，若使用高於應用所需頻寬約 10% 以上的頻寬，可確保涵蓋每個應用項目的預期頻寬，並協助克服在濾波器實作程序期間未實現的所有二階與三階寄生損失。

執行幾個初步模擬後，請快速檢閱電路以瞭解下列項目：

8. $C_{AAF2 \& 3}$ 的值應相對於 C_{ADC} 而言足夠大，以將濾波器對 C_{ADC} 變異的靈敏度降至最低。
9. Z_{AAFL} 與 Z_{AAFS} 的比率不應超過 6 比 7，以讓濾波器處於大多數濾波器選表格和設計方案的限制範圍內。其在理想狀況下應相同以將損失降至最低，但這通常不可能做到。
10. 盡可能在數皮法拉範圍內使用 C_{AAF2} 值，以將對寄生電容和元件變化的靈敏度降到最低。
11. 電感器 L_{AAF1} 和 L_{AAF2} 應為合理值，且應處於毫微亨範圍內。
12. C_{AFF2} 與 L_{AAF2} 的值應為合理值；選取這兩個參數以最佳化濾波器的中心頻率。電路模擬器有時會使這些值過低或過高。若要讓這些值更為合理，只需使用更理想的標準值元件維持相同共振頻率，將這些值比例化計算即可。
13. 在 GHz 範圍內進行設計時請盡量使用 0201 封裝樣式，以將可能干擾濾波器字元形狀或輪廓的二階和三階寄生效應降至最低。

在某些情況下，濾波器設計方案可能會提供多個獨特的解決方案，特別是針對高階濾波器。一律選擇使用最合理組件值集的解決方案。針對以分流電容器收尾的濾波器配置，也需考量 ADC 的內部輸入電容。您可能需要反覆多次作業，方可正確設定濾波器極與終極頻寬。

AAF 設計取捨

此介面電路中的參數皆為互動式；因此在不作出略微取捨的情況下，幾乎無法針對主要規格 (頻寬、頻寬平坦度、SNR、SFDR 和增益) 最佳化電路。然而，您可以透過改變 R_A 、 R_{KB} 或兩者來最小化頻寬峰值 (通常發生在頻寬響應的尾端)；這些皆可能會對 AAF 頻寬性能產生淨正或淨負影響。

請留意在 **圖 3** 中，當 FDA 輸出串聯電阻 (R_A) 的值發生變化時，通帶峰值會如何受到增強或展平 (藍色虛線曲線)。當此電阻值降低時，訊號峰值就會增加，而放大器可驅動較少訊號以填補 ADC 的全刻度輸入範圍，代價是 AAF 頻率響應邊緣附近的通帶平坦度響應。

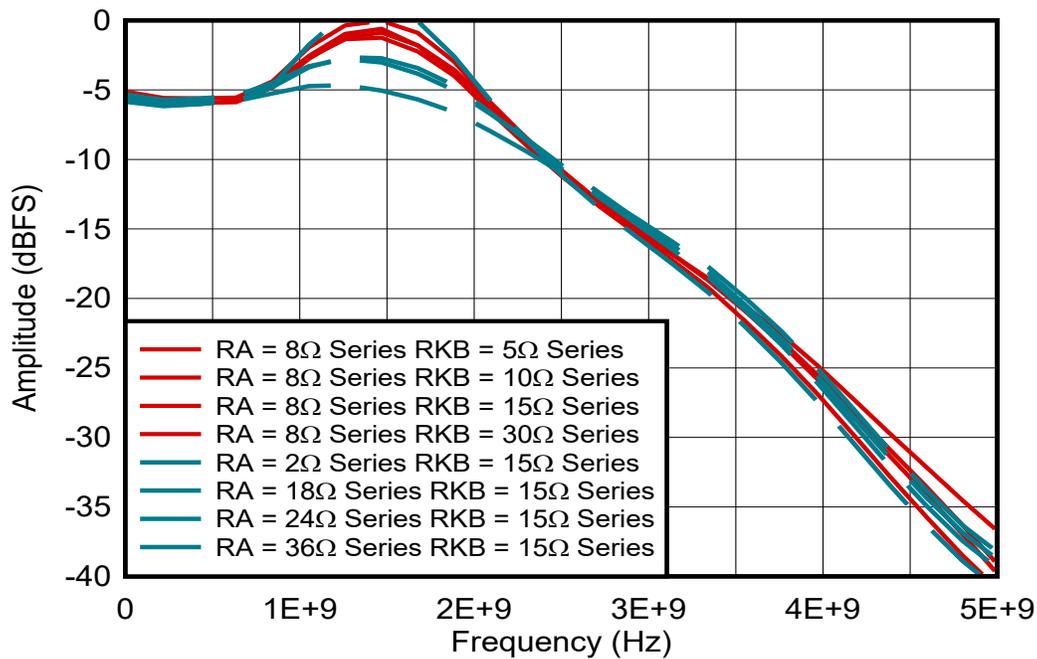


圖 3. 通帶平坦度性能與 R_A 和 R_{KB} 變化比較。

R_A 的值也可能會影響 SNR 性能。較小的值在增強頻寬峰值的同時，往往會因頻寬增加與非必要的雜訊而降低 SNR。

此外亦務必選取 ADC 輸入上的 R_{KB} 串聯電阻，以將 ADC 內部取樣電容器任何殘餘電荷注入所造成的失真降至最低。不過，增加此電阻也往往有助於增強或降低頻寬峰值，視濾波器拓撲結構而定。

針對 AAF 的滾降頻率最佳化時，小幅度變化 C_{AAF2} 可讓您為應用項目最佳化頻率涵蓋範圍。

通常而言， R_{TADC} 會決定 ADC 輸入終端電阻器的值，使淨 ADC 輸入阻抗看起來近似大部分放大器特性負載 (R_L) 的一般值。選取擇過高或過低的 R_{TADC} 值，可能會對放大器線性產生不利影響，而其會反映在整體 SFDR 訊號鏈系列中。

AAF 設計範例

圖 4 中顯示的設計範例電路，是一種以德州儀器 (TI) **TRF1208** 為基礎的寬頻低通接收器前端，其為 10MHz 至 11GHz 的 3dB 差動放大器單端，而 TI **ADC12DJ5200RF** 為射頻 (RF) 取樣 12 位元雙通道 5.2GSPS ADC。我根據放大器和 ADC 的性能與介面需求，最佳化三階 Butterworth AAF；濾波器網路和其他元件導致的總插入損耗小於 6dB。在此 AC 耦合設計中，0.1 μ F 電容器會封鎖放大器、其終端電阻器與 ADC 輸出之間的共模電壓。

10MHz 至 11GHz **TRF1208** 差動放大器接受單端輸入，並將其轉換為以 16dB 增益運作的差動訊號，以補償濾波器網路的插入損耗，提供 +7.8dB 的整體訊號增益。

-6.8dBm 的輸入訊號會在 ADC 輸入處，產生全刻度 800mV 峰間差動訊號。

整體電路的頻寬為 2.34GHz，通帶平坦度為 <3dB。以 534MHz 類比輸入頻率測量的 SNR 及 SFDR 分別為 52.5dBFS 與 71.4dBFS。取樣頻率為 5.2GSPS，因此可形成涵蓋 10MHz 至 2.5GHz 間第一奈奎斯特整體區域的寬

頻低通濾波器。圖 4 說明最終濾波器被動元件的選擇值 (在調整實際電路寄生後)。

AAF 設計為三階巴特沃斯濾波器，採用標準濾波器設計方案，差動來源阻抗 (Z_{AAFS}) 為 39 Ω ($2 \times 18\Omega + 3\Omega$)，差動負載阻抗為 103 Ω (Z_{AAFL})，截止頻率為 2.4GHz。進行模擬時需要採用較高的串聯電感值，因此我將這些電感器降低至 3nH 以說明配置中的固有走線電感，並按比例將模擬中的初始 1.8pF 電容器增至 2.2pF，進而協助維持適當的 2.4GHz 滾降要求。

在這種情況下為實現淨性能，**TRF1208** 不會產生反向終端，且淨差動阻抗負載為 139 Ω (Z_{AL})。執行 18 Ω 串聯電阻器時，會將濾波器電容與放大器輸出隔離。若要深入剖析 FDA 性能，您可[下載 S 參數](#)。

與 ADC 輸入串聯安裝 15 Ω 電阻器，可隔離濾波器與放大器的內部切換暫態，並為 FDA 提供必要的特性負載。

我根據產品規格表使用 ADC 的 100 Ω 輸入阻抗。若要深入剖析 ADC 性能，請[下載 S 參數](#)。

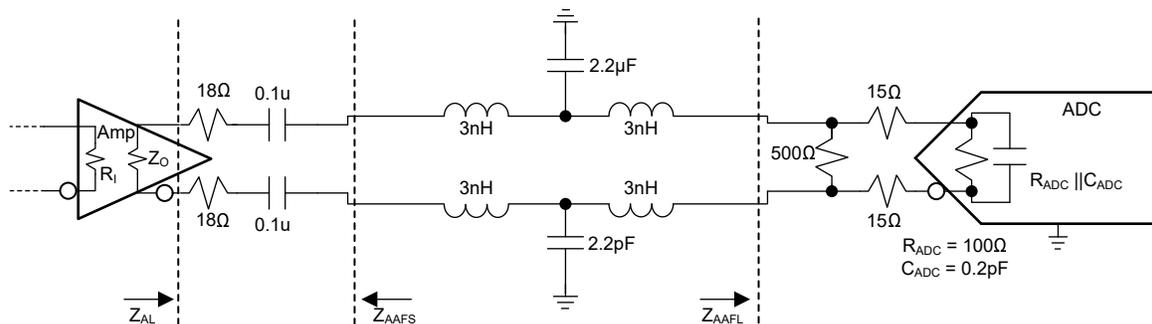


圖 4. FDA、AAF、ADC 寬頻接收器前端設計 (精簡電路圖 schematic)。

表 2 總結測得的系統性能，其中網路的總插入損耗約為 5.8dB。

性能規格為 -1dBFS (FS = 0.8V 峰間)，取樣率 = 5.2GSPS、JMODE 3	最終結果
截止頻率	2,340MHz
通帶平坦度 (10MHz-2.2GHz)	<3.0dB
534MHz 時的 SNR 全刻度	52.5dBFS
534MHz 時的 SFDR	71.4dBFS
534MHz 時的 H2/H3	-71.4dBFS/-73.0dBFS
534MHz 時的整體增益	+7.8dB

性能規格為 -1dBFS (FS = 0.8V 峰間), 取 樣率 = 5.2GSPS、JMODE 3	最終結果
534MHz 時的輸入驅動	-12.8dBm (-6dBFS)

表 2. 測量的電路性能。

圖 5 說明最終產生的整合 FDA、AAF 和 ADC 訊號鏈頻率響應。

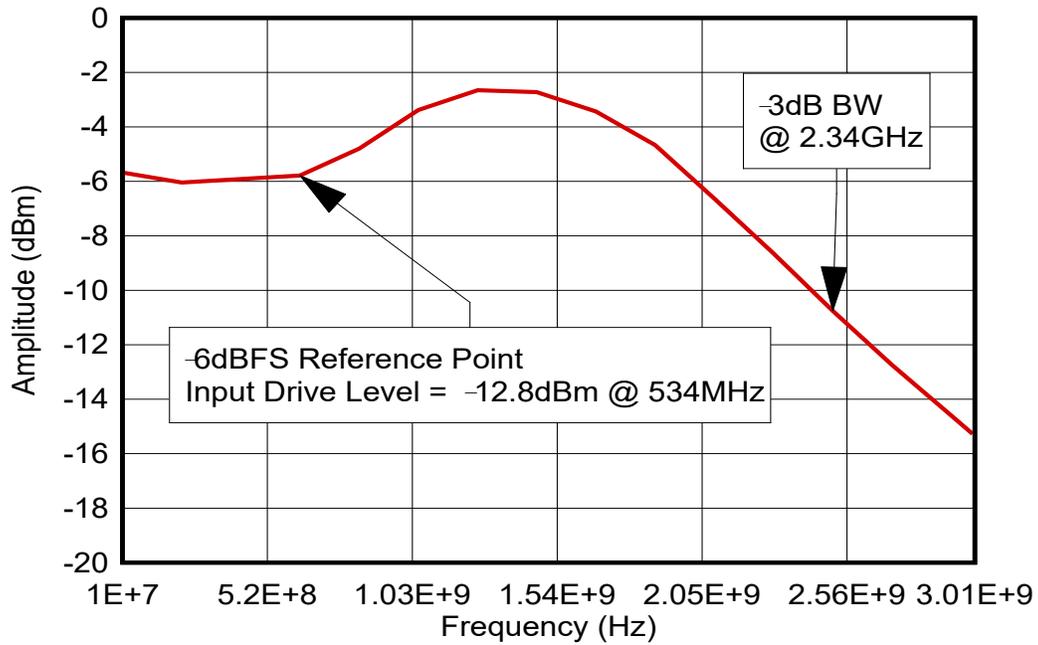


圖 5. 通帶平坦度性能與頻率。

圖 6 分別說明 SNR 和 SFDR 性能與頻率的關係。

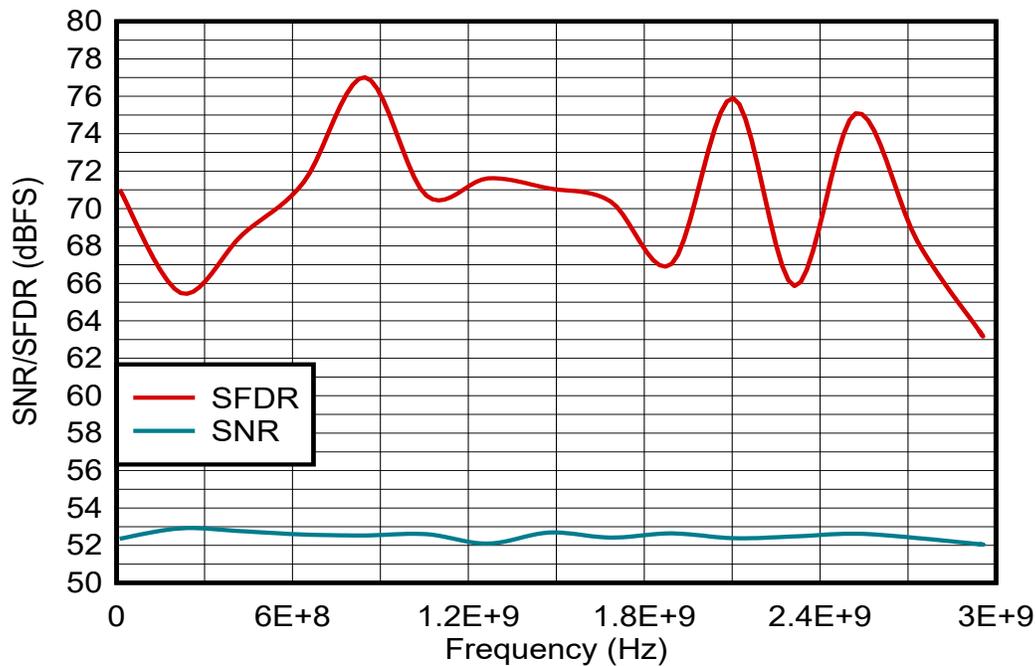


圖 6. SNR/SFDR 性能與頻率，取樣率 = 5.2GSPS。

AAF 設計結論

瞭解在 FDA 與 RF ADC 間設計 AAF 涉及的所有不同因素、參數和取舍，可能會變得更為困難。本文提供的設計範例為每個參數提供同等權重；因此，選擇的值代表所有設計特性的介面性能。在部分設計中，您可選擇不同的值來最佳化 SFDR、SNR 或輸入驅動等級，視系統需求而定。請記住所有這些必要重點，以免您的下一次 AAF 無法引起共鳴。

其他資源

1. Keysight ADS 模擬軟體：<https://www.keysight.com/us/en/products/software/pathwave-design-software/pathwave-advanced-design-system.html>。
2. Ansys/Nuhertz Technologies、濾波器解決方案設計計畫：<https://www.ansys.com/products/electronics/ansys-nuhertz-filtersolutions>。
3. Reeder, Rob。2022 年。「評估高速 RF 轉換器前端架構。」Planet Analog，2022 年 4 月 7 日。
4. Reeder, Rob。2022 年。「深入瞭解主動與被動射頻轉換器前端。」Planet Analog，2022 年 1 月 24 日。
5. Bowick, Chris。1997 年。「射頻電路設計。」麻薩諸塞州波士頓：Newnes。

重要聲明：本文所述德州儀器及其子公司相關產品與服務經根據 TI 標準銷售條款及條件。建議客戶在開出訂單前先取得 TI 產品及服務的最新完整資訊。TI 不負責應用協助、客戶的應用或產品設計、軟體效能或侵害專利等問題。其他任何公司產品或服務的相關發佈資訊不構成 TI 認可、保證或同意等表示。

所有商標均為其各自所有者的財產。

IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATA SHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#) or other applicable terms available either on [ti.com](https://www.ti.com) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

TI objects to and rejects any additional or different terms you may have proposed.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated